# 氧化镓：挑战传统的宽禁带半导体材料

Masataka Higashiwaki, 日本国家信息与通讯技术研究所（NICT）

采用 $Ga_2O_3$ 材料的晶体管相比 GaN 与 SiC 基器件而言，电场强度要高得多，而且 $Ga_2O_3$ 同质衬底的生产成本较低、方法也相对简单。因此具有巨大的潜力。

为了确保稳定的能源供应，在不远的将来有两方面的技术需要得到发展：其一是替代化石燃料的革命性技术的广泛使用；其二，更多采用能耗更低的产品，同时这也能减少温室气体的排放。

实现上述第二个目标的渠道之一就是使用效率更高的功率电子器件。因为宽禁带半导体材料相比硅材料具有更优异的材料性能，例如更高的击穿电压与更低的功率损耗，所以有必要在二者之间进行替代。

功率电子器件所使用的最成熟、最有前景的两种材料是 GaN 和 SiC，但是它们在大规模量产时都面临着巨大的障碍。在理想情况下，化合物半导体器件都需要使用廉价的同质衬底，但对 GaN 和 SiC 来说，简单廉价的方法非常困难。目前，生产 GaN 衬底材料的技术让功率电子器件的商业化应用望而却步，而 SiC 虽然幸免如此，但成本也高的吓人，且材料质量也不尽人意。

而 $Ga_2O_3$ 却是一直以来被忽略的宽禁带半导体替代材料，且有广阔的发展前景。因其带隙比 SiC 和 GaN 还要大，所以相比而言，电子器件的击穿电压与效率都会更高。而且，$Ga_2O_3$ 单晶衬底的生产可采用生产蓝宝石衬底同样的工艺，适合于低成本的大批量生产。而目前在 GaN 基 LED 产业中，蓝宝石衬底的成本已经很低，并且数量上已经超越了硅衬底，所以，$Ga_2O_3$ 衬底也会步其后尘、一片坦途。

为了促使 $Ga_2O_3$ 功率器件的愿景走向现实，自 2010 年以来，我一直与京都大学、东京工业大学以及 Tamura 和 Koha 公司合作，而且我们的团队已经开发出了几项基本性的技术，并取得了若干进展，包括世界上首个 $Ga_2O_3$ 晶体管原型器件。

## 氧化镓的特性

$Ga_2O_3$ 有很多结构，到目前已确认报道的有 5 种不同的多形体结构，分别标为 α、ß、γ、δ 与 ε，其中 ß 结构最稳定，而其他 4 种为亚稳定态。因为关于 $Ga_2O_3$ 方面的研究仍处于早期阶段，有关的晶体生长与材料特性的数据不是很多，且针对的都是 ß 结构。该多型体结构具有几个特点：带隙宽度达到难以置信的 4.8-4.9eV，可以通过掺杂锡与硅、在 $10^{16}$ 到 $10^{19}cm^{-3}$ 之间控制 n 型电导率。但是，截止目前还没有有关 p 型 $Ga_2O_3$ 薄膜的空穴导电性数据。

因 ß 结构 $Ga_2O_3$ 的带隙较 SiC 和 GaN 还要大，因此它具备生产性能优异器件的潜力，例如高击穿电压、高功率以及高效率器件。（在表 1 中，就功率器件所应用的几种常见半导体材料和 ß-$Ga_2O_3$ 进行了对比）。

ß-$Ga_2O_3$ 的优异特性表明该宽禁带半导体材料的击穿电场达 8MV/cm，是 GaN 和 SiC 的三倍。作为表征一种材料适合功率器件程度的基本参数，Baliga 优值对击穿电场的依赖性比迁移率要高的多，所以高的电场强度是 $Ga_2O_3$ 的获胜王牌。此优值与击穿电场的三次方成正比，但对迁移率只是线性关系。

在击穿电压的范围内，可用半导体的材料特征参数来计算导通电阻的理论极限（如图 1），这说明，在相同的击穿电压下，$Ga_2O_3$ 基器件的导通电阻比 SiC 与 GaN 基器件要低 1 个数量级。

| | Si | GaAs | 4H-SiC | GaN | ß- $Ga_2O_3$ |
|---|---|---|---|---|---|
| 带隙(eV) | 1.1 | 1.4 | 3.3 | 3.4 | 4.8-4.9 |
| 电子迁移率($cm^2$/Vs) | 1,400 | 8,000 | 1,000 | 1,200 | 300 |
| 击穿电场(MV/cm) | 0.3 | 0.4 | 2.5 | 3.3 | 8 |
| 相对介电常数 | 11.8 | 12.9 | 9.7 | 9.0 | 10 |
| Balliga优值(相比Si) | 1 | 15 | 340 | 870 | 3,444 |

表1. 就击穿电场和Baliga优值（Figure of Merit）数据而言，$Ga_2O_3$要比其他常见化合物半导体材料优良。

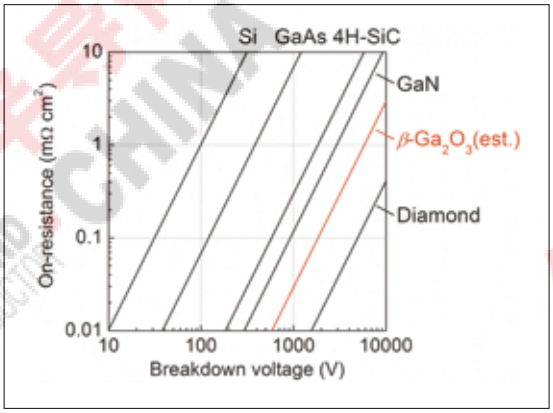


图1：ß- $Ga_2O_3$的击穿电压与导通电阻具有突出的优势。

## 同质衬底

为了发挥出 $Ga_2O_3$ 器件的潜力，首先需要开发出同质衬底材料。制备 GaN、SiC 体单晶衬底一般采用升华法、气相外延法和高压合成法，成本很高、能效很低；与此形成鲜明对比的是，大尺寸的单晶 $Ga_2O_3$ 衬底可以低成本的熔体工艺生产，而且耗能也不大。

我们的两个合作成员单位 Tamura 公司和 Koha 公司，已经成功地开发出 2 英寸 ß- $Ga_2O_3$ 单晶衬底的熔体法生产工艺，也即众所周知的导膜生长法（Edge-defined Film-Fed Growth,EFG）。该方法已经被用于生产蓝宝石衬底，而同样配置的系统就可以制造 $Ga_2O_3$ 衬底。

除此之外，熔体法还有更多吸引人的优点。原则上 $Ga_2O_3$ 熔体法生长不会产生微孔缺陷，而这一点对生产 SiC 衬底所采用的升华法来说，却一直是一个瓶颈。而且，与升华法不同，熔体生长不需要高压环境。其中最大的优点是，EFG 法的衬底尺寸仅仅受制于生产设备，升级到大尺寸只需放大设备即可。

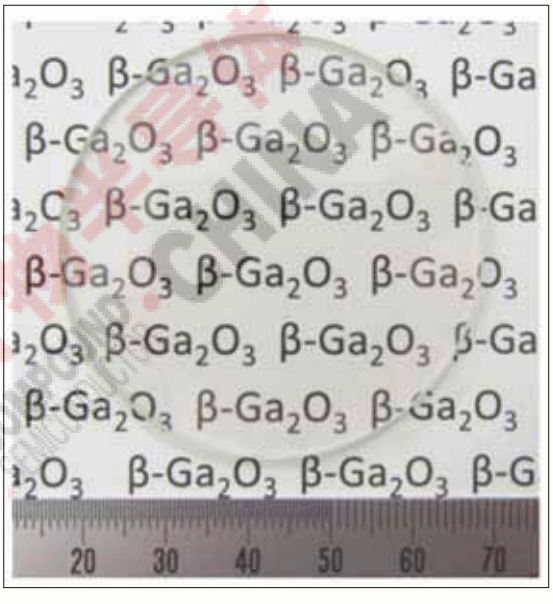


图2：采用生产蓝宝石衬底的熔体法所制备的2吋 $Ga_2O_3$衬底。

生产 $Ga_2O_3$ 衬底的成本可以降到很低。我们估计，量产型系统可以 120 美元的单位成本生产 6 吋的高品质衬底。相比 SiC 的升华法来说，该高效的工艺温度低、生长速率高，可使衬底单位面积的生产能耗降低为前者的 1/3。

## 器件制备

最近，采用单晶 ß- $Ga_2O_3$（010）衬底，我们率先成功地制备了单沟道 $Ga_2O_3$ 场效应管，这些金属 - 半导体场效应管（MESFET）器件仅仅只是简单的功能验证性器件。当然，这并非首个氧化物器件。曾经有几年时间，作为透明的晶体管材料诸如 $InGaZnO_4$（IGZO）与 ZnO 的氧化物半导体受到显示行业的关注，但是它们都是非晶和 / 或多晶材料，并不适用于高功率器件。为了制备 $Ga_2O_3$ 基器件，我们在同质衬底上使用 MBE 工艺沉积了掺锡的 n 型 $Ga_2O_3$ 沟道层，其中镓源与锡源采用传统的 Knudsen 分子束源、氧源由 5% 的臭氧和 95% 的氧气构成。

因为没有使用器件隔离技术，所以我们采用了环形场效应管的芯片结构（如图 3）。采用 $BCl_3$ 与氩气反应离子刻蚀法以及蒸镀 Ti/Au 的方法形成欧姆接触，之后又沉积 Pt/Ti/Au 的栅极并进行剥离。从而制成了 MESFET，没有表面钝化，栅长为 4 微米、源漏间距为 20 微米。漏极的内圈电极直径为 200 微米。

我们的一颗圆环形 $Ga_2O_3$ 基 MESFET 直流输出特征曲线如图 4 所示，其中最大漏电流密度达 25mA/mm、并且预夹断出色。在断态下进行三端击穿电压的破坏性测试，结果栅极被击穿、电压为 250V，漏极偏压为 40V 时的跨导最高达 2.3mS/mm。

上述 MESFET 的其他前景广阔的特征还包括：断态的漏极漏电电流只有 5 μ A/mm，且漏极的开 / 关电流比可达 10000。大部分的漏电电流与栅电极的面积大有关（如图 3b），而栅极插指结构的漏电流要比上述数值至少低 1 个数量级。断态时的漏极电流与栅极漏电电流相当，这说明透过半绝缘衬底的漏电微乎其微。因此，只需优化调整器件的设计就可进一步降低断态电流。

如果把 1990 年代的 GaN 基 MESFET 的性能作为对这个原型器件的判断标准，那么我们这个氧化物器件的性能相当甚至更佳。当然，相比当

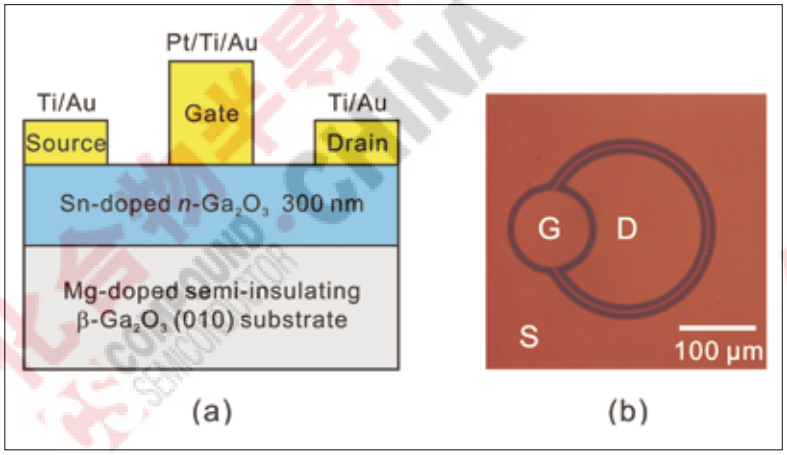


图3：（a）n- $Ga_2O_3$ MESFET结构的截面图示；（b）器件的光学显微图示。

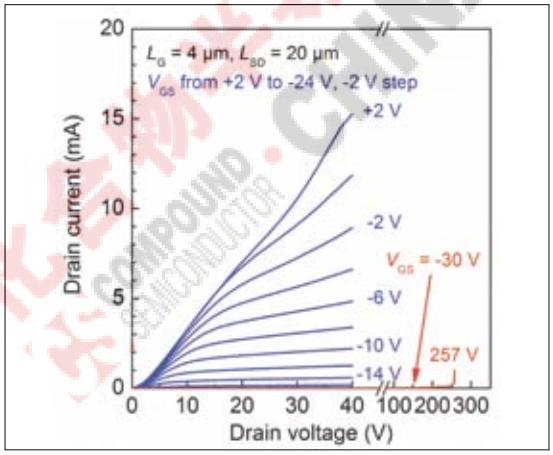


图4：n- $Ga_2O_3$ MESFET的输出特征曲线。

今高品质的 SiC 和 GaN 器件，我们的器件还相差很远，但是其高击穿电压和低漏电电流说明了其作为功率器件所具备的潜在优势。

为了提升这个原型器件的性能，我们还需解决一系列挑战，包括 4 吋以上衬底的批量生产、器件工艺、外延生长以及掺杂。为了使我们的器件可以尽快走入商用，我们希望开发出开关设备中的常闭晶体管，其最佳结构是 MOSFET，其中的栅极界电层会使用 $Al_2O_3$ 或 $SiO_2$，鉴于它们都是氧化物材料，所以有理由相信，我们可以生产出具有高品质、低缺陷密度结界面结构的 $Ga_2O_3$ 基 MOSFET。我们相信，该最新的晶体管成果预示着高品质功率电子器件时代的到来，它们不仅有助于降低全球能量消耗，也可以优化半导体工业的功耗。

本项研究得到 NEDO（新能源与产业技术研究组织）和 JST（日本科技振兴机构）的支持。