在 200 mm 硅衬底上以无金兼容 CMOS 的方式加工 AlGaN/GaN 高电子迁移率晶体管

Brice De Jaeger, Marleen Van Hove, Stefaan Decoutere; Imec

GaN HEMT（氮化镓高电子迁移率晶体管）技术作为下一代功率器件基础的潜力已得到证实。但是 GaN HEMT 的制造成本仍然高昂，因此降低器件成本成为重要的研发课题。Imec 完成了在 200 mm 硅衬底上制备 GaN 外延层的工作，其展示的工艺流程揭示出我们有可能仅通过 CMOS 制造标准设备，就能够在高生产率的 200mm CMOS 生产过程中制造出 GaN HEMT。

在 200 mm CMOS 制造过程中应用 GaN HEMT 技术

GaN HEMT 技术的一个优势是与可比技术相较具有更高的转换速度。只此一点，即可通过减小尺寸进而降低无源元件成本，来实现系统级的成本下降。不过，降低器件加工成本的空间也相当广阔。如今，我们需要利用专门的加工生产线，在小直径晶片上生产 GaN HEMT，并且常常是在蓝宝石或碳化硅衬底上制造 GaN HEMT，结果导致造价高昂。

在高生产率的 200mm CMOS 生产过程中在硅衬底上制造 GaN 功率器件，是未来一条确定无疑的发展道路。只是这样做会遇到大量高难度的技术难题。首先需要在 200mm 硅晶片上，培养所需的 GaN 外延层堆叠，要求无缺陷，无裂纹。第二，为了使用标准 CMOS 工具组在 200mm 硅晶片上加工 AlGaN/GaN HEMT，需要摈弃不兼容的加工方法。例如，CMOS 加工不允许使用金。但是一般来讲，GaN HEMT 加工会将金用作欧姆接触和栅极结构。第三，为进行这种加工流程，必须能够制造高品质、高性能和高产出的设备。

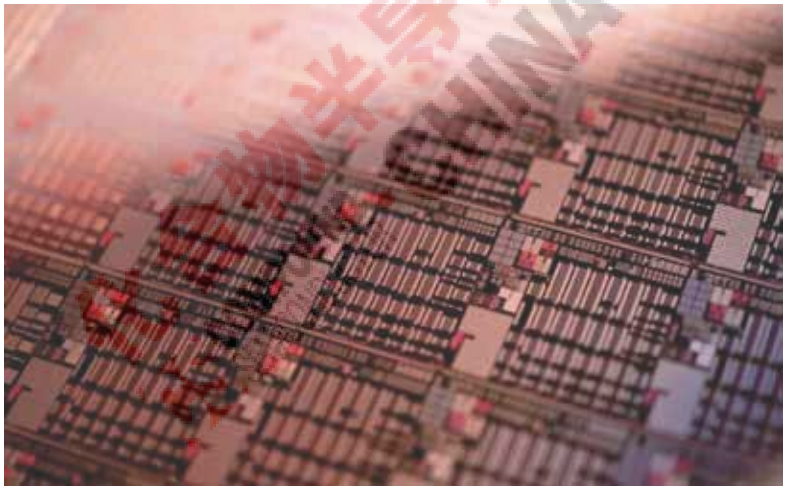


图1：通过兼容 CMOS 的加工流程，在 200mm硅衬底 的 GaN 外延层上加工功率器件。

Imec 三年前与一批领先的器件制造商和工具与材料供应商结盟，建立了协作研发项目，目标之一就是要解决上述难题。作为欧洲领先的纳米技术研究中心之一，Imec 曾参与芯片微缩、可持续能源技术、医疗保健和生命科学电子技术的研发。本文将概要介绍我们 GaN 项目的最新研究成果。

创造 200mm 衬底 - 硅晶片上的 AlGaN/GaN 外延层

以使用 4 英寸和 6 英寸晶片获得的经验为基础，通过金属有机化合物气相外沿（MOVPE）[1]，利用 200 mm 硅（111）衬底上沉积的厚 AlGaN 缓冲层，我们最终能够培养出无裂纹的 AlGaN/GaN/AlGaN 双异质结构。

此双异质结构包含 200 nm AlN 晶核形成层、400 nm $Al_{0.75}Ga_{0.25}N$ 缓冲堆叠、400 nm $Al_{0.50}Ga_{0.50}N$、1800 nm $Al_{0.25}Ga_{0.75}N$、150 nm GaN 通道和 10 nm $Al_{0.25}Ga_{0.75}N$ 障壁层。障壁上覆盖着 2 nm 左右的 GaN 保护层，用于在外延层生长之后的降温期间保护 AlGaN 障壁不出现裂纹。在 GaN 外延层上，在 750℃ 下沉淀了 120nm 低压化学气相沉积（LPCVD）Si_3N_4 钝化层。

该结构导致在 200 mm 晶片上存在可再生的相同二维电子气（2DEG）特性。在 18 个晶片（具有相同的外延层堆叠）上的 Van-der-Pauw 结构上测得 2DEG 薄层电阻（R_{sh}）是 360Ω/sq，此值伴有 1σ 标准差，即偏差为 5%（在晶片上 48 个芯

片里的 24 个芯片上测得此偏差值）。霍尔数据显示 2DEG 载流子密度 n_S 为 ~ 8.9e12 cm^{-2}，载流子迁移率 μ_S 为 ~1950 $cm^2V^{-1}s^{-1}$。

为培育最厚为 3 μm 左右的 AlGaN/GaN/AlGaN 外延层堆叠，我们使用 1.15mm 厚的硅晶片，而不是常用的 0.725 mm 晶片。实验已证明要获得可接受的晶圆表面翘曲度（<= ±50 μm）和晶片脆度，此厚度是必要的。

在 200 mm CMOS 工具组上加工 HEMT

在大部分生产工具上都能够加工 1.15 mm 厚度的硅晶片，而无需大幅度地进行硬件或加工上的修改。在偶然情况下，由于较厚的硅衬底具有较大的惯性，需要降低晶片传输系统机器人的速度。同时，在我们特定的培植系统里，不能直接把晶片放在静电薄片夹头上，而是要把它们安装在晶片承载器上，以避免晶片破损。

另外，我们会严密监视在设备加工过程中晶圆表面翘曲度的演变。可看出加工过程中，栅极、欧姆和铝互连加工没有显著增加晶圆表面翘曲度。厚铜互连加工会增加晶圆表面张力，从而增加晶圆表面翘曲度，翘曲度被限制在 -35 ± 5 μm。

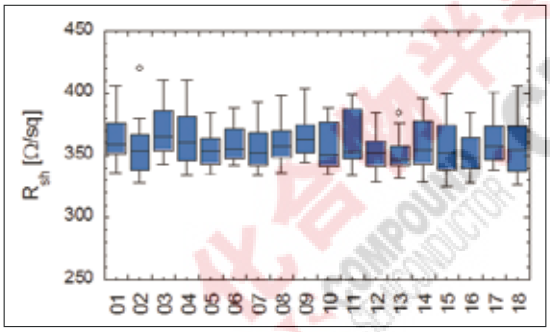


图2：用于在 200mm 硅衬底上培育 18 层外延层的可再生和相同的 AlGaN/GaN 2DEG 薄层电阻。

通过以上恰当的修改措施和对晶圆表面翘曲度的监控，根据标准生产操作程序，我们可以获得零晶片损耗的结果。

镓污染控制

因为镓是硅中的 p 型掺杂剂，所以不能允许它污染加工工具。借助现有的污染控制步骤，我们能够监视和控制从 GaN 晶片到工具的镓传播。

在大部分工具上，硅晶片前面和背面的镓水平低于 1e11 at/cm^2。一个值得提出的特例是，用于刻蚀 GaN 层的刻蚀工具，例如在 AlGaN 障壁消减刻蚀的过程中，该工具的镓水平会高于 10e11 at/cm^2。通过在 200℃下执行优化的基于 Cl

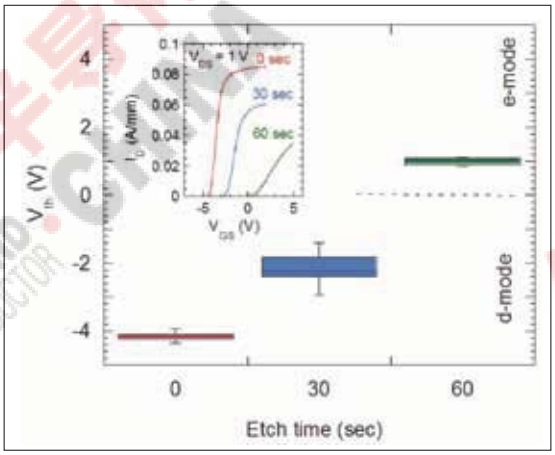


图3：阈值电压与障壁消减刻蚀时间的对比。在60s 障壁消减操作下可获得增强型设备。本图显示了相应的I_D-V_{GS} 特性。

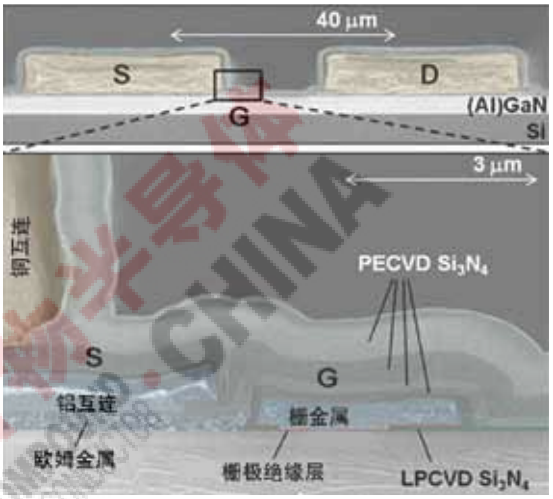


图4：功率器件截面 SEM 图。顶部图片显示了源-栅-漏指配置，8 μm 厚度的源极与漏铜互连，并由 Si_3N_4 密封起来。底部图片详细说明了源-栅极区域：带场板的T型金属栅电极，栅极绝缘层和电阻性源区域的金属层堆叠。

的清洁程序，可形成易挥发的 $GaCl_3$，将污染水平降低到 1e11 at/cm^2 以下。

无金的 HEMT 加工

一般而言，GaN 设备加工要求通过镍 / 金或钼 / 金实施浮离金属法，从而限定欧姆接触和栅极接触。在标准的高生产率 CMOS 生产中，将会使用干刻蚀法而非浮离法，因此需用无金金属法代替浮离金属法。

然而，制造出无金欧姆接触同时使接触电阻低于 1.0Ω•mm 是项挑战。我们已经示范了在电阻区域 AlGaN 障壁消减是一种可行的技术，能够帮助达成这一目标。可通过低偏置功率下的 BCl_3/SF_6 等离子体消除欧姆区域的障壁。随着障壁的消减，当剩下 5nm 左右的 AlGaN 障壁时，可得到 1.25 ± 0.15Ω•mm 接触电阻分布。当障壁完全消除后，所有接触电阻都在 4Ω•mm 以上。我们的无金欧姆接触层堆叠包含 20/100/20/60 nm 的钛 / 铝 / 钛 / 氮化钛，它是纯 N_2 在 550℃ 、90s 下形成的合金。

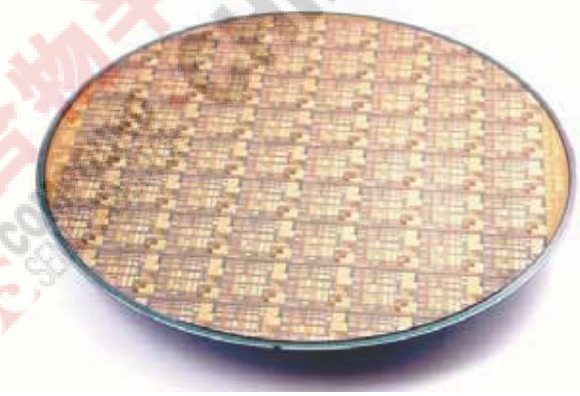


图5：在200mm 硅衬底的 GaN 外延层上经完整加工的 MISHEMT 设备晶片。

AlGaN/GaN MISHEMT 器件的制备方法

要展示在 200 mm 硅晶片的 GaN 外延层上加工 AlGaN/GaN HEMT 的可行性，我们还需要生产总栅极宽度为 60 mm 的全功能功率器件。

要制造这样的设备有大量可行的理念，根据这些理念可发明耗尽型（d-mode）或增强型（e-mode）功率器件。我们选择的这种按 e-mode 概念生产的设备，是当前公认极有可能成为高性能、高击穿电压和可靠的 GaN 功率器件（具有常关型特性）的候选者：e-mode AlGaN/GaN 金属绝缘半导体 HEMT (MISHEMT)，无障壁且具有栅极绝缘层。

e-mode MISHEMT 器件的结构

充分消除栅极区域的 AlGaN 障壁，便可实现 e-mode 运行，因此减少了栅极区域的极化电荷。要消减 $Al_{0.25}Ga_{0.75}N$ 障壁，我们使用低偏置功率下的 BCl_3 等离子体进行刻蚀。BCl_3 刻蚀时长为 0s、30s 和 60s 时，分别对应的障壁消减深度为 0nm、5nm 和 10nm 左右。在使用最长的 BCl_3 障壁消除刻蚀时间时，可在完整的 200 mm 晶片上测得正 V_{th} 值，范围是 1.0 V ± 0.2 V。

要抑制功率器件的栅漏电流，方法是创建一个 MISHEMT 结构，在这个结构中，栅极绝缘层被插入到金属栅电极和 AlGaN 障壁之间，以避免产生肖特基（Schottky）栅接触。但是，我们想要有同时具有低栅漏电流和高击穿电压的器件，因此必须仔细选择栅极绝缘层。

首先采用单层 15nm 原子层沉积（ALD）Al_2O_3，测得的击穿电压低于 600V 的目标值。但如果采用双层，即 5nm 650℃ LPCVD Si_3N_4 和 10nm ALD Al_2O_3，便可测得高于 600V 的击穿电压，此值接近缓冲层击穿值。这个得到改进的击穿值，极有可能与通过 Si_3N_4/Al_2O_3 双层沉积 [2] 而获得的较高品质的半导体 / 绝缘层界面有关。

用这种方式生产的功率器件总栅极宽度为

下转第43页

美国研究人员开发出世界上最小的激光器

应变平衡的量子级联激光器连续输出功率超过 500 mW，而波长短至 3.4 μm。

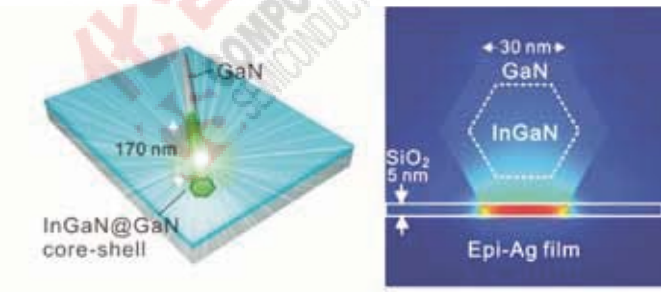
美国德克萨斯州立大学 Austin 分校 (UTA) 的物理学家们声称，他们已与来自中国大陆和台湾的同事们一起开发出了目前世界上最小的半导体激光器。这些研究人员相信，由 GaN 材料制成的这种激光器是在计算机乃至医学领域应用光子学技术上的一项重大突破。

半导体激光器的微型化是发展基于更快、更小、更精确以及更低能量光子技术的关键，例如极速计算机的芯片，用于检测、治疗和研究疾病的高灵敏度生物传感器，以及下一代的通信技术等。这些光子器件可以采用纳米激光器来产生光信号，但光子器件的尺寸和性能会受到三维光学衍射极限的影响。

UTA 的物理学教授 Chih-Kang “Ken” Shih 说：“我们已开发出一种纳米激光器件，它在三维衍射极限下仍可以很好地工作”，“相信我们的研究对纳米尺度的激光技术将会产生重大的影响。”

Shih 教授、研究生 Charlotte Sanders 及其同事们在 Science 杂志发表了论文，报告了首个工作在三维衍射极限下、具有连续波长和较低阈值的绿色纳米激光器。

这种纳米激光器件是由一种氮化铟镓 (GaInN) 纳米棒所构建，其中有部分被 GaInN 所填充。纳米棒被置放在薄硅绝缘层上，然后再覆盖一层具有光滑表面的、原子级线度的银膜。



据 Shih 教授所说，他实验室进行这些材料的开发已经有十五年的历史，建造了一个分子束外延 (MBE) 系统用来制作表面光滑的银薄膜，它会对激光器的功能产生至关重要的影响。这种原子级别的表面光滑度对于光子器件有着十分重要的作用，因为它不会对携带有大量数据信息的等离子激元和电子波的产生散射和丢失现象。

台湾清华大学的 ShangjrGwo 教授这样说道：“电子学和光子学在尺寸线度上的不匹配对于实现芯片上光学通信和计算系统来说将是一个巨大的障碍”。

上接第24页

60mm，包含 60 个栅指，每个 1mm 宽。栅极长度 1.5μm，栅源间隔 0.75μm，漏间隔 10μm。通过使栅极金属物向漏极延伸 1μm，便会形成栅极连接的场板。

在 V_{GS} = 8V 和 V_{DS} = 10V 时，这些设备的最大输出电流为 6A，这显示了在 200mm 硅衬底上加工 AlGaN/GaN HEMT 的可行性。

目前，下一步我们要改进设备的关键参数。已经加工和报告的器件是在 150mm 硅晶片上制造的，其最大输出电流为 8A，击穿电压为 750V，特定的导通电阻 Ron,sp 是 2.9 mΩ•cm^2，在 600V 下断态漏电流为 7μA。[2] 我们看到在 200mm 衬底上没有明显的障壁重复出现这种情况。

结论：达成了里程碑，还需要进一步研发

通过这些衬底、工艺和设备，我们展示了在高生产率 CMOS 生产过程中，在 200mm 硅衬底上以兼容 CMOS 方式加工 AlGaN/GaN HEMT 的可行性。首先，我们在直径为 200mm、厚度为 1.15 mm 的硅衬底上培育无裂纹的 AlGaN/GaN/AlGaN 双异质结构外延层。其次，根据标准生产操作程序，在典型的 CMOS 工具组上加工这些硅晶片上的 GaN 外延层。例如，我们可以通过现有的污染控制规程来控制镓污染。最后，我们展示了全功能 e-mode AlGaN/GaN MISHEMT 功率器件，其总栅极宽度为 60mm，最大输出电流为 6A。尽管还需要进一步努力来获得更成熟的硅功率技术，但我们仍然相信在令具有成本效益和高性能的 GaN 功率器件实现产品化上，此项工作达成了一个重要里程碑。CS

参考资料

1. K. Cheng et al., “AlGaN/GaN/AlGaN Double Heterostructures Grown on 200 mm Silicon (111) Substrates with High Electron Mobility,” Appl. Phys. Express, Vol. 5, p. 011002 (2012).
2. M. Van Hove et al., “CMOS Process-Compatible High-Power Low-Leakage AlGaN/GaN MISHEMT on Silicon”, IEEE Electron Device Lett., Vol. 33, No. 05, p. 667 (2012).
3. B. De Jaeger et al., “Au-free CMOS-compatible AlGaN/GaN HEMT processing on 200 mm Si substrates”, in Proceedings of 24th International Symposium on Power Semiconductor Devices and ICs”, Bruges, Belgium, 3-7 June, 2012, p. 49.