

化合物半导体

COMPOUND SEMICONDUCTOR • CHINA

季刊 2013年 第2期

MOCVD设备

AMEC推出低成本高产能的
MOCVD设备 进入半导体照明市场

蓝宝石衬底

采用垂直整合来提高蓝宝石
衬底的制造效率

LED制造

采用大尺寸硅晶圆来削减
LED芯片的制造成本

VCSEL激光器

通过提高量子阱的应变,调整
光子寿命,减小墙体尺寸等提
高VCSEL激光器速度

SiC缺陷检测

采用Lasertec最新的微分干
涉和共聚焦探测系统则可以
检测SiC衬底表面微小缺陷

GaN制备

通过化学聚结工艺形成无位
错的GaN完美晶体

提高LED亮度

在AlInGaN和InGaN配对形成
的异质结中加入电子发射区
能使LED具有更高的亮度和
更长的使用寿命



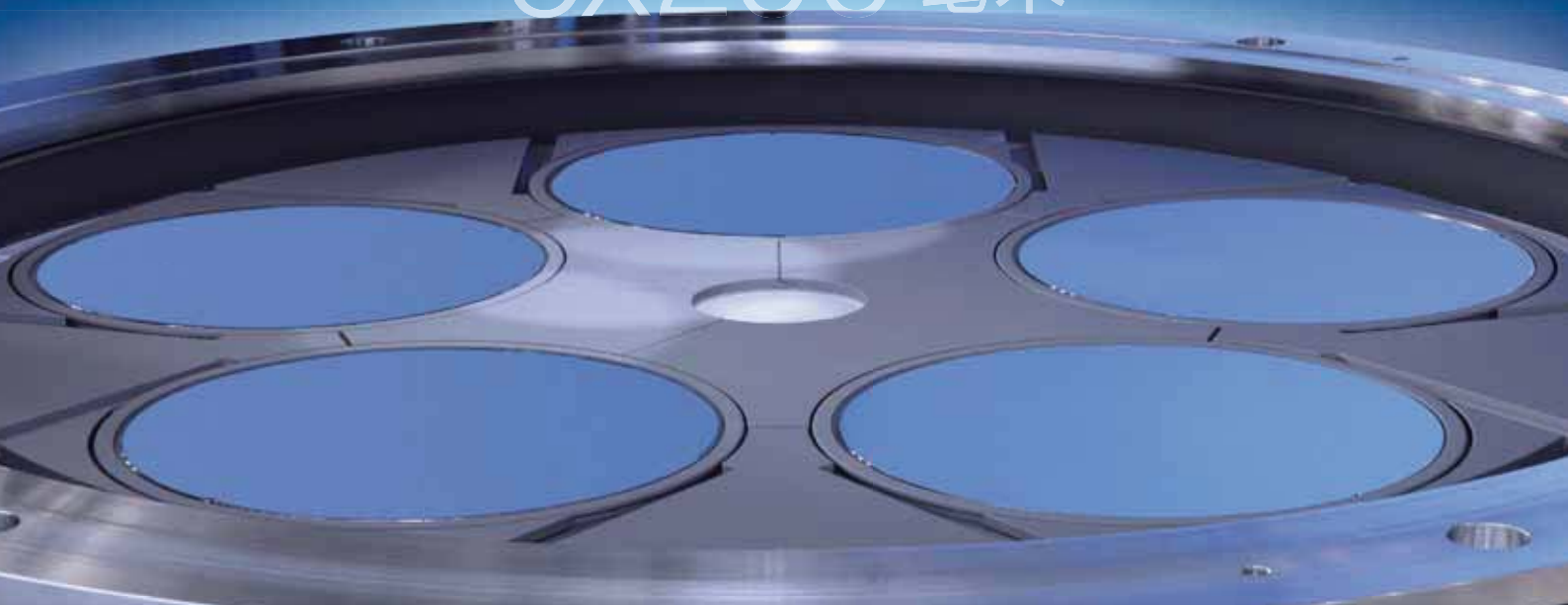
Ferrotec - Temescal Division
改进电子束蒸镀

www.compoundsemiconductorchina.net

AIXTRON

200 毫米批处理式硅基氮化镓反应器

5x200 毫米



AIX G5+



硅基氮化镓设备 AIX G5+

- 硅基氮化镓生长专用设备
- 与 AIX G5 HT 平台兼容
- 实现硅基产品的规模化生产
- 行星转盘式技术：
卓越的对称均匀性，
晶圆弯曲度精准可控，
采用标准的硅基材。

AIXTRON China Ltd.: 艾强（上海）贸易有限公司
chinainfo@aixtron.com · www.aixtron.com

ALWAYS **ONE STEP** AHEAD

化合物半导体

CS

COMPOUND SEMICONDUCTOR

CHINA

最新推出电子书(eMagazine)

www.compoundsemiconductorchina.net



直接连结

广告商网站

一点即开

想看的文章

推荐朋友下载

免费的电子书

申请成为免费印刷

版或电子书的读者

上页、下页，

放大/缩小文章

化合物半导体

COMPOUND SEMICONDUCTOR CHINA

讨论区

BBS

广告索引

Ad Index

目录 Content

P.19-31 P.33-37

推荐朋友

Refer a friend

免费赠阅

Subscribe

◀

🔍

🔍

▶

ACT

化合物半导体

COMPOUND SEMICONDUCTOR

CHINA

季刊 2013年 第2期

MOCVD设备

AMEC推出低成本高产能的MOCVD设备 进入半导体照明市场

蓝宝石衬底

新的 CS APP 应用准备好了,
现在可以下载!



Compound Semiconductor
很高兴地宣布推出新的针对
iPhone, iPad, iPod和 android
的APP应用, 进一步实现我们连
接化合物半导体业界的目标。

用户可以从App Store 或者
Google Play 免费获得, APP
应用可以让您同步更新:

- 最新业界新闻
- 最新产品特色
- 最新杂志文章

还有更多.....

详细信息请联系:
scott.adams@angelbc.com
www.compoundsemiconductor.net


CONNECTING THE COMPOUND SEMICONDUCTOR COMMUNITY



季刊 2013年第2期 2013年5月2日出版
Quarterly 2013 - Issue 2 2 May 2013

Contents

封面故事 Cover Story

11 电子束蒸镀：沉积效率及其改进方法

Electron-beam liftoff: Collection efficiency & paths to improvement

电子束蒸镀金属化层是化合物半导体制造业的经典工艺技术，可采用阻挡掩模来获得批次加工的均匀沉积性能。Ferrotec公司Temescal实验室研究的新工艺方法将能明显地降低由掩模阻挡所产生的对沉积材料损耗，并能显著提高蒸镀工艺的一致性和沉积效率。

- Gregg Wallace, Ferrotec USA Corporation, Temescal Division

技术 Technology

17 采用垂直整合来提高蓝宝石衬底的制造效率

Vertical integration streamlines sapphire production

对于蓝宝石衬底制造业来说，需要采取一种整体性的生产策略，即是在从原材料加工开始一直到最终晶圆抛光的整个过程中，要能够对其制造成本进行控制，将各种专有工艺应用于蓝宝石衬底的多个生产步骤中，以便能提高所提供产品的可靠性。这种生产方式在竞争激烈的市场中具有多方面的优势，不仅能提升整个生产的效益/成本比、大幅改进对关键生产来料的质量控制，还能保证按计划遵照客户的订单进行供货。

- Raja Parvez, Rubicon Technology

21 采用大尺寸硅晶圆来削减LED芯片的制造成本

Slashing LED chip costs with large-scale silicon

迄今为止，要削减LED成本的最好方法是在200mm硅片上来制作LED器件，才能使LED照明进入主流应用阶段。采用这种工艺技术平台所面临的最大挑战是要解决好热失配和晶格失配的问题，因为这两种失配都会在硅衬底上的GaN外延层中引入畸变和缺陷。一个好消息是对生长工艺进行实时监测和对生长参数进行优化，就有可能在低温形成的AlN层和SiN夹层上生长出高品质的器件级GaN外延层。

- Sudhiranjan Tripathy, IMRE, Singapore

27 为VCSEL涡轮加速

Turbocharging VCSELs

如何才能提高VCSEL激光器的速度以满足芯片间光互连的要求？住友电工器件创新部门提出的解决方法，包括略微提高量子阱的应变，调整光子的寿命，减小墙体的尺寸以及氧化物的电容，从而提高VCSEL激光器速度。

- ChuanXie, Neinyi Li, Phillip Brow, Kenneth Jackson; Sumitomo Electric Device Innovations.

33 SiC缺陷大揭秘

Uncovering imperfections in SiC

SiC衬底表面的微小划痕和微坑会在外延中引入缺陷，对外延片的良率有致命的影响。采用传统的光学散射仪器很难观测到这些微小的缺陷并追踪他们造成的破坏，采用Lasertec公司最新的微干涉和共聚焦探测系统则可以实现这一功能。

- Yuji Asakawa, Lasertec Corporation

市场 Market

- 9 中微公司推出低成本高产能的MOCVD设备高调进入半导体照明市场
AMEC sets sights on GaN lighting with Prismo D-Blue™ MOCVD tool
- 10 2015年中国LED照明市场规模达100亿美元
China LED lighting market will reach \$10 billion in 2015
- 10 2012 年LED 灯泡全球销量约3 亿只
IHS: 300 Million LED Lamps Shipped in 2012

科技前沿 Research Review

- 36 用化学聚结工艺来制备GaN完美晶体
Coalescence promises perfect GaN boules
- 37 加入电子发射区来提高LED的亮度
Electron-emitting region yields brighter LEDs
- 38 采用印刷工艺来实现硅上III-V族激光器的晶圆级集成
Printing provides wafer-scale integration of III-V lasers on silicon
- 39 纤巧型 LED 可产生强烈的定向发射
Tiny LEDs produce intense, directional emission

- 4 编者话 Editorial
- 5 产业要闻 Industry News
- 40 广告索引 Advertisement Index

关于雅时国际资讯

ACT国际成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT国际通过它的一系列产品—包括杂志和网上出版物、会议和网站—为跨国公司与中国企业架设了拓展中国市场的桥梁。ACT国际的产品包括十种技术杂志和相关的网站，以及各种会议，服务于半导体制造、化合物半导体、光伏/太阳能、电子设计、电子制造、污染控制、激光/光电子、光通信、LED技术、射频/微波等领域的十多万专业读者。ACT国际亦是若干世界领先技术出版社及展会的销售代表。ACT国际总部在香港，在北京、上海和深圳设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes ten technical magazine titles and related websites plus a range of conferences serving more than 100,000 professional readers in fields of semiconductor manufacturing, compound semiconductor, PV/solar energy, electronic design, electronic manufacturing, contamination control, laser/photronics, optical communications, LED technology and RF/microwave. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai and Shenzhen. www.actintl.com.hk

关于《化合物半导体》

《化合物半导体》中文版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。

About Compound Semiconductor China

Compound Semiconductor China (CSC) is the 'sister' title to Compound Semiconductor - the world's most respected and authoritative publication. It is also the unique and authoritative publication dedicated to the Compound Semiconductor industry in China, introduce advanced global technology information and manufacturing experience, support the growth of the industry in the China market. Our content covers the technology development of crystal characteristic, design of IC structure, and materials, equipment, software, metrology, facilities for manufacturing, as well as market analysis & trends.

ETCH·PVD·CVD 半导体高端工艺 设备及解决方案

化合物半导体通用刻蚀设备

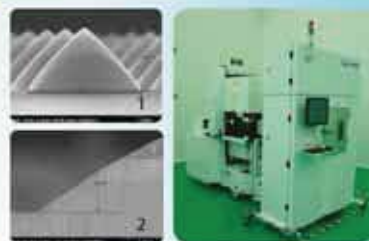


1. AlGaInP刻蚀 2. GaP刻蚀

GCE200系列 等离子刻蚀机

晶圆尺寸: 4,5,6,8英寸
刻蚀材料: GaP, GaN, InP, GaAs基材料
适用工艺: III-V化合物, 红黄光LED隔离刻蚀
可选配置: 单个/多个工艺模块;
片盒/非片盒装载模块;
手动/自动传输模块;
满足研发生产不同需求

LED外延芯片专用刻蚀设备



1. PSS刻蚀 2. GaN刻蚀

ELEDE® 330系列LED ICP刻蚀机

晶圆尺寸: 2,4英寸
刻蚀材料: GaN, GaAs, GaP基材料, 蓝宝石
适用工艺: 电极刻蚀, 隔离刻蚀, 钝化层刻蚀
蓝宝石图形化衬底(PSS)
可选配置: 手动/自动传输模块;
满足研发生产不同需求

十余年专注刻蚀设备开发 产品覆盖半导体多重领域

半导体照明 · 化合物半导体
集成电路 · 先进封装 · 功率器件
微机电系统 · 光通信器件 · 平板显示



地址: 北京经济技术开发区文景大道8号
电话: 8610-57846895 / 96 / 97
更多产品信息请访问 www.bj-nmc.cn

UV LED 市场将快速增长

随着长波长紫外发光二极管 (UV LED) 在固化干燥市场的商业应用, 较短波长 UV LED 也开始进军水卫生设施、无线手机消毒等领域。Yole Développement 预测, 未来 4 年, UV LED 市场将从现在的 4500 万美元快速增长到近 2.7 亿美元。增长来源于紫外线固化干燥系统生产商, 他们会用体积更小、寿命更长的长波长 UV-A LED (发射波长 400-315nm) 替代现有的水银荧光灯。但是使用较短波长 UV-B (发射波长 315-280nm) 和 UV-C (发射波长 280-100nm) LED 的应用会更广泛, 所以 UV LED 市场可能会进一步延伸。

现在看来, 这个行业正在蓬勃发展。在 UV-A 市场, 来自中国、日本、韩国企业的竞争非常激烈, 如日亚化学、美国 SemiLeds、韩国 Seoul Semiconductor, 中国台湾 Lumex 等, 正加速 UV-A LED 的价格降低和应用推广。由于 LED 产能过剩, 一些可见光 LED 厂商可能会转入 UV LED 市场。这个市场不是非常大, 但是利润很高。

UV-A LED 的性能已经能够超过现有的紫外线固化干燥技术。UV-A LED 器件是通过在蓝宝石基板上生长 InGaN 基外延层, 采用与可见光 LED 相同的 MOCVD 技术来制造的。

较短波长 UV LED 市场是一个完全不同的市场, 只有很少几个竞争厂商, 美国 Sensor Electronic Technology Inc. (SETi) 领先, 另外两个美国公司 Crystal IS 和 HexaTech 刚刚进入这个市场不久。SETi 去年开启了量产制造工厂, 最近又发布了针对法医检定、水消毒处理和其他应用的 UV-B 和 UV-C LED 产品。Crystal IS 去年被著名的日本旭化成 (Asahi Kasei) 公司收购, HexaTech 宣称其 UV-C LED 性能在水消毒处理和表面消毒方面创下记录。

尽管如此, 在较短波长 UV LED 能够真正实现商业应用之前, 晶体生长和外延问题仍然需要解决。较短波长 UV LED 器件需要通过在蓝宝石衬底上沉积 AlN 层或者自然 AlN 晶片来制造。在 AlN 衬底上生长的 LED 性能更好, 但是没有 AlN 衬底供应链, 因为生长自然 AlN 单晶不容易。市场上只有 2-3 家公司可以提供 AlN 衬底, 所以成本无法降下来。

虽然 Crystal IS, HexaTech, Nitride Solutions 三家美国公司和德国 CrystAl-N 公司在衬底生长方面已经大有进步, 业界在高性能 LED 量产制造方面也突飞猛进。但是, 目前仍然只有 2 英寸 AlN 晶圆上市, 无法广泛应用, 而且价格远远高于蓝宝石衬底。未来 UV LED 市场的发展将取决于 AlN 衬底供应商开发大尺寸衬底和成本降低的情况。

除了衬底问题, UV LED 厂商还必须解决外延问题。当 UV-A LED 厂商继续使用 MOCVD 技术来克服这些问题时, 较短波长 UV-B 和 UV-C LED 厂商则决定开发新方法或者放弃现有的沉积技术。许多厂商使用 HVPE (氢化物气相外延) 法制作较短波长 LED 芯片, 已经取得可喜进展。HexaTech 与日本 HVPE 开发商 Tokuyama 公司联合, 去年已经生产出 UV-C LED, 据称有创纪录的可靠性和寿命。SETi 宣称其在蓝宝石上生长 AlN 制作了更短波长 UV LED, 其方法是通过迁移增强 MOCVD 生长和迁移增强侧向过度外延生长而得。

未来几年 UV LED 市场将快速增长, 但是, 衬底和外延问题在阻碍着相关技术的进步。

本刊编辑部

社长 Publisher
麦协林 Adonis Mak
adonism@actintl.com.hk

主编 Editor in Chief
赵雪芹 Sunnie Zhao
sunniez@actintl.com.hk

编辑 Editor
朱杰 Jerry Zhu
jerryz@actintl.com.hk

出版社 Publishing House
雅时国际通讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing
Tel/Fax: 86 10 64187252

上海 Shanghai
Tel: 86 21 62511200
Fax: 86 21 52410030

深圳 Shenzhen
Tel: 86 755 25988571
Fax: 86 755 25988567

UK Office
Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970





蓝宝石晶棒前十大厂商市占率达 80%

市场研究机构 TrendForce 旗下研究部门 LEDinside 发表的「2013 年全球蓝宝石衬底市场报告」指出，蓝宝石衬底市场供过于求导致过去两年价格不断下滑，使得目前 LED 应用的蓝宝石衬底售价已经低于许多厂商的生产成本，造成多数不具成本竞争力的二线厂停止生产晶棒，转而向一线大厂购买低价晶棒再来加工成蓝宝石衬底片，因此促成蓝宝石晶棒业者形成大者恒大的局面，拥有成本竞争力的一线大厂市场占有率达 80%。

LEDinside 进一步表示，由于蓝宝石晶棒价格偏低，因此拥有成本管理优势、规模经济产能与稳定出海口的蓝宝石衬底厂商方能胜出。而目前仅剩具有成本竞争力的一线大厂仍有扩产计划，例如 Monocrystal、Rubicon、STC 等厂商，一线大厂除了供应 LED 市场应用外，更希望拓展非 LED 应用领域的业务。

目前蓝宝石衬底行业投入企业众多、且营运模式皆有所不同，有的以长晶棒为主体，再往下延伸到切片或是图案化衬底。大致上可以分类为专业分工与垂直整合模式，各家公司核心竞争力与锁定的客户对象不同，最终也决定了在蓝宝石衬底行业中的定位。

蓝宝石衬底应用早期以航天工业为主，因此主要集中于俄罗斯与美国，但是在 LED 应用兴起后，日本、韩国、中国台湾与大陆厂商纷纷投入此材料领域。展望未来数年，蓝宝石衬底行业供过于求仍难以解决，而价格也跌破多数厂商的生产成本，因此目前仅剩少数具有成本竞争力的大厂持续量产，形成大者恒大的局面。

Crystal IS 的单芯片 UV-C LED 取得创纪录性能

面向检测、净化和消毒应用领域的专有高性能紫外发光二极管 (UVC LED) 领先制造商 Crystal IS, Inc. (www.cisuv.com) 宣布，该公司成功实现单个 UVC LED 持续工作模式下 260 nm 波长光输出超过 65 mW 的巨大成就。有关此项突破性成就的详细信息已于最近在《Applied Physics Express》上发表。

该公司创始人兼首席技术官 Leo Schowalter 表示：“这是不断开发更明亮、更高效、更可靠 UVC LED 的一项具有里程碑意义的技术成就。通过采用裸片薄化和封装技术，我们成功将取光效率提升至 15% 以上。通过在我们自己内部生产的氮化铝基材上制造 LED，我们继续引领 250-280 nm 波长范围内集最高能效和最长寿命于一身的 LED 发展步伐，远超在蓝宝石上制造的二极管。”

UVC 是指波长在 200 - 280 nm 之内的紫外线灯。UVC 波长的光线可以用于消毒水和物体表面，可用于消灭食品和空气中的有害微生物，还可用于光谱应用领域。YoleDéveloppement 估计 2012 年 UVC 灯市场规模可达到近 2 亿美元，而这种灯正在越来越多地为 UV LED 所取代。

该公司业务开发高级副总裁 Therese Jordan 表示：“我们的产品将可以应对当今最紧迫的部分健康问题。我们看到在水和空气消毒以及质量监测等领域存在对 UVC 的大量需求。同样的，光谱仪器也可以利用 UVC LED 所具有的高光输出优势。与 UV 灯不同，UVC LED 不含汞，体积小，而且坚固耐用，因此适合用于诸多设计，而且有望拥有更长的使用寿命，并可实现环保型报废处理。”



未来 5 年半导体产业变迁比过去 15 年还多

应用材料 (Applied Material) 台湾区总裁余定陆在“2013 应用材料日”以「加速改变」为题，进一步阐述半导体、显示器和太阳能产业未来的趋势。余定陆指出，半导体的改变已经发生，未来移动装置会更普遍。他回顾移动通讯装置近年的重要里程碑：2007 年苹果才推出第一代 iPhone，2010 智能型手机加平板的销售总金额就超过 PC，2012 年移动装置的总销售额已占全球 GDP 的 2%。据估计到 2020 年，全球可以上网设备会超过 500 亿台，因此未来半导体产业发展很明确的会从 PC 转向移动通讯的装置。他也认为，未来 5 年内半导体业界会发生的改变，将比过去 15 年还要多。

余定陆表示，半导体业界唯一不变的事情就是变，而改变会带来契机，因此掌握趋势的转折点至关重要，比如 19 世纪的工业革命就是重要的转折点。

余定陆指出，1964 年一个电晶体仅要 1 块钱美金，但现在 1 块钱美金可以买到的电晶体却超过 10 亿颗，而太阳能光电每瓦的制造成本在 4.7 年内就降低一半，液晶面板的面积单位成本 3.2 年内就降低一半，电晶体的价格更是在 1.6 年内就降低一半，可见半导体产业变迁的迅速。

余定陆进一步强调，1990 年代之前半导体周期表中，较常使用来制造 IC 的元素仅需 6 个左右，不过 1990 年代就增加



产业要闻 | Industry News

到 10 几个, 2006 年则再增加到 30 几个, 这中间可以衍生出非常多的排列组合, 他认为未来 5 年内半导体产业所需要的技术、材料、制程, 会比过去 15 年发生的变革还要多。而现在半导体产业已进入纳米时代, 从电晶体 (transistor) 到封装, 所有步骤都越来越注重成本和效能 (productivity), 以满足移动通讯装置的需求。

他表示, 半导体企业要在竞争中取胜, 必须做到比对手更好的产品效能、弹性、学习效率、协同合作和创新的能力。

LUMEX 推出 TITANBRITE 2W UV LED 节约 70% 的能耗和 90% 的空间

Lumex 在全球发布全新的 TitanBrite 2W UV LED, 和替代技术相比, 它节能 70% 并节省空间高达 90%, 成为市场上最出色的高功率 UV LED。采用标准 405nm 波长 (紫色), 提供 18 流明的高亮度照明, 是需要高亮度照明、低功耗以及有空间限制的各种应用的理想之选, 可用在多种行业, 包括: 医疗、安全、水处理、食品加工等。

TitanBrite 2W UV LED (SML-LXL8047UVC 系列) 对比替代技术有几项重要优势, 例如紧凑型荧光灯 (CCFL)、UV 白炽灯和传统高功率 UV LED 等。2W UV LED 比 CCFL 和 UV 白炽灯的能耗分别少 50% 和 70%。相比 CCFL、UV 白炽灯和通孔 UV LED, 表面安装设计让 2W UV LED 提供高达 90%、50% 或 30% 的空间节省。

高功率 UV LED 通常采用 1W 封装。采用和标准 1W 封装同样的面积, TitanBrite 2W UV LED 提供两倍功率。



欧司朗光电半导体推出全新 Duris P 5 彩光版本

欧司朗光电半导体推出彩光中等功率 LED Duris P 5, 与白光版本一样, 新的五个版本也是外形小巧, 光效极高。这些新款 LED 是建筑照明、酒店和餐厅行业的理想选择。

Duris P 5 的五个彩光版本分别为“深蓝光”(450 nm)、“蓝光”(470 nm)、“真绿光”(528 nm)、“黄光”(590 nm)和“红光”(615 nm 至 625 nm)。各种彩光版本的核心在于欧司朗最先进的芯片技术, 这些技术基于氮化镓 (InGaN) 材料系统或磷化镓铝 (InGaAlP), 具体取决于波长。正向电压低、光萃取效率得到优化使得各种类型的光效极高。以“深蓝光”版本为例, 在 100 mA 及 25°C 时, 它可以产生 140 mW 的光输出, 对应的典型效率为 46% (效率是指产生的光量与消耗的功率之间的比率)。

作为中等功率级别的 LED, Duris P 5 的彩光版本非常适合追求光分布一致的线性、区域或全向照明应用。用于涉及多种颜色的应用中时, 色彩混合也要容易得多。可以为专业照明提供更多设计选择。

在改进光分布、简化热管理的同时, Duris 功率级别的使用还降低了系统成本。和 P 5 产品家族的白光版本一样, 彩光 Duris 版本能够耐受极端恶劣的条件。与传统的中等功率 LED 相比, 全新 LED 所采用的创新型封装技术提供了更高的耐腐蚀性。它们的元件尺寸非常小巧, 仅 2.6 x 2.2 mm, 能够结合二次光学元件进行良好的光学控制。

除了建筑照明和告示牌应用外, 新的 Duris 彩光版本还可以用于使用“远程荧光”技术的 LED 灯和灯具模块中。在此情况下, 生成白光所需的荧光转换并不直接附在芯片上, 而是由一定距离的“深蓝光”LED 来提供光照, 从而使转换器发出冷光。这种远程荧光技术使光分布均匀并提高了光效。



IBM 开发新一代晶体管运行方式与人脑相似

据国外媒体报道, IBM 已经开发出新一代晶体管, 新款晶体管能被塑造成运行方式与人脑相似的虚拟电路。新一代晶体管将采用强相关材料制造, 例如金属氧化物。IBM 研究人员称, 新一代晶体管能被用于制造处理能力更强大、能耗更低的芯片。

IBM 研究人员斯图亚特·帕金 (Stuart Parkin) 说, “经过 50 年的高速发展后, 传统晶体管的技术已接近极限。我们需要考虑全新的结构和材料。”

数年来, 研究人员一直在开发能改变强相关材料导电性能的技术。帕金的团队首次将金属氧化物由绝缘体改变为导体。

帕金指出, 从理论上说, IBM 新款晶体管可以模仿人脑的运行方式, “人脑进行计算的效率是采用硅芯片的计算机的 100 万倍”。

Rolith 和 SUSS MicroTec 安装第 2 代纳米光刻工具

由高级纳米结构涂层和设备研发的领导者 Rolith, Inc. 独家授权 SUSS MicroTec AG 建造的第 2 代纳米结构原型工具 RML-2 工具已经成功安装。此原型基于 Rolith, Inc. 开发的具有颠覆性的纳米光刻技术（滚动掩模光刻 – RMLTM）。该工具允许用户在高达 1m x 0.3 m 的大面积基底材料上以高吞吐量和具有成本效益的方式创建纳米结构。

高吞吐量和低成本纳米图案化技术的实现能够帮助可再生能源、电子产品和绿色建筑市场提高产品性能并带来更多创新产品。高效率太阳能电池板、高亮度 LED、防炫目手机和电视屏幕，以及低辐射玻璃窗只是 RML 技术可实现的部分高级产品一部分示例。Rolith 具有国际专利的技术基于利用了柱形滚动掩模的近场光刻技术专利实施。这一掩模由 Rolith 制造，并可为满足特定的客户应用需求而量身定制。子波长分辨率通过相位移干涉效果或电浆子增强打印结构实现。连续的滚动掩模光刻技术可以低成本提供高吞吐量。

RML-2 工具提升了 2011 年构建的第 1 代工具 RML-1 的最初功能。RML-2 可使用传送带样式的基底处理器处理 1m 长的玻璃板、多个更小的玻璃板或半导体晶片。此外，RML 工艺对基底不平整度有很高的接纳性，这一点对建筑玻璃窗或蓝宝石 LED 晶片的处理非常有利。

RML-2 工具已在加利福尼亚普莱森顿 Rolith 设施和日本东京 Asahi Glass 公司研发设施上成功安装并取得资质。Rolith 正继续寻找更多的联合开发伙伴，实现其各种纳米结构技术应用的商业化。

未来十年 GaN 和 SiC 功率半导体市场将以 18% 的速度稳增

据有关报告称，未来十年，受电源、光伏逆变器以及工业电动机的需求驱动，新兴的碳化硅 (SiC) 和氮化镓 (GaN) 功率半导体市场将以 18% 的惊人速度稳步增长。至 2022 年 SiC 和 GaN 功率半导体的全球销售额将从 2012 年的 1.43 亿美元增加到 28 亿美元。未来十年这一市场的销售额将实现两位数的年增长率。

SiC 肖特基二极管在 2012 年的销售额超过 1 亿美元，是目前最畅销的 SiC 器件。至 2022 年这一数字将增加近一倍。到 2022 年，SiCMOSFET 销售额预计将达到 4 亿美元，超越肖特基二极管成为最热卖的分立功率器件类型。虽然可靠性、价格及性能相近，SiCJFET 和 SiCBJT 各自的销售额预计仅达到 SiCMOSFET 的一半。

SiC 肖特基二极管已存在十多年，SiC 金氧半场效应晶体管 (MOSFET)、结晶性场效应晶体管 (JFET) 和双极型晶体管 (BJT) 在最近几年出现。GaN 功率半导体则刚刚进入市场。GaN 是一种拥有类似于 SiC 性能优势的宽带隙材料，但拥有更大的成本控制潜力。相比之下，业界对 GaN 技术的信心有所提高，越来越多公司已宣布进行 GaN 研发。

First Solar 再刷碲化镉电池片转换效率记录

First Solar 公司宣布其最新成果，其碲化镉电池片的转换效率突破了 16.1%，而在该公司的未来蓝图上也清晰看到，First Solar 将在 2017 年之前将碲化镉电池片转换效率再提升至 16.3%~17.1% 的水平。

这一历史性的突破也同时得到了美国能源部下属的国家可再生能源实验室 (NREL) 的认可，这一最新记录也是继 2012 年 1 月的 14.4% 记录以来，首次实现大幅度的突破。

与此同时，First Solar 也开创了碲化镉电池片电压回路的最新数值，根据 NREL 实验室中测到的数据显示，临界电压参数为 903.2mV，这也是过去十年的时间里，在电压回路上面的首次大幅度提升。

东芝加大 SiC 功率器件投入力度

为了应对工业及自动化应用领域日益增长的 SiC 功率器件需求，东芝公司近期宣布已批量生产 SiC 功率元器件。位于日本兵库县姬路市的东芝厂将承担此次 SiC 元器件的生产任务。

东芝方面称，在第一批次的 SiC 元器件生产线上，将首先生产肖特基势垒二极管，肖特基势垒二极管十分适用于如光伏系统的环境下使用；同样地，该二极管也可替换开关功率元器件里的硅二极管，在相同的运行条件下，肖特基势垒二极管的效率就比硅二极管高 50% 左右。

就目前的研究成果来看，SiC 功率器件相对于传统的硅元器件，在转换效率上已经大大超越了后者。甚至是在高压高电流的状态下，SiC 仍能保证热能的损耗维持在最低的限度，因此，SiC 元器件也满足了当前通信领域内对转换效率及热损耗都要求严格的应用场所。

据分析人士估计，2020 年，SiC 功率器件市场规模有望比现有市场扩大十倍左右。东芝公司表示，将在未来努力做到 30% 的市场份额，对此，将展开新一轮的对肖特基势垒二极管的研发工作。

英飞凌推出毫米波无线通信 SiGe 收发器

英飞凌科技发布一个可取代十余个独立器件从而简化系统设计和生产工作的收发器产品线。由于功耗更低，这一高度集成的单片收发器，还可帮助降低高数据速率毫米波无线回程通信系统的固定费用。新产品面向 LTE/4G 基站和核心网之间数据速率超过 1Gbps 的无线数据链路。

英飞凌 BGTx0 器件采用标准塑料封装，一枚芯片可取代现有系统设计中采用的超过十个离散式器件。对继续采用标准化 SMT 贴片组装工艺的客户而言，它可大大简化装配流程。

BGTx0 产品线搭载一个面向采用 57-64 GHz、71-76 GHz 或 81-86 GHz 毫米波频段的无线通信系统的射频前端。此外，该系统解决方案还集成了基带 / 调制解调器功能，可减少占板空间，提高支持 LTE/4G 网络的基站所需的关键无线回程链路的可靠性，并降低其成本。

BGTx0 收发器在一枚小巧的芯片上集成了所有的射频组件，其中包括 I/Q 调制器、压控振荡器（VCO）、功率放大器（PA）、低噪放大器（LNA）、可编程增益放大器（PGA）、SPI 控制接口等，采用嵌入式晶圆级球栅阵列（eWLB）封装。在生产过程中可利用内建自检（BIST）对射频性能进行验证和校准，这有助于简化在生产线上将芯片装入设备制造商最终产品的过程。

SiGe 工艺出色的射频性能包括：输出功率高达 18 dBm 的功率放大器、噪声系数低至 6 dB 的低噪放大器，以及优于 -85dBc/Hz（100kHz 偏移）的 VCO 相噪，可让系统设计人员实现高阶调制方案，譬如采样率达到每秒 5 亿个信号样品的 QAM64，或者在误码率为 10⁻⁶ 时，采样率达到每秒十亿个信号样品的 QAM32。该器件的静电防护（ESD）性能超过 1kV，可提高客户系统设计的鲁棒性，并简化设计任务。该回程传输收发器产品线的功耗低于 2W，可降低网络运营商的电力成本。该系列产品采用直接转换架构，与当前的离散式毫米波系统相比，可大大简化射频和基带之间的接口设计。此外，系统供应商还可受益于英飞凌汽车级品质 SiGe IC 生产工艺的质量和可靠性。

电子设计创新会议 EDI CON 2013 近距离接触世界领先创新企业

2013 年 3 月 12-14 日，电子设计创新会议（EDI CON 2013）在中国北京国际会议中心隆重举办，为中国的高频 / 高速电子行业打造了全新的技术交流平台，让设计师们能近距离地接触中国创新企业和世界领先的跨国技术公司，是业界难得的一场技术盛会。

开幕式全体会议讲座（Opening Plenary Session）由强大的演讲嘉宾阵容组成，他们有来自中国本土和跨国公司的技术精英，也有来自本行业和学术领域的专家学者，该会议为设计师们在 RF、微波和高速设计领域在中国乃至全球其他地方遇到的机遇和技术挑战提供独特的见解。这些嘉宾包括：

- 北京邮电大学教授宋俊德博士，EDICON 会议名誉主席
- 白金赞助商安捷伦科技电子测量集团总裁 Guy Séné
- 欧洲太空总署电磁学和空间环境部主任 Bertram R. Arbesser-Rastburg
- 杨光，Strategy Analytics 移动通讯高级分析师



开幕式全体会议（Opening Plenary Session）主要是为 RF、微波和高速数字、功率半导体的设计工程师提供技术发展趋势的探讨，其后两天的分组分会（Technical Tracks）、技术讲座、专题报告（Workshops & Tutorials）及展览会都将对这些技术趋势进行详细和细致的探讨和演示。

依托 EDI CON 强大的赞助商，EDI CON 为工程师和系统集成师为如今的通讯、计算、RFID 及工业无线监测提供最新的 R F 微波及高速率传输产品和技术提供多层次的行业学习机会。不像其他展会那样更多地集中在学术讨论上，EDI CON 会议主要聚焦在实际应用、新兴技术和实际工程案例，EDI CON 会议号召了行业和技术领域的领导者来承办大部分的技术研讨会、分组分会和专家讲座，把展览和会议紧密地联合在一起。

丰富的会议内容吸引了的众多国内外业界人士积极参加，会议取得圆满成功。更多信息请点击 EDI CON 官网：<http://www.ediconchina.com>



中微公司推出低成本高产能的 MOCVD 设备 高调进入半导体照明市场

中微半导体设备（上海）有限公司在 SEMICON China 期间隆重发布多反应器金属有机化合物气相沉积设备（MOCVD），首次进入半导体照明市场。Prismo D-Blue™ MOCVD 设备可以实现复杂的氮化镓、铟镓氮、铝镓氮超薄层结构的大批量生产，这些超薄层结构对于高亮度 LED 是必需的。中微的 MOCVD 设备不仅具有精准的参数控制、全自动化处理和独特的紧凑设计等特点，而且拥有高生产率、高产能和低成本投入，是 LED 芯片制造过程中必不可少的新一代 MOCVD



设备。目前，中微已有 MOCVD 设备在国内一家著名的 LED 厂家运行。

Prismo D-Blue 的硬件优势：中微具有自主知识产权的 MOCVD 设备可以容纳多达 4 个反应器，每个反应器都可以独立控制。这一创新设计可以实现卓越的生产灵活性。它也是该类设备中唯一带有这一特性的产品，也就是说，中微的 MOCVD 设备可以以并行或者串行模式运行，这就减少了交叉污染，并且保证了晶体的高质量，这是先进的 LED 器件所必需的。中微的 MOCVD 设备在占地面积上也有相当的优势，它比竞争者的单反应器机台的占地面积小了近 30%，因此，Prismo D-Blue 对于目前的 LED 芯片生产线无疑是占地面积更小的绝佳选择。

Prismo D-Blue 卓越的工艺性能和生产效率：中微的 Prismo 机台可以同时加工 216 片 2 英寸晶圆。它的工艺能力还能延展到生长 4 英寸、6 英寸和 8 英寸外延晶片。除了具有多反应器结构的优点可以使其加工灵活性达到最大化以外，Prismo D-Blue 在每个关键性能指标上的表现都十分出色。在马拉松测试中，它表现出了优异的片内和片与片之间的均匀性以及很好的重复性。这些结果都是在整个外延晶片加工的过程中未作任何工艺参数调整而得出的。外延晶片加工的

过程对于反应腔室表面的条件、化学气体环境、温度转换控制和其他可变因素都极为敏感，因此在这种加工过程中，能达到持续的重复性确实有它独到的一面。

Prismo D-Blue 目前已拥有 100 多项专利（包括授权和未授权专利）以保护其独特的创新性。此外，它还遵循了

半导体制造规则并完全符合 SEMI 标准。

根据法国市场研究机构 Yole Development 预测，到 2017 年，MOCVD 设备的市场规模预计将达到 43 亿美元。中国在全球制造业中仍将占

主导地位。灯泡价格将下跌，LED 照明将取代传统白炽灯。灯泡变得更便宜，当然就意味着 LED 制造商能获取的利润更紧缩，这就使得提高生产效率比以往任何时候都显得尤为重要。中微的 MOCVD 设备具有极高的生产效率，在这样的市场环境中则更显其优势。

中微公司致力于为全球芯片生产厂商和相关高科技领域提供一系列高端的芯片生产设备。目前，中微已有超过 200 个刻蚀反应台在亚洲 16 条国际领先的半导体生产线上运行。中微在硅技术上积累的丰富经验和工艺知识，并拥有严谨的研发协议和材料工程背景。现在，中微将这些运用在了 Prismo D-Blue 的研发上，水到渠成进入半导体照明市场。中微新的 LED 客户还将受益于公司严格的供应商管理协议。

“进入半导体照明市场是公司发展策略中的一个重要组成部分，”中微资深副总裁兼 MOCVD 产品事业群总经理杜志游博士说，“我们专业的 MOCVD 技术团队建立了一个优势明显、极具灵活性的 MOCVD 平台，它具有其独特创新性，可以解决复杂技术和生产方面带来的挑战。能够为客户提供高产能低成本的技术，用于他们先进的 LED 器件制造，对此我们感到非常兴奋。”



2015 年中国 LED 照明市场规模达 100 亿美元

全球市场研究机构 TrendForce 旗下研究部门 LEDinside 发表《2013 年中国照明市场报告》指出，2012 年中国政府通过一系列政策措施刺激 LED 照明内需，带动中国 LED 通用照明市场启动，预估至 2015 年，中国 LED 通用照明需求将可达 100 亿美金，随着经济持续成长与 LED 普及率提升，至 2020 年中国 LED 通用照明需求将可达 220 亿美金。

2012 年中国 LED 照明主要政策包括投入 22 亿人民币支持推广节能灯和 LED 灯，并在 2012 年 10 月 1 日正式实施白炽灯禁令，内容包含禁止销售 100W 以上的白炽灯以及一定能效指标以下的卤钨灯，由此释放出的替代需求将大大促进节能灯以及 LED 照明的在中国市场的

推进。

尽管中国 LED 照明市场规模庞大，然而不同销售渠道在 LED 照明不同产品生命周期阶段扮演的作用会有较大的区别。现阶段 LED 照明厂商对工程和标案相当依赖，但随着 LED 照明企业深入布局销售渠道，加上传统照明企业拉高产品线中 LED 灯具比例，LED 照明市场通路将逐渐转向，预计透过电子商务和实体经销商渠道的比例会逐步拉高，通路的转变也将促进 LED 照明提早进入大众市场。

如欲了解更详细的中国 LED 照明市场规模及趋势，请查阅 LEDinside 《中国照明市场报告 :2013 年版》，相关数据更新至 2013 年 03 月。

2012 年 LED 灯泡全球销量约 3 亿只

IHS 公司 Jamie Fox 撰文，据 IHS 最新市场研究，2012 年 LED 灯泡全球销量为 2.98 亿只，预计 2013 年的 LED 灯泡全球销量将会达到 5.47 亿只。2015 年其销售增长率将为最快，此后鉴于 LED 寿命长的特征，LED 灯泡销量增长将随之放缓，到 2020 年销量将达到顶峰，预计可达 30 亿只。

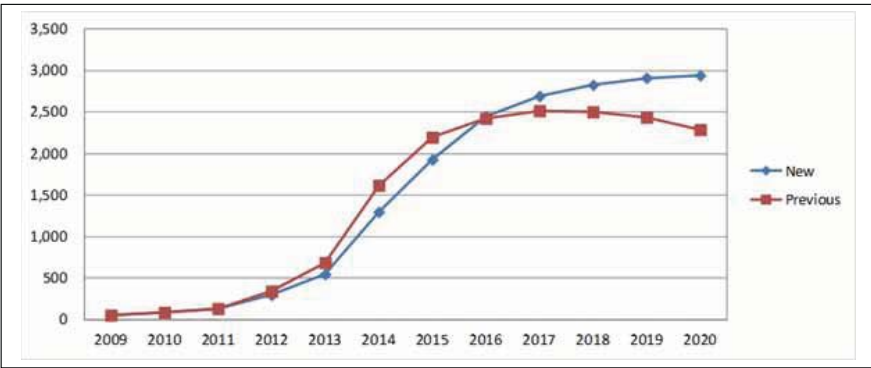
灯泡光通量规格有些仅为 200 流明，而另一些则超过 1000 流明。每只灯泡含有的 LED 颗粒数因流明和 LED 颗粒的规格而有明显不同。所使用的 LED 颗粒的功率可以为 1 瓦，0.5 瓦，或更低。近年来，中低功率 LED 在照明市场的运用趋势显著。

通过对 LED 发光效率、驱动器、光学效率和销售定价等因素的分析，IHS 估计 2012 年全球用于灯泡市场的 LED 封装销售总额为 15.5 亿美元（约合人民币 97.8 亿元）；预计 2013 年将增长至 20 亿美元（约合人民币 126.2 亿元）。其主要生产商包括科锐（Cree），Philips Lumileds，日亚化

学（Nichia），首尔半导体（Seoul Semiconductor），欧司朗（Osram），三星（Samsung）等厂家。虽然激烈的价格竞争还将持续，未来数年全球总体销售额还将会有大幅度的增长。

纵观 LED 封装在整个灯泡市场的销售额，几乎全部是基于氮化镓发光二极管（GaN LED），磷化铝镓发光二极管（AlInGaP LED）则是用于对显色指数有较高要求或者低色温产品。IHS 估计在灯泡市场的销售总额中，GaN 约占 98%，AlInGaP 约为 2%。预计到 2020 年，AlInGaP 销售份额将增长到 5%。使用 AlInGaP 芯片主要是为了改善光的品质和效率，不足之处在于价格偏高以及生产的复杂性。

目前可预期的照明市场的需求量不足以带动新一轮 MOCVD 设备购买的显著增长，现有的设备从很大程度上可以满足市场需求。不过，价格的不断下调引起的大规模普及可使明年灯泡销量呈现显著增长。



电子束蒸镀： 沉积效率及其改进方法

Gregg Wallace, Ferrotec USA Corporation, Temescal Division



电子束蒸镀金属化层是化合物半导体制造业的经典工艺技术，可采用阻挡掩模来获得批次加工的均匀沉积性能。新的工艺方法将能明显地降低由掩模阻挡所产生的对沉积材料损耗，并能显著提高蒸镀工艺的一致性和沉积效率。

在蒸镀工艺中，晶圆承载盘使得晶圆能对准方向，以使电子束轰击所形成虚拟点源的蒸发流能垂直入射到晶圆承载盘上每个晶圆的中心。当蒸镀发射准确地以 90° 入射到一个“平整晶圆的中心”时，那么十分明显的是，来自同一虚拟点源电子束在入射到晶圆的外侧边缘时，就会使垂直入射这一理想条件发生变化。在晶圆边缘位置产生的非垂直性入射说明沉积工艺在实现“理想蒸镀条件”上受到了限制和影响。

这一限制对大尺寸晶圆蒸镀加工而言，需

要增大电子束虚拟点源和晶圆表面间的距离，才能保证晶圆的外侧边缘也能近似地满足垂直入射的条件。一般而言，偏移 $\pm 5^\circ$ 的 90° 垂直入射对生产工艺来说是可以接受的。

该分布图可以用一个点源的余弦函数辐射来加以描述，该方程的解将是无限靠近电子束点源并位于其正上方位置的沉积速率。

在类似的条件下，这种蒸发物质的通量具有高度的可复制性，这就为工程师们提供了可进行预计性生产的便利。然而，通量分布图的形状会受到余弦曲线的控制，它与以下的工艺条件的控制有着很高的相关性：

- 所蒸发材料的块体性质：密度、熔点、热膨胀系数和电导率等。
- 所蒸发材料的最大功率容量。
- 所用坩埚的尺寸（热容量）。
- 沉积功率。
- 电子束的形状。
- 扫描的使用。

将余弦函数曲线用指数“n”形式来表示，用 θ 角来描述点源上方某个位置。随着指数 n 的变成大于 1 时，余弦函数曲线形状呈现拉长，由指数 n 为 1 的单位余弦函数曲线逐渐变为 n 超过 3 时的倒置泪滴状。Temescal 实验室在进行了多次电子束沉积试验中已经收集了数百幅蒸发流的通量分布图，在此实验结果的基础上我们开发出了一个模拟软件，它能够预测电子

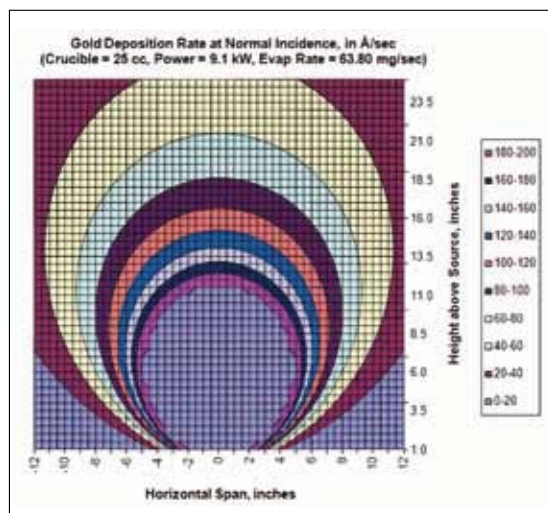
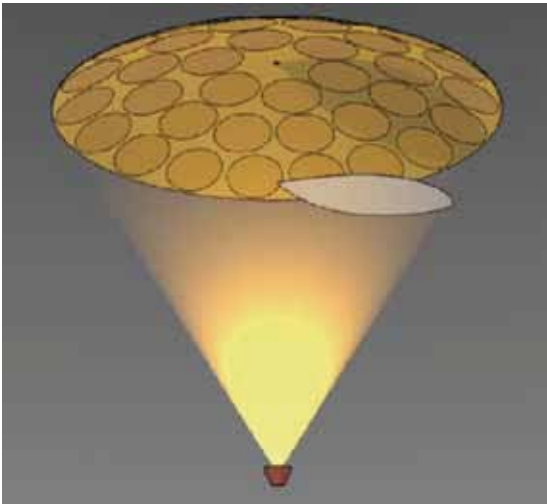


图1：描绘了在电子束点源上方按照有效沉积速率画出的Au蒸汽流量的径向分布图。简而言之，这是在一个电子束点源上方的蒸发流量分布图。必须加以关注的是，这个分布图是在图表上方所示的特定蒸发工艺条件下得到的。如果是其他金属而不是Au，那么即使在电子束点源工作条件处于完全相同的状况下，其分布图也会不一样。

封面故事 | COVER STORY – 沉积

图2



束的沉积性能，并能自动生成阻挡掩模板的形状来实现批次沉积加工的膜层厚度均匀性。图2显示了一个电子束沉积系统中的阻挡掩模板是如何起到其作用的。图3显示了在没有采用阻挡掩模板时，从一个电子束点源对一个小尺寸承载盘（装载有内外两圈晶圆）进行沉积薄膜的预测结果。

通过承载盘的单轴旋转，无掩模沉积薄膜的厚度分布是遵照点源辐射模式。也就是说，越靠近其内心的蒸镀物流量越大，即位于内圈位置晶圆的沉积膜层就较厚，而远离中心的蒸镀物流量较小，即位于外圈位置的晶圆其沉积的膜层就较薄。

为了在这一工艺条件下来改进沉积薄膜的

厚度均匀性，就必须采用一个阻挡掩模来有选择性地遮挡部分奔向基底的蒸镀物。采用阻挡掩模板就能够使旋转承载盘上的所有晶圆都具有均匀的薄膜沉积厚度。工艺系统的供应商会对蒸镀设备进行定期的重新设计，往往是通过增加点源到晶圆的距离来适应更大面积晶圆的薄膜沉积要求，或是能提供更大的晶圆批次加工数量。但是，如同下图所示，阻挡掩模的设计也必须随着晶圆承载盘的变化而有所不同。随着承载盘尺寸的增大（载有尺寸较大的晶圆或更多的晶圆数量），阻挡掩模必须要在遮挡高通量内圈部位和较大面积低通量外圈部位之间实现很好的均衡处理。

图4说明了随着承载盘尺寸的变大（连续扩展的紫色虚线）使得其外圈蒸镀物通量趋于不断地下降，这意味着阻挡掩模区也必须增大，以能在中心区域能阻挡更多的蒸镀材料来实现整个批次中晶圆的均衡，以形成厚度均匀的蒸镀薄膜。

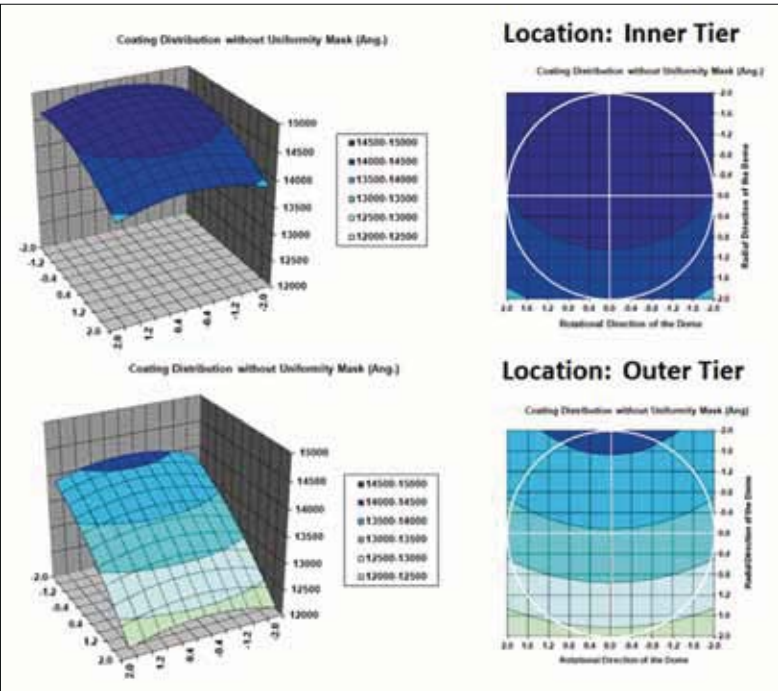
在图5中，已经将具有球面穹顶形状承载盘的半径（也即点源－晶圆的距离）叠加到通量分布图中，它所表示的是蒸镀时的晶圆表面，需要注意的是不同通量或沉积速率区域的跨度会随承载盘直径的增加而会减小。图中还显示了掩模所处位置的一个水平参照面，通过阻挡掩模在承载盘（也是在晶圆）上产生投射阴影来调节蒸镀物的通量，以在特定承载盘 / 晶圆的整个批次中获得良好的沉积膜厚均匀性。

图5显示的是从真空室观察窗口对蒸镀系统内部进行水平观察时所获得的通量、晶圆承载盘和掩模所处的位置。为了更好显示掩模的形状及其他对球面穹顶承载盘和晶圆的遮挡效果，可以改变一下观察的角度，即是从真空反应室的顶部进行俯视，即视线穿过晶圆和掩模直到中心位置的电子束点源。

图6采用了这种自上而下俯视投影，显示了在这种特定的Au层沉积中，随着承载盘直径的增大而相应增大的掩模遮挡区。承载盘在图中由灰色圆圈表示。在图6-i中，掩模在开始时是灰色轮廓的树叶形状，随着承载盘直径增大，其形状尺寸也相应地增大。

在图6中，中心发散螺旋线弧上的数字表示的是以Å/s为单位的沉积速率，随着承载盘直径的增加，它显示了在承载盘外部边缘处的

图3



结果。要注意：在我们的模型中，蒸发功率保持不变，只有承载盘和掩模发生了变化。图 6-i 至图 6-iv 显示了增加承载盘表面积所产生的影响。承载盘尺寸的增加是用承载盘外边缘连线和指向点源的垂直中心线之间的半张角来表示。第一幅图表示圆弧穹顶具有 25° 的半张角，而后面的每一幅图中的该圆弧半张角逐级都有 10° 的增量。

图 7 显示了晶圆承载盘半张角从 0° 增大到 60° 情况下三个详细模拟数据图表，它们描述了：

- i) 球面穹顶的表面积。
- ii) 随着半张角的逐步增大，在承载盘外边缘部位沉积效率的降低速率。
- iii) 理想情况穹顶下表面面对沉积物沉积效率的计算，并对于沉积入射进行了标准化处理。采用阻挡掩模的可以使整个批次晶圆都能沉积形成均匀厚度的薄膜。再之，这对 n=3.3 余弦曲线的蒸镀流量分布来说，是一个进行 Au 沉积的理想余弦分布，它代表了典型的工厂沉积生产条件。

图 7 的图表显示，半张角在 40° 左右的单轴旋转承载盘具有最好的沉积效率。超过 40° 半张角的球形穹顶会使得更多的蒸发材料为掩模所阻挡，而只能较少地投射到承载盘晶圆上。超过这一 40° 半张角，穹顶所收集到蒸发材料占总蒸发材料的百分比将会减小，其原因是需要增加掩模的阻挡面积来弥补在承载盘外边缘部位较低的沉积速率。由于在实际生产运行的调整和其他环节中，难免总有一小部分蒸发物质的损失，因此，理想的 100% 的沉积效率是永远不可能实现的事情。然而，在理想状况下的广义蒸发损失应该只与蒸发源有关，而与沉积系统的构造及其应用情况没有关系。因此，在为了

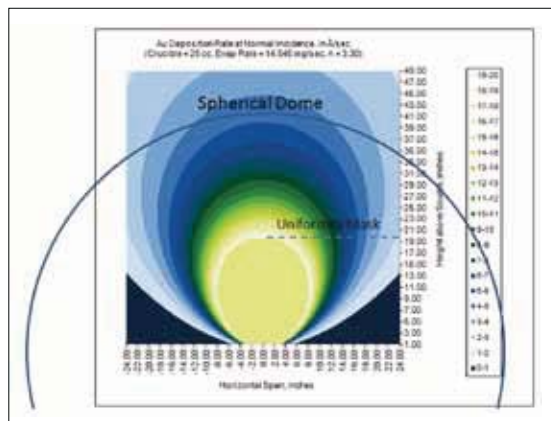


图5

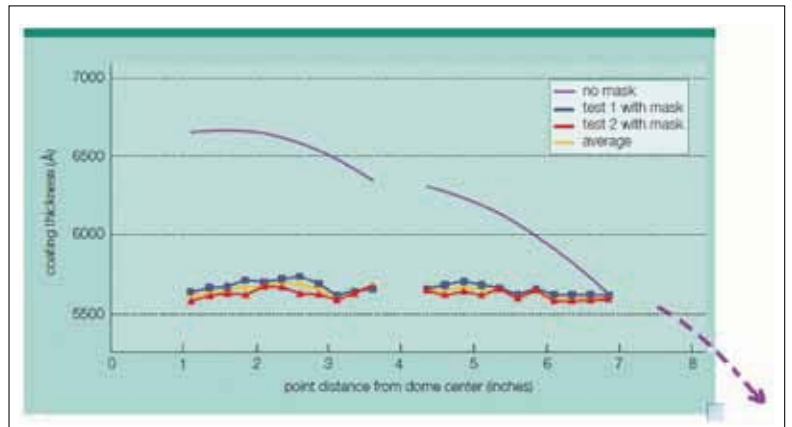


图4: 有阻挡掩模和没有阻挡掩模的沉积。

进行比较而建立的模型中，可以将它们作为覆盖所有工艺的一个标准化损耗系数。连续的模拟表明，采用阻挡掩模板、单轴旋转承载盘蒸镀工艺的最大沉积效率可以在 40° 的半张角的工艺系统中得到实现。在这种具有“概念性结构”的设备中，在一个 53 英寸的承载盘上安放了 60 片晶圆，详见图 8 所示。

在采用这种大尺寸承载盘的同时，也可以想象制作一种如同在其他生产设备中所使用的分段式承载盘来安放晶圆。对其进行的“概念性模拟”显示：在特定的蒸镀流量下，其批次加工能够以 2.1Å/ 秒的速率来沉积 Au 材料(这是因为其外圈具有较大的半径)。

一个理想的蒸发团雾余弦模型显示，60 片晶圆上沉积的 Au 蒸发物占其总量的 26.7%。作为比较，相对于工作在相同蒸镀通量条件下有 30 片晶圆的 Temescal 的 FC-4400 设备，其 Au 沉积效率提高了 38%。对“理想结构形状”的模拟还提出了另外一个问题，即“还有没有超越这种在沉积效率上提升的其他办法”？

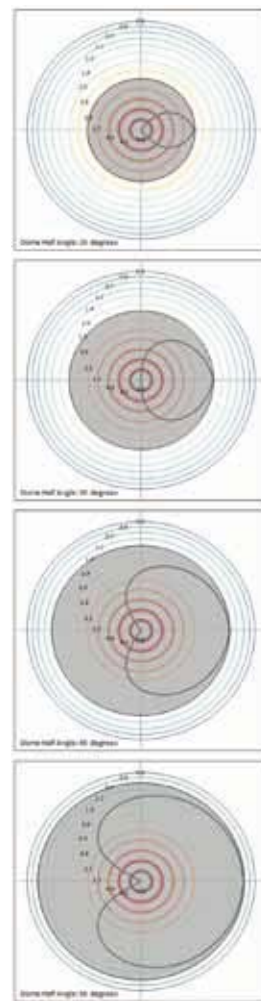


图6

封面故事 | COVER STORY – 沉积

图7

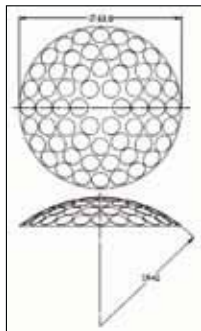
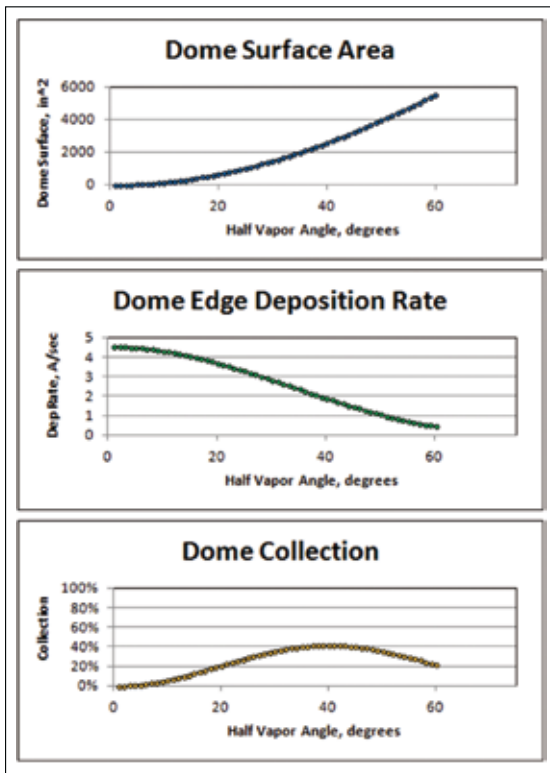


图8

在 2002 年，Temescal 实验室在蒸镀通量分布模拟软件方面的主要工作是关注与阻挡掩模相关的蒸发损失。它们在实验中力图降低设备系统对阻挡掩模的要求。已经开发了一种称为 HULA 的蒸镀晶圆运动的新概念，HULA 是“高均匀性蒸镀组件”首个英文字母的简写。在沉积过程中，该系统保持了蒸镀入射与晶圆表面之间所需的相互垂直关系，同时又使晶圆能在高、低蒸镀通量区域（内圈和外圈）之间做一个行星式运动。对晶圆在不同区域的停留时间进行平均化，无需阻挡掩模即可形成均匀的沉积薄膜。HULA 装置显示了晶圆在没有阻挡掩模的情况下，可以有效增加沉积速率来在晶圆上进行高均匀的膜层沉积。图 9 展示了这种



图9: HULA晶圆承载盘

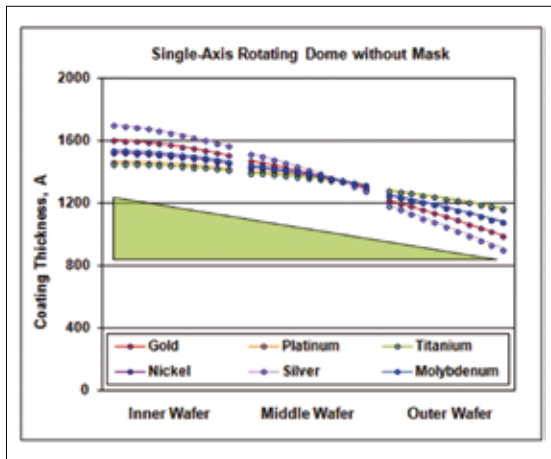


图10

HULA 晶圆承载盘装置。

常规的单轴旋转承载盘是将晶圆固定在内圈和外圈位置。处于外圈的晶圆由于位置原因以及单轴旋转状态只能获得低的沉积速率，而处于内圈的晶圆则能获得高的蒸镀通量而得到更快的膜层沉积速率。因此后者需要进行选择性遮挡来降低其沉积速率，以与外圈晶圆上的沉积速率相匹配。在图 10 中，绿色三角形代表掩模。一旦将其安装完毕，通过固定承载盘的转速，掩模将使所有的晶圆都能以相同沉积速率进行镀膜。在不同的蒸镀材料 / 电子枪组合中，蒸镀通量的改变可以通过改变蒸发速率或采用补充掩模来对所选的材料 / 电子枪组合给予调整，而与所使用的掩模形状无关，这种系统的对各种材料的最大沉积速率是来自于承载盘外圈的晶圆。在图 11 中的黄色箭头表示这种经优化了阻挡掩模能获得了标称厚度为 1000Å 的均匀 Au 膜层。

与此相反，HULA 装置通过旋转运动可以无需再采用阻挡掩模，它能使每个晶圆在不同蒸镀通量区的停留时间进行平均化。这对承载

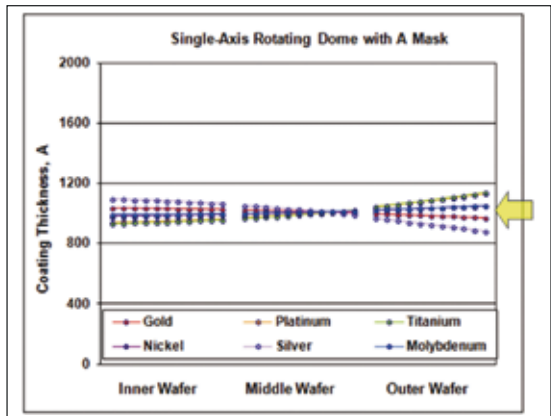
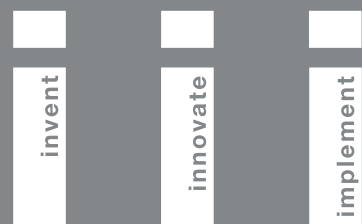


图11



www.EVGroup.com

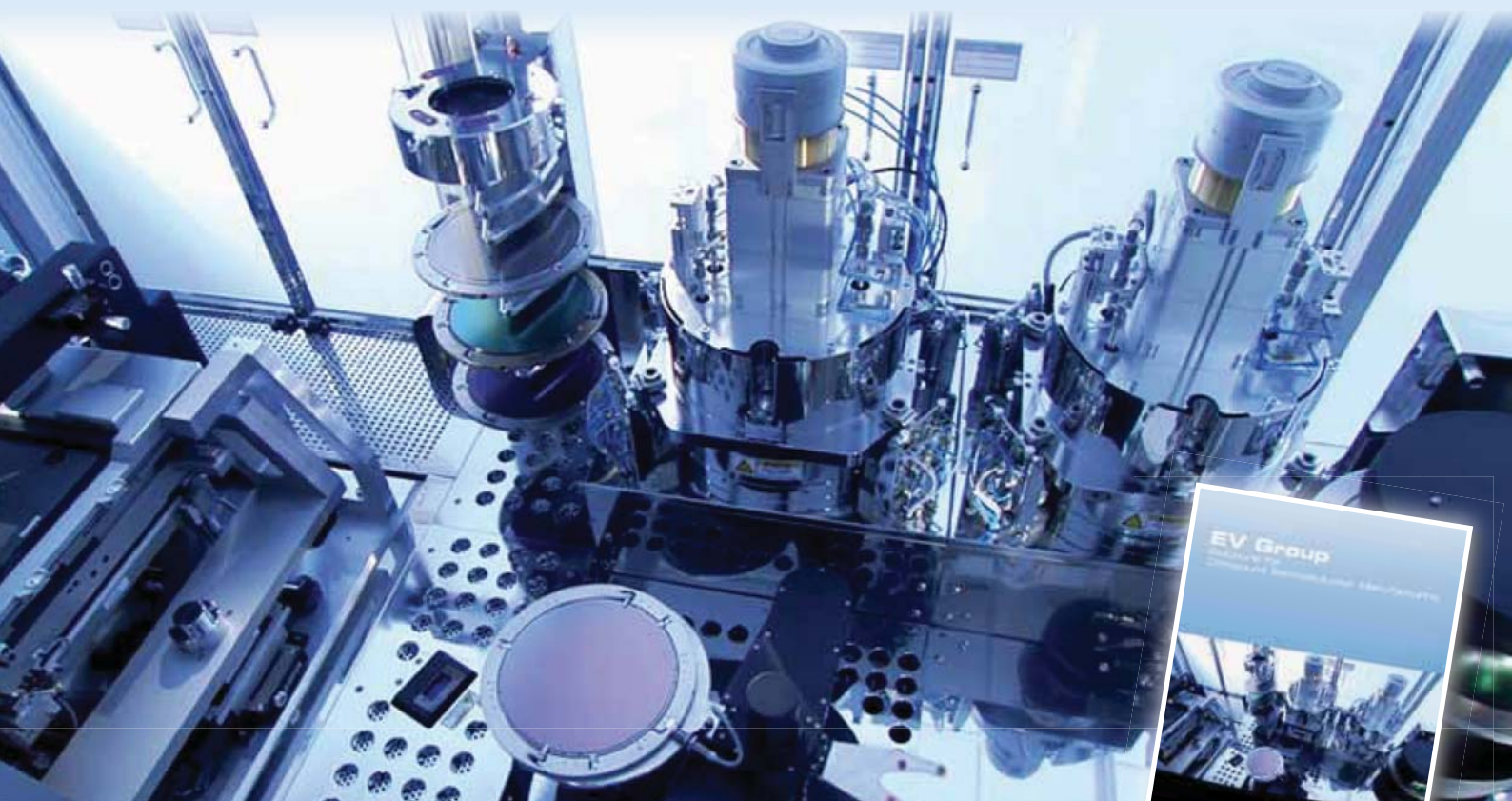
应用于化合物半导体工业生产的解决方案

应用于减薄的和易损的化合物半导体基片的临时键合和键合分离技术

应用于电解质，厚胶和薄胶以及高台阶的喷涂技术

应用于器件构图和高级封装的光刻技术

应用于键合介质层转移和高级封装的晶圆键合技术



如需了解更多产品信息以及下载产品手册，敬请登录 www.evgroup.com/compoundsemi

封面故事 | COVER STORY – 沉积

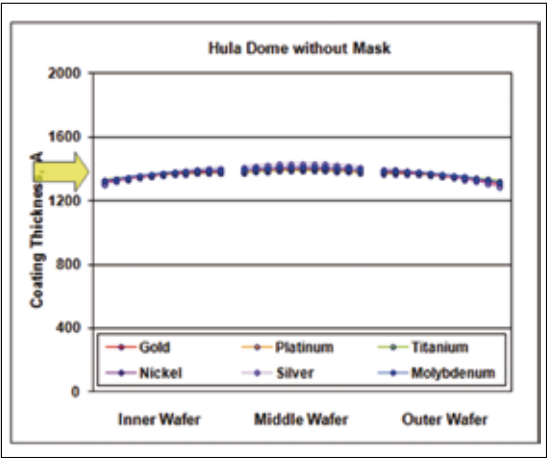


图 12

	Production FC-4400	Idealized System	UF-5700 w/3 Arms	
	Current Standard	Highest Efficiency	2-Axis HULA Motion	Units
Substrate Carrier	1	1	3	#
Carrier Diameter	42.2	53	27.2	in
Spherical Radius	42	42	43	in
Total Carrier Surface	1500	2485	1789	in ²
6" Wafer Area (-edge)	25.95	25.95	25.95	in ²
Batch Wafer Count	30	60	42	#
Total Wafer Area	778.5	1557.0	1089.9	in ²
Remaining Carrier Area	721.7	927.7	699.3	in ²
Carrier 1/2 Angle	30.2	39.1	40.0	deg.
% Total Flux on Carrier	37.3%	42.6%	45.4%	%
% Total Flux on Wafers	19.3%	26.7%	27.7%	%
Effective Deposition Rate	2.9	2.0	3.0	Ang/sec

Evaporant: Au

Evap. Rate: 0.014545 g/sec

1cc Evap. Time: 1327 seconds

n: 3.3

表1. 对三种承载盘的比较

盘上的所有晶圆提供了一个标准化的、高沉积效率的平均沉积速率。它提高了电子枪对不同种类材料的沉积效率和均匀性。使用无阻挡掩模的 HULA 装置在批次性晶圆沉积中可以轻易地获得 $\pm 3\%$ 的均匀性。如图 12 所示，具有更高效率的沉积速率（由黄色箭头所指）可在较短的时间内就能达到厚度的设定值。在许多工厂中，这种在沉积速率上提高已经可以提高它们的生产批次数量。

为了比较而随之对 HULA 承载盘进行模拟是一个合乎逻辑的步骤，通过它可以理解一个 HULA 装置是否可以提高在先前提及的“60 个晶圆理想系统”中的沉积效率。进行模拟的 HULA 系统具有 3 个穹顶承载盘，每个载有 14 个晶圆，使其与先前使用过的 $n = 3.3$ 余弦曲线的蒸镀通量条件相吻合。具有 42×150 mm 晶圆批次的 HULA 适合采用更换方便的小尺寸穹顶承载盘，采用了与早前模拟相同的 40° 半张角。对这种 HULA 而言，一个理想的余弦通量显示在 42 个晶圆上形成的 Au 沉积量为其总蒸发量的 27.7%，这表明与 Temescal 实验室现有装载 30 个晶圆的 FC- 4400 相比，其沉积效率提高了

43%，并且相比于“理想 60 个晶圆”的模拟结果提高了 5%。

这样我们就完成了在所有三个系统之间的理想模型化沉积的比较。显然拥有方便更换的承载盘以及稍高收集效率的小批次 HULA 装置是一个令人不得不加以考虑的设计。这三种情况如图 13 所示。表 1 给出的数据是与图 13 中对三种承载盘的比较相对应：尺度上的假设（即晶圆边缘的排除）限制了理想的沉积结果。在每种情况的模拟中都采用了相同的蒸发汽团和材料的蒸发功率。

表 2 显示了对 Temescal 实验室的两台生产设备的测量结果。这两台设备都是在 2012 年客户验收测试中所制造的。需要重点指出的是该理想化的沉积效率模型并没有对各种典型损失做出校正，如蒸发物的不稳定发射、与电子束扫描相关的工艺变化或通常在预沉积中需要进行的工艺调整等。本文所描述的工艺比较只是介绍了部分 AuratusProcess 工艺的基本优势，这种工艺已在两大洲的工厂中投入生产达三年之久。要获取更多的有关信息或进行样品试验，请联系 Temescal 实验室。📞

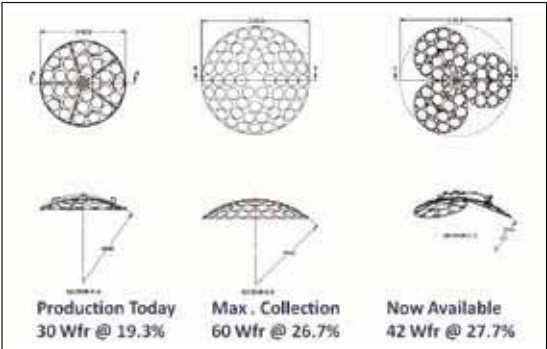


图 13

Production Tests - Gold Collection Step	UF57104	FC44113	Ratio
The amount collected by wafers according to cosine distribution, %	27.50%	18.45%	1.49
Total evaporation, grams & cc	43.74g 2.27cc	45.00g 2.33cc	
Total coating thickness, Angstroms	6488	6312	
Batch size, # of wafers	42	30	
Total ramp and soak time, seconds	450	450	
Deposition time, seconds	2009	2005	
Total wafer surface, cm ²	7031.45	5022.48	
Collection of Au during deposition, cc	0.46	0.32	
Collection of Au during deposition, grams	8.80	6.12	
Collection of Au during deposition, %	20.10%	13.61%	1.41
Equivalent deposition time during ramp & soak time, seconds	270	270	
Undeposited Au consumption during ramp & soak, grams	1.18	0.82	
Undeposited Au consumption during ramp & soak, %	2.71%	1.83%	
Au collected on wafers had ramp/soak been deposition time, grams	9.99	6.94	
Au collected on wafers had ramp/soak been deposition, %	22.83%	15.43%	1.36

表2. Temescal实验室的两台生产设备的测量结果

采用垂直整合来提高蓝宝石衬底的制造效率

Raja Parvez, Rubicon Technology

对于蓝宝石衬底制造业来说，需要采取一种整体性的生产策略，即是企业从原材料加工开始一直到最终晶圆抛光的整个过程中，要能够对其制造成本进行控制，将各种专有工艺应用于蓝宝石衬底的多个生产步骤中，以便能提高所提供产品的可靠性。

很多公司都是依靠其他公司来为其提供材料、部件或是工艺技术，但也存在有另一种生产产品的方式，那就是垂直整合。这种生产方式在竞争激烈的市场中具有多方面的优势，它能提升整个生产的效益 / 成本比、大幅改进对关键生产来料的质量控制，以及能保证按计划遵照客户的订单进行供货。

将垂直整合方法应用于制造业并不是一件新鲜的事情。早在 19 世纪，美国钢铁大亨 Andrew Carnegie 就通过掌握几乎全部钢铁制造业的价值链，从铁矿石到炼钢厂一直到铁路建造而实施了垂直整合这个概念。到了 20 世纪 20 年代，福特汽车公司也采用了垂直整合方法，福特公司决定自己制造汽车用的钢铁材料。从那以后，垂直整合方法已经应用到全球绝大部分类型的制造业中，其中也包括了蓝宝石衬底制造业。

位于美国伊利诺伊州 Bensenville 的 Rubicon 公司所要做的是创造出蓝宝石衬底制造业最具垂直型整合的产业模式，它能以高的可靠性和效益 / 成本比来提供超纯、无缺陷的、直径大于 6 英寸的蓝宝石衬底材料。

蓝宝石衬底和固态照明

Rubicon 公司的最大市场是 LED 衬底产品。LED 这种固态光源可作为显示器的背光源，以及具有高能效的 LED 照明。LED 背光源市场已具有相当规模，根据 Displaybank 的市场调查，2012 年 LED 背光源的市场占有率为 41%，预计到 2014 年这一数值将会达到 95%。

相比之下，LED 的照明应用仍处于初期阶段，根据市场调研公司 DisplaySearch 的计算，2010 年 LED 在普通照明领域的总体占有率为 1.4%，到 2014 年这一数值预计将会达到 9.3%。与此同时，

根据 IMS Research 公司的估算结果，2012 年整个 LED 市场的销售额接近 109 亿美元，其中照明应用领域为 29 亿美元。到 2015 年，该分析报告指出 LED 市场的销售额将会达到 139 亿美元，在今后两年内的 LED 照明市场的销售额将会翻倍达到 58 亿美元。在实现 LED 大规模应用的同时，固态光源系统和元件价格将会有大幅度的下降，这将首先从 LED 器件（其中包含了蓝宝石晶圆衬底和芯片）的价格下降开始。

通过对生产应用垂直整合策略，Rubicon Technology 公司已能进行不同尺寸蓝宝石块状晶体的生长，块状晶体的重量可从 3.5kg、30kg 到 85kg，最大可达 200kg，它们均具有高的质量性能和制造良率。



www.compoundsemiconductorchina.net



技术 | Technology – 蓝宝石衬底

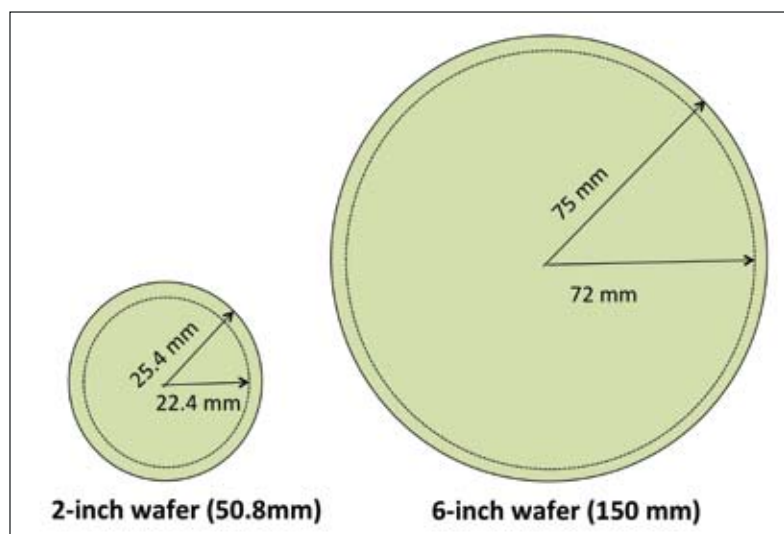


图1: 晶圆尺寸的增大可以减少由于“边缘区损耗”效应而舍弃的芯片数量。

对于LED芯片的制造商来说, 削减成本的一个重要手段就是转向采用更大直径尺寸的晶圆衬底。根据2012年美国能源部的分析, 衬底晶圆成本约为LED封装成本的15%, 而封装成本又占据整个LED器件成本的相当大部分。如果LED芯片制造商转向采用更大直径尺寸的衬底, 它们将会因节省了操作流程成本而获益, 而且这一获益将会超出由于采用大尺寸衬底所会增加的成本。具有更低成本的LED将会推动LED照明在商业和民用住宅领域中的大规模应用。

如今, 已有超过90%的LED器件是制作在蓝宝石衬底上, 也有制作在SiC或一些其他材料的衬底上, 但迄今为止, 其他材料很难具有蓝宝石材料在性能和成本上的优势。

如今, 另一种具有相当吸引力的是采用硅衬底材料。吸引该方案支持者的因素有: 可以采用8英寸晶圆因而能提高工艺加工的操作效率; 可以利用当前已彻底折旧完毕的CMOS制造设备。然而, 由于硅材料和GaN材料在热膨胀系数上具有很大的不匹配性, 因此采用硅衬底的优势必须进行重新权衡。要解决热不匹配性这一问题, 就需要采用一个高成本、复杂的缓冲层来避免产生衬底彻底开裂或破损问题。根据目前的报道, 硅衬底上GaN的制造良率仍然很低, 而且其长期的可靠性仍然未得到验证。因此, 在解决这个技术障碍之前, 硅材料衬底或许还只是一个小范围市场的应用方案, 不能期望用它来替代LED生产目前首选的蓝宝石衬底材料。需要注意的是, 衬底选用8英寸直径还将是一个重要的考量, 我们公司已经能进行8英寸蓝宝石抛光晶圆片的大批量生产。

另一种被经常提到用来替代蓝宝石衬底的是采用GaN衬底材料。然而, 2英寸GaN衬底的成本将会超过1000美元, 是同样尺寸蓝宝石衬底成本的100倍。如此高的成本是源于其需要一个极其复杂的制造工艺, 因此就对这种材料的大规模应用产生了障碍。

基于上述因素, 绝大多数的LED芯片制造商目前正在寻求更大尺寸的蓝宝石衬底晶圆以降低其生产成本。使用更大尺寸的晶圆将使得MOCVD反应器具有更高的批次产额, 使得反应器的“地产”能得到更好地利用, 最终将减少单位衬底面积的加工成本。此外, 采用大尺寸晶圆可减少晶圆边缘区的损耗, 还可提高MOCVD后续工艺的加工效率。

取决于所使用的MOCVD反应器, 相比于2英寸晶圆, 在使用6英寸衬底晶圆时LED芯片制造商在每个反应器生产批次可以多获得48%的实际可用面积。一个6英寸晶圆的表面总面积是2英寸的6倍, 而且6寸晶圆的圆周半径更大, 可以获得更大的可用表面积, 从而降低了晶圆边缘部分的损失(见图1)。此外, 当衬底放置在MOCVD反应器中时, 由于减少了工艺过程材料的损耗, 反应器中随之可以得到更大的覆盖面积。当前迫切需要汇合上述所有这些优势, 利用在更大尺寸的衬底上进行生产所产生的效率提升, 以使LED芯片生产能尽快爬升到大批量阶段来满足如普通照明等市场高速增长的需求。

我们制造的衬底同样可应用于蓝宝石衬底的第二大市场——即蓝宝石上硅(silicon on sapphire, SoS)的射频集成电路(RFIC)市场。SoS RFIC的销售额正在逐步上升, 原因是它能够将高RF性能和低功耗相结合, 具有小的外形尺寸, 能大幅减小在天线应用中的串扰现象, 而这一现象普遍存在于智能手机和其他消费类电子产品中。蓝宝石是一种高绝缘性材料, 将有助于以更快的速度和更低的成本来制作RF器件, 并具有极高的绝缘隔离性能。近些年来, SoS RFIC电路在智能手机的天线芯片市场, 特别是在快速成长中的LTE网络应用中已经获得了很大的市场份额, 目前这种器件也已进入其他的应用市场中。

垂直整合

垂直整合是构成我们的成本结构和提供高质量产品可靠供应的关键性因素。这种整合方案会





影响到蓝宝石晶体生长及后续加工形成晶圆过程中的每一道工艺步骤。我们具有端到端（end-to-end）的制造能力，在每个制造工艺步骤中我们都拥有相应的知识产权，因此能够拥有优越的成本结构以及对产品质量和交付计划进行更为出色的控制。垂直整合也使我们能生长出越来越大尺寸的蓝宝石衬底，这使得我们已成为第一家进入大尺寸蓝宝石晶圆市场的公司。迄今为止，我们已经生产了 400,000 多片 6 英寸蓝宝石晶圆。

我们的垂直整合方案最为强有力的一点是在于我们自己就拥有能够满足客户所期望性能的材料。我们的生产是从加工 Al_2O_3 粉末状材料开始，制作出经提纯了的、并经“致密化”的材料，随后将其放入到熔炼炉来烧制成大尺寸的蓝宝石晶体或刚玉。近来，我们开始把注意力转移到在我们自己的工厂中进行 Al_2O_3 粉末材料的制造上。

使用我们自己制造的材料进行加工可以使我们对原材料供给和成本降低进行更好地控制，同时也是我们能保证我们所制造蓝宝石晶体初始材料的质量。如果我们做不到这些，那么我们只能依靠从外界购买材料的途径，这样做的成本将会很昂贵，并且供给的稳定性和可靠性也无法得到保证。即使是纯度很高的原材料也会受到过渡金属如硅、铬、钛等杂质的影响，导致生产出低质量的蓝宝石材料。举例来说，微量钛杂质的存在会使宝石材料呈现粉红色，钛和铬会使宝石晶体颜色变红，就如同是自然界天然形成“红宝石”的颜色。

用我们自己制造并经加工后 Al_2O_3 材料随后放入由客户定制的专有熔炼炉 ES2-XLG3.0 中。我们自己制造的这种熔炼炉成本仅为商业市场熔炼炉售价的一半。我们在 Illinois 州的 Batavia、Franklin Park 以及 Bensenville 的工厂中安装了这种近来都进行了升级的熔炼炉设备，并对其知识产权拥有牢固的控制权。

由我们客户定制的熔炼炉具有自动化控制装置，用于监测所有重要的工艺性能和晶体生长速率，这对保证稳定的良率是至关重要的。我们专有的 ES2 晶体生长方法是全自动化的，因此只需要操作者在晶体生长过程中对设备预设参数点即可。由此，相比于其他方法来说，我们设备只需要更少的操作员介入环节，将会少于整个工艺循环时间的 10%，技术员的工作主要就是在开始晶体生长的初始阶段。



业界领先的MOCVD设备制造商，如Aixtron公司能提供各种不同尺寸晶圆装载结构的多晶圆反应设备，相比于使用2英寸晶圆，使用6英寸晶圆的反应器能提高其对反应气体和前驱体的利用效率。

晶体生长

我们熔炼炉的设计和生长工艺所具有的其他方面优势还包括有：低的热分布梯度；实时的退火功能；由于没有晶体的旋转运动而使得气泡的形成率极低；它还具有一个重量传感器来对整个生长工艺进行持续的监控。鉴于这套装置所具有优良性能，它在日常生产中能加工出具有极低应力和位错密度的蓝宝石材料，其缺陷数在 $10-100\text{ cm}^{-2}$ 范围内。这要比使用 Czochralski 方法或热交换方法所生长的蓝宝石材料的位错密度要低很多，这两种方法生长材料的缺陷密度都在 $1000-10,000\text{ cm}^{-2}$ 范围。当我们改变晶体生长的块状体积时，也能实现高质量和高产额的晶体生长。我们的蓝宝石块状晶体的重量已经有了稳步的增加，从 30kg 到 85 kg，最大已经达到了 200 kg。

晶圆制成步骤

要将我们的晶体加工成衬底晶圆还需要涉及到以下工序：高精度的中心钻孔，晶圆切片，表面研磨，大直径尺寸晶圆的抛光，以及晶圆清洗等。我们在制成工艺步骤的很多方面均拥有强有力的知识产权，包括一个最近授权的在实时晶体定向技术上的专利。这使得我们可以满足在 LED、SoS/RFIC 以及光学市场领域中不同客户的需求，这些客户根据它们的不同应用在蓝宝石衬底产品的晶体面取向上都有着十分明确的特殊需求。

我们的这种新型的晶面定向技术具有两个重要的优势：一是能提高蓝宝石晶面取向的精度，二是可以省略十分耗时定向步骤，因为我们的整个晶体定向过程是在生长设备中来完成的。近来，我们同样获得了在晶圆研磨技术方面的专利，我





技术 | Technology – 蓝宝石衬底

们的研磨盘具有持久的自行适应和自行优化的功能，可以始终保持研磨过程的高性能状态，采用这项技术就能为我们的客户节省不少成本。

在 2011 年的年初，我们在马来西亚的 Penang 建立了一个工厂，用来运行我们绝大多数的晶圆制造工艺。在该地区工厂的运作帮助我们节省了整个蓝宝石衬底生产的成本，并且该工厂离亚洲的 LED 芯片制造商位置都很近。同样是 6 英寸晶圆片的制造，我们相信该工厂能为我们节省 20% 的成本。目前我们已经朝着这一目标前进，我们的期望是到 2013 年的夏天就能最终实现这一成本目标。

图形化蓝宝石衬底的进展

我们的研发团队的工程师们目前正将注意力放在了蓝宝石衬底的图形化加工上。如今，众多的 LED 芯片制造商在蓝宝石衬底上进行 MOCVD 生长之前就会进行图形刻蚀，这是为了增加随后制造 LED 器件的光萃取效率。

今年我们将会向我们的客户提供一个选择，即是由我们为它们来进行蓝宝石衬底的图形化加工，使它们可以省略掉这一工艺步骤。如果我们的客户能采用这一选择，那么它们就可以把更多的精力投入到它们的核心工艺中去。每个 LED 芯片制造商在蓝宝石衬底上所需加工的图形都不一样，所以我们会向它们提供由它们自己确定定制的设计方案，使得我们的图形设计能满足它们的要求。目前已经有一些供应商可以提供这种经图形化加工后的衬底晶圆，然而它们所提供的晶圆尺寸较小。相反地，我们将会把精力放在大尺寸衬底晶圆的生产上，这对工艺的要求会更高。这意味着我们提供的经图形化后的大尺寸衬底晶圆将具有更高的额外利润价值。

我们转向提供经图形化的蓝宝石衬底晶圆产品是与我们的基本宗旨相符的：随着蓝宝石衬底和 LED 芯片制造的不断发展，我们会在生产能力上进行持续不断的投入，以对这一产业提供始终不断的增值效应。从最初的原材料开始一直到最终衬底晶圆片的制成，在蓝宝石衬底生产的每个步骤中我们都已聘请了具有本行业顶尖技术水平的专家。上述这种结合了我们为客户制造工艺深刻理解的垂直整合方案，使得我们业务具备了两个方面的主要优势：带来了卓越的质量和高可靠性，以及更加密切了我们与关键客户之间的关系。

泡生法晶体生长工艺

我们 Rubicon 公司所采用的是基于泡生法 (Kyropoulos) 的蓝宝石生长工艺。这是一种成熟的工艺技术，它是将纯 Al_2O_3 原材料放入坩埚将其加热并熔融，随后在籽晶上从上而下来生长蓝宝石晶体，随着籽晶以极其缓慢的速率提升使 Al_2O_3 熔融体逐渐凝固形成晶体。在严格控制热梯度的条件下，由于晶体生长时没有受到任何的物理约束，就可以形成一个自由生长的、具有自然形态的晶体。

对于具有低热导率和高热膨胀系数的材料来说，泡生法是一种最为理想的生长方法，除非是能在低的应力环境下进行生长并冷却，否则低热导和高热膨胀系数这二者的结合会使所生长的晶体材料产生各种不同类型的缺陷。

在严格控制热梯度的情况下，由于其材料的高纯度，泡生法可以生产出具有极高光学质量的大直径尺寸晶体，所制作的晶体材料可以切割成具有任何晶向和晶面角度的晶圆片。☞

Solar Junction 与 IQE 开发卫星太阳能电池

面向聚光光伏 (CPV) 市场开发高效率多接面太阳能电池的硅谷公司 Solar Junction 与全球领先的半导体晶圆供应商 IQE 正在与欧洲航天局 (European Space Agency) 就开发下一代 卫星太阳能电池的合同进行协商。

Solar Junction 首席执行官 Jim Weldon 表示：“过去一年来，Solar Junction 和 IQE 一直保持密切合作，结成了战略制造合作伙伴关系，共同打造全球最高效的多接面太阳能电池。我们的稀氮化物技术和成效显著的技术路线图对太阳能电池投入当前和未来的航天及地面应用铺开了一条可靠的开持续发展之路。赢得这项合同证明我们具备足够的实力，很荣幸能与欧洲航天局达成合作。”

Solar Junction 于 2012 年 10 月打破自己的世界纪录，在日照强度为 942 时，实现了高达 44% 的转换率。新纪录再次证明了其专有的可调光谱晶格匹配 (Adjustable Spectrum Lattice Matched, 简称 A-SLAM™) 技术的价值，A-SLAM™ 技术生产出具备能隙可调性的材料，使聚光光伏组件得以最大限度地吸收太阳光，从而提高了转换率和采集到的能量。此外，A-SLAM™ 还具备材料晶格匹配的优越性，为确保半导体和多接面太阳能电池数十年性能的稳定奠定了基础。☞





采用大尺寸硅晶圆来削减 LED 芯片的制造成本

SudhiranjanTripathy, IMRE, Singapore

迄今为止，要削减 LED 成本的最好方法是在 200mm 硅片上来制作 LED 器件，才能使 LED 照明进入主流应用阶段。采用这种工艺技术平台所面临的最大挑战是要解决好热失配和晶格失配的问题，因为这两种失配都会在硅衬底上的 GaN 外延层中引入畸变和缺陷。一个好消息是对生长工艺进行实时监测和对生长参数进行优化，就有可能在低温形成的 AlN 层和 SiN 夹层上生长出高品质的器件级 GaN 外延层。

当一个照明灯泡出现故障后，你会到当地的五金商店去选购一个新灯泡。现今你可能会面临比以往任何时候都要大得多的选择空间。如果贵国政府至今仍未禁售白炽灯，你可以购买一包灯泡，它能提供很好的照明光色度，但其发光效率极其低下。随之，你可能还发现有一系列紧凑型荧光灯，它具有高得多的发光效率并具有更长的寿命，但可能其亮度无法调节，而且废弃它们时需要小心处理，因为它们的内部都含有汞。最后，但绝非意味是最不重要的选择，你会发现在货架上还有一种新类型的照明产品—LED 灯泡。它所许诺的工作寿命可达 50000 小时以上，其工作寿命远远超过其他竞争对手，它具有超过紧凑型荧光灯的发光效率，并兼有调光功能。但它也有一个会令人感到沮丧的价格，你得为一个 60 瓦发光当量的 LED 灯泡支付高达 20 美元以上。

形成这个畸型高价格的罪魁祸首是高成本的蓝光发射体，即在 LED 灯泡中的 GaN 基 LED 芯片，它所发射的蓝光被用来激发黄色荧光粉的发光，通过光的混合最终能产生出白光。为了削减这种 GaN 芯片的成本以使固态照明能进入主流应用阶段，目前世界各地的多个研究团队正研究开发在大尺寸硅衬底上来制作 LED 器件。

如果将 LED 的制造转换到大尺寸硅衬底这个工艺技术平台上，将能在以下两个方面来削减制造成本：当今被广泛采用的蓝宝石和 SiC 衬底的生产成本相对于硅衬底来说是十分昂贵的；而 200mm 硅晶圆可以充分利用散布在全球各地的 200mm 硅晶圆代工厂家来进行低成本加工制造。

已经有几个 LED 芯片制造商，包括 Osram, Bridgelux-Toshiba 和 Samsung 等公司正在努力解决在硅衬底上制作 GaN 基 LED 的问题。这些公

司中的许多研究人员正在努力提高在大面积硅衬底上生长 GaN 外延层的质量，因为这是该种器件工艺实现商业化的最大障碍。为了能在硅衬底上进行高品质 InGaN/GaN 多量子阱 (MQW) 的生长，就必须先在硅衬底上生长一个额外的 AlN 成核层和一个性能优异的缓冲中间层。为确保具有良好的面元数据，位于上述两个薄层上方的有源层还必须要高度的均匀性。在新加坡科学技术和研究部 (A*STAR) 下属的材料研究与工程研究所 (IMRE) 里，我们一直在致力于这些问题的研究，并已取得了令人瞩目的成功。我们已经在 200mm 直径 (111) 晶向的硅衬底上进行了 GaN 基蓝光 LED 结构的生长和表征，我们还采用了高分辨率 X 线衍射 (HRXRD) 和扫描透射电子显微镜 (STEM) 对 LED 外延层进行了深入的表征和研究。

此外，我们还制作了 LED 芯片样品，它具有令人印象深刻的发光特性。我们制备在 200mm 硅衬底上的 LED 芯片能够发出高亮度的蓝光，这表明硅衬底上 GaN 外延层工艺技术所具有的巨大发展潜力。

应变的管理

要在 200mm 硅晶圆上制作出高品质的氮化物外延膜层是一件十分具有挑战性的工作，因为 GaN 材料和硅材料的晶格常数和热膨胀系数有着显著的差异，这会在外延层中诱导产生高密度的螺旋位错，这种位错缺陷的存在会降低其内部的量子效率，但这种缺陷可用应变管理的方法来给予消除，从而提高 LED 有源层在发光效率上的均匀性。

要释放外延层中的应力并实现无裂纹的 GaN



基异质结构的最佳途径是使用精心选择的缓冲层和中间层的组合叠层结构，例如采用一个低温 AlN 成核层、渐变 AlGaIn 缓冲层和 Al(Ga)N/GaN 超晶格层这样的结构。

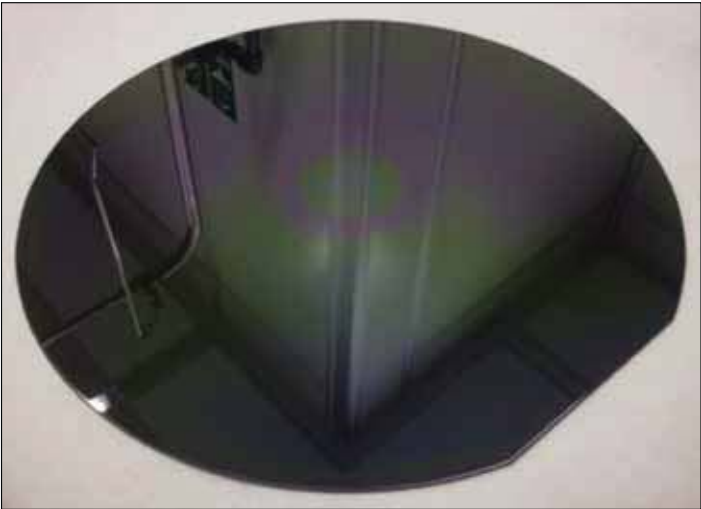
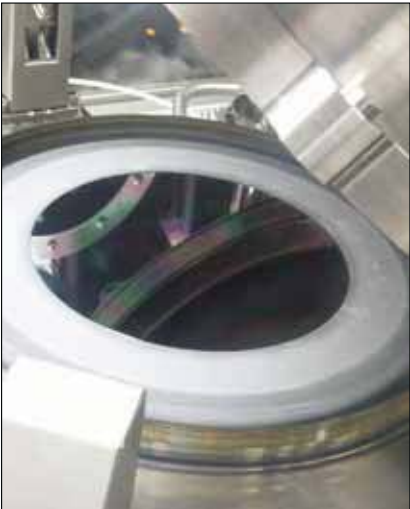
应力引起的后果之一是会导致晶圆产生翘曲，这种翘曲程度必须要小于 50 μm，才能够由最初为 CMOS 硅工艺而设立的 200mm 硅晶圆代工厂进行工艺加工。为了满足这一要求，需要在调整缓冲层和中间层厚度的同时要能对晶圆的曲率及其反射率进行实时的监测。为了获得高发光效率的 LED 器件，就需要在衬底上生长形成具有高度均匀性和界面十分清晰的 InGaIn/GaN 多量子阱结构。

为了实现这些目标，我们已经在台翻新的一台 Aixtron 19×2 英寸具有近耦合气体喷头的 MOCVD 反应器上来开发硅衬底上 GaN 外延层的生长工艺。这一设备系统能对单片 150mm 或 200mm 衬底晶圆进行外延沉积，它配备有最新型的对晶圆反射率和曲率进行实时检测的装置，包

括有一个 LayTecEpicurveTripleTT 的接口。

在我们看来，实时监控可以显著提高 LED 这种多层结构器件的质量。我们已经发现 EpiCurve TT 系统能同时进行晶圆曲率、温度及其反射率的测量。它是一个十分给力的检测工具，能够在观察窗口尺寸十分狭窄的情况下工作，在进行单片晶圆的外延时，必须要用它来进行反应器中心部位的工艺优化工作。三个 EpiTT 传感探头能同时监测三个波长的光反射率：950 nm 波长时用于辐射率修正后的温度测量；633nm 波长则是用来测量如 GaN 缓冲层此类的厚膜层；而 405nm 波长则是用来测量如 InGaIn/GaN 多量子阱结构中的薄膜层（参见图 1）。

我们的外延工艺开发是在（111）晶向的硅衬底上进行，可以直接将它放入到反应室中，而无需预先进行任何的化学处理。这些硅衬底的厚度为 1.5mm 或 1.0mm，放置在经特别设计的深口袋状基座上。在将衬底放入绝缘承载台上进行外延生长之前，先要用一个高温烘烤过程来清洗反应



IMRE的工程师们已经利用特制的 CCS 反应器来进行硅衬底上 GaN 外延晶圆的开发。左上图：新加坡 IMRE 进行硅衬底上 GaN 外延的 Aixtron MOCVD 装置；右上图：反应室用于普通 19×2 英寸蓝宝石衬底的 GaN 外延；左下图：同样的反应室用于 200mm 硅衬底上 GaN 外延，该反应器具有一个 200mm 深口袋状基座；右下图：采用同一反应器，由 IMRE 开发的 150mm 直径硅衬底的 GaN 外延晶圆。

室,在氢气气氛下加热至 950-980℃ 并保持数分钟,这一烘烤步骤也可去除硅晶圆表面的自然氧化层。

开始进行 LED 外延生长时,先要沉积一个很薄的 AlN 籽晶层,然后提升反应室的温度来生长一个较厚的 AlN 层,在硅衬底为 1.5mm 厚度时,AlN 层厚度要大于 600nm。还要交替生长一个较厚的、具有突变界面的 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 中间缓冲层以减少应变,然后在此叠层结构上再生长一个 $1\mu\text{m}$ 厚度未经掺杂的 GaN 层,其后是生长硅掺杂浓度为 $5 \times 10^{18} \text{ cm}^{-3}$ 的 n 型 GaN 层、InGaN/GaN 多量子阱 (MQW) 有源层以及镁掺杂的 p 型 GaN 覆盖帽层。

这种结构 (通常是 8 个发射蓝光的量子阱和一个 150nm 厚的 p 型 GaN 覆盖帽层,在生长过程的后期将其激活) 的沉积表明:在 AlGaIn 及其上方多量子阱 (MQW) 层之间无需再有任何的中间层,因而有可能进行 LED 叠层的不间断地持续生长。这样就避免采用低温 AlN 层,这有助于对应变的管理。但这样做也有缺点:需要较长的总体沉积生长时间,以及会缩短加热器的工作寿命,因为此时需要有比通常更多的升温 and 降温过程,并且它的生长工艺周期的时间将会更长。

要实现 LED 外延生长工艺成本的最小化,就

要能尽可能快地生长成核层、缓冲层和中间层,并保证所生长的各个材料层都要具有优良的结晶性能。如能做到这一点,硅衬底上外延晶圆的加工成本就能做到与蓝宝石衬底上外延晶圆的加工成本相当。理想的情况下,在硅衬底上的 GaN 外延层要与蓝宝石衬底上 GaN 外延层的厚度要一样地薄才能降低生产成本,并且这两种外延层的缺陷密度水平还要基本相当。

优化 AlN 成核层的初始生长条件是一件至关重要的事情,这些初始条件会随着衬底的直径和厚度的不同而发生变化。当我们从较小的衬底尺寸转向采用 200mm 直径的硅衬底时,我们发现 AlN 层必须要更厚一些才行。为了能在较高温度下生长出具有高晶体质量的 AlN 层,我们调整了反应器中三区加热器的设置。该 AlN 层的主要功能是在较高生长温度下对晶圆产生一个足够的凹面弯曲度,做到了这一点随后就可抵消掉由晶圆上外延生长 AlGaIn/GaN 层在冷却后所产生小于 $50\mu\text{m}$ 翘曲所对应的压缩应变。

由 $5\mu\text{m}$ 厚氮化物叠层所产生的翘曲水平对后续的器件外延生长工艺来说是可以接受的。然而,大多数硅晶圆代工厂的设备是为 750-800 μm 厚度



2 英寸

天然单晶
AlN 晶圆

CrystAl-N
SUBSTRATES FOR EPITAXY

AlN 适用于高性能光电器件

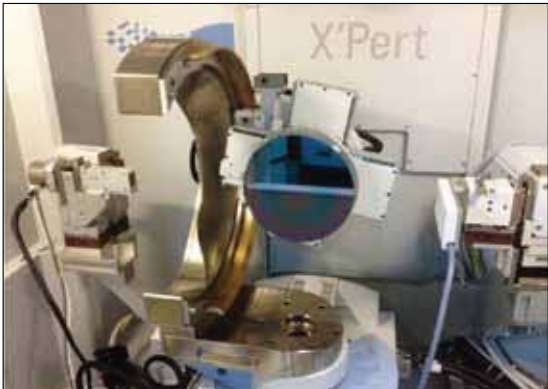
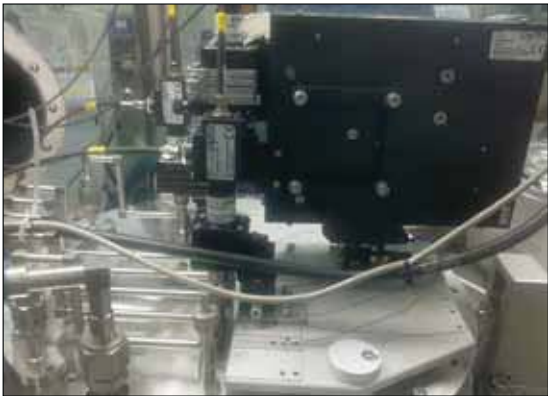
优质表面外延片 • 位错密度 $< 10^5 \text{ cm}^{-2}$ • 深紫外透明晶圆

联系我们: +49 (0)911-650 78 650 90

www.crystal-n.com

技术 | Technology – LED

左上图：安装有三个 EpiTT 传感器的 LayTec 实时生长监测装置，可用来测量晶圆的反射率和曲率，它们安装在气体喷头的上方。左下图：硅衬底上 GaN 外延工艺的开发获得了高分辨 X 线衍射 (HRXRD) 200mm 面分布成像仪器的支持，在 A*STAR 它可以进行快速的面分布关联成像以及对 LED 和功率电子器件进行 X 线反射率的分析。右下图：硅衬底上薄 GaN 外延层晶圆的表面显得十分均匀。



的硅晶圆片加工进行设计的。要补偿这种厚度差异的方法之一是对 1.5mm 衬底进行减薄，另一种更为合适的方法是使用更薄的硅衬底。但在后一种情况下，晶圆的翘曲会更加明显，我们必须对外延应变工程开展进一步的研究工作，以尽量减少这种晶圆形变。

令人鼓舞的消息是，我们已经在厚度为 1mm 的硅衬底上成功地生长了 LED 外延层，这种厚度的硅衬底可能对现有的硅晶圆代工工厂来说是可以接受的。将衬底的厚度由 1.5mm 减少到 1mm 会限制大厚度高温 AlN 层的生长，因为这样会导致产生一个更大的凹面弯曲，最终将无法再进行无裂纹 LED 叠层的连续生长。所以，对 1mm 厚度的硅衬底的外延沉积来说，我们在 LED 叠层中嵌

入了一个薄的 AlN 层或富铝的 AlGaIn 中间层。

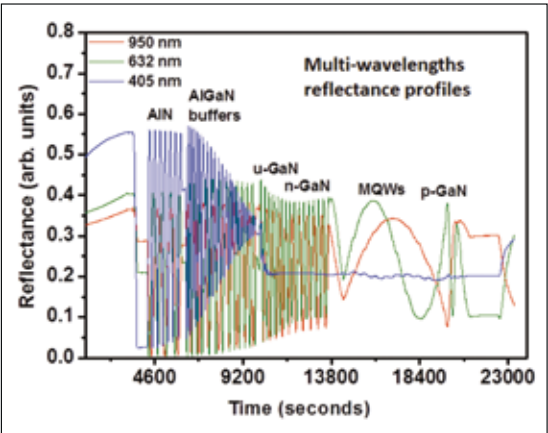
由于采用了这种变通方法，我们成功地避免了外延层的开裂和严重的晶圆弯曲现象。插入这一中间层是有价值的，它对优化生长温度和厚度以防止产生高密度界面失配位错来说是至关重要的。此外，为制造出高亮度 LED 芯片，生长很厚的 GaN 层需要进行硅的梯度掺杂，插入这一中间层，我们还避免使用了各种类型的低温中间层。

X 线分析

我们采用 PANalytical MRD 的高分辨率 X 线衍射仪 (HRXRD) 来检测 LED 外延层的结晶质量。这种仪器可用来对 200mm 全晶圆进行面分布成像，具有能实现同时快速交互分布成像的能力。它所显示的 HRXRD 谱反映了 GaN (0002)、AlN (0002) 和 (0002) 的 X 光反射率，再加上其卫星伴峰可揭示 InGaIn / GaIn 多量子阱 (MQW) 陡峭界面的结构特征 (见图 2)。

在厚度为 1.5mm 硅衬底上生长 LED 外延层 (002) 晶面上测量得到 HRXRD 摇摆曲线，其最小平均半高宽 (FWHM) 约为 415 弧秒。由于靠近晶圆边缘部位的晶体质量明显下降，其半高宽值从晶圆中心位置的 410 弧秒增大为边缘部位的 480 弧秒。(102) 晶面摇摆曲线的半高宽变化更为明显，从 610 变为 750 弧秒，并且这一变化值还会随着外延晶圆的翘曲程度的增加而上升。(102) 晶面产生相对较大半高宽的原因之一是因

图1：LayTec测量探头得到的外延层X线反射谱，它具有能探测三种不同波长下反射率的 EpiTT 传感器。



为在 n-GaN 层中具有恒定的硅掺杂浓度，由于不存在具有应变补偿的中间层，就没有了它在生长温度下对压应力的补偿作用。

虽然这些半高宽值并非很小，但仍然说明进行连续生长的厚 GaN 外延层结构中 GaN 层的晶体质量还是优秀的。在中间层或进行浓度调整的 AlGaIn 缓冲层上进行外延时，较厚的 LED 外延层可能会导致摇摆曲线半高宽变得更窄。在 1mm 厚度硅衬底上采用低温中间层来进行 LED 外延叠层的生长，其 (002) 晶面摇摆曲线的半高宽约为 475-480 弧秒。

与 1.5mm 厚度硅衬底相比，上述 1mm 厚度晶圆具有更大的翘曲度，其 (102) 晶向 HRXRD 摇摆曲线的半高宽为 860 - 870 弧秒，该数值与硅掺杂浓度有关，而且靠近晶圆边缘区域的浓度数值还要稍高一些，这就会产生更高的棱位错密度。

对在整个晶圆上不同位置得到的摇摆曲线进行了更为深入的分析，我们估算得到在 1.5mm 厚硅衬底上生长 LED 层的螺旋位错密度小于 $5.0 \times 10^8 \text{cm}^{-2}$ ，与用 STEM 观测和硅衬底上 GaN 外延层腐蚀坑密度测量相比，基本处于同一数值范围。

显微观察

HRXRD 谱显示 LED 有源区具有很高的晶体质量，这在 TEM 的截面和 HAADF-STEM 观察图像中也得到了验证（见图 3）。TEM 截面图像显示，高晶体质量的多量子阱具有十分清晰的界面，HAADF-STEM 图像也确认了这一点，同时还揭示了其有源区具有很低的螺旋位错密度。STEM 成像还表明，包括具有较高镁掺杂浓度的 p-GaN 层的顶面是光滑的，我们必须要通过增加镁掺杂的浓度来使其表面粗糙化，这样最终能提高对光的萃取效率。采用显微光致发光（PL）方法对整个 200mm 硅晶圆的测量结果显示，从晶圆的中心到边缘，其峰值波长变化的标准偏差值小于 1.8%。

我们还对外延晶圆进行了电致发光（EL）成像，以其光谱的均匀性来衡量 LED 芯片加工以及多量子阱叠层的光学质量（见图 4）。通过这些晶圆的电致发光谱图可以看到，从晶圆中心到的晶圆边缘部位的峰值波长变化在 15nm 以内。发光的蓝移现象产生在晶圆的边缘位置，这是因为在量子阱生长过程中有着不同的温度分布所致。电致发光（EL）谱峰波长的偏离值小于 1.5%，揭示了此工艺用于制造蓝光 LED 芯片的可能性。通

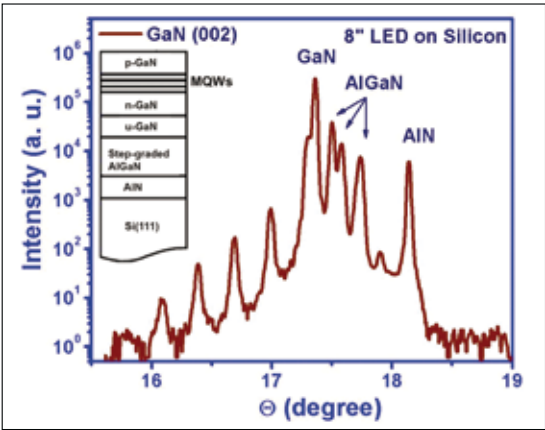


图2：1.5mm厚硅衬底上 InGaIn/GaN 层的高分辨率 X 射线衍射（HRXRD）图谱。在（002）和（102）晶向晶圆中心和边缘位置的摇摆曲线用来表征晶体均匀性。卫星伴峰表明入图中插入图所示 LED 结构的中间层具有良好的界面。

过对有源层生长过程中反应器加热区的严格控制，就有可能进一步改善其均匀性。低温测量显示，从较厚的硅衬底上生长这种有源层的蓝光波长光致发光（PL）量子效率在 75%-80% 之间。

通过多层掩模的光刻和电感耦合等离子（ICP）

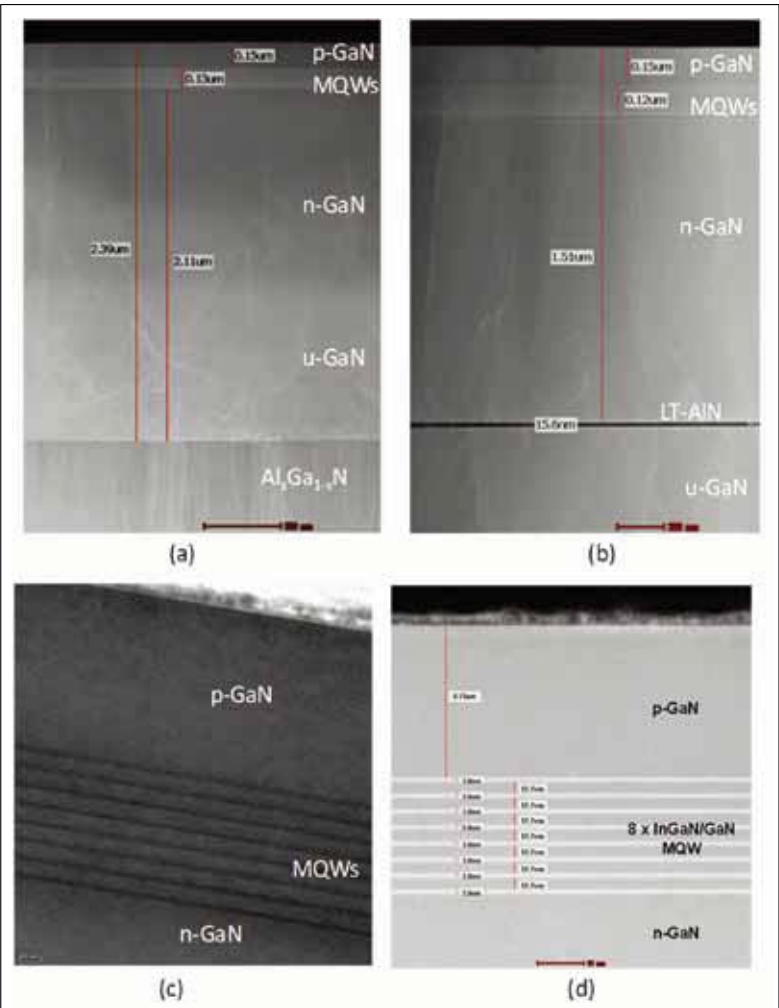


图3：200mm (111) 晶向硅衬底上生长LED结构的高角度环形暗场（HAADF）扫描透射显微镜（STEM）图像。（a）1.5mm厚度硅衬底上生长的LED结构，它具有AlN/AlGaIn缓冲层以及没有任何中间层的连续生长厚GaN层，照片表明在多量子阱（MQW）LED层中的螺旋位错密度很低。（b）在1.0mm厚（111）晶向的硅衬底生长具有低温AlN中间层的LED结构。（c）在1.5mm厚的硅衬底上在n-GaN和p-GaN层之间嵌入MQW结构的TEM明场图像。（d）MQW的HAADF-STEM图像表明它具有良好的均匀性，其界面非常清晰。

图4: 1mm见方LED芯片在不同电流条件下的电致发光 (EI) 谱, 结果表明其发光峰位为455nm。多个峰值是由于在EL微探针探测时的Fabry-Perot空腔反射效应所致, 其中的插图显示了LED在20mA驱动电流下的典型发光状况。

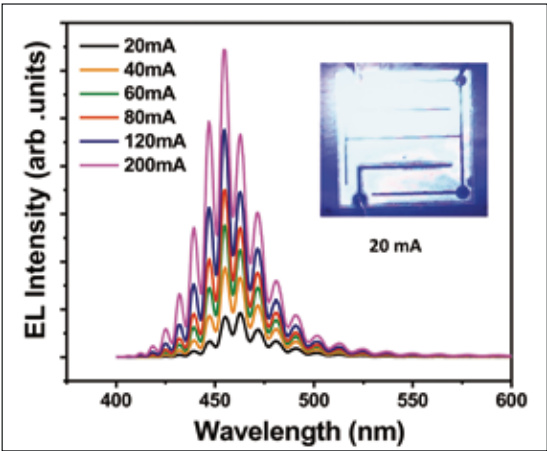
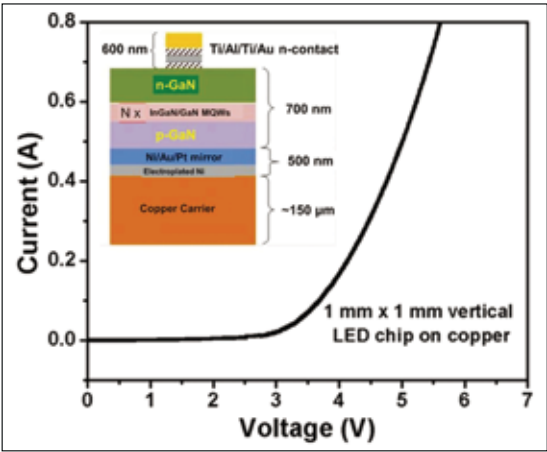
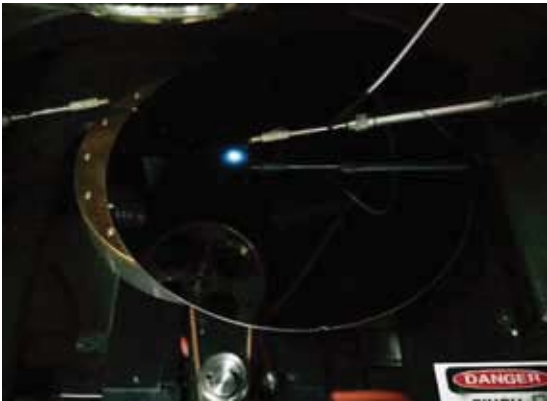


图5: 采用硅衬底上GaN工艺制备薄膜LED的电流-电压曲线, 它是通过一个薄层转移工艺来将LED器件层粘在高热导的铜基质上。



蚀刻制作出 LED 器件结构, 来将这些外延晶圆加工形成 1mm × 1mm 的 LED 芯片。为了能使用标准的光刻和蚀刻设备, 1.5mm 厚的硅衬底必须将其从背面减薄至 1.0mm。采用 BCl₃ 和 Cl₂ 气体的腐蚀工艺来暴露出 n 型 GaN 层, 加以 Ni/Au 基材料构成 P 型接触和 Ti/Al/Ti/Au 基材料构成 n 型接触, 就可以制作形成平面 LED 器件芯片。这种 LED 能够产生 455nm 波长的明亮蓝光。由于有源层能通过在其下方的厚硅衬底来进行有效的热量耗散, 在器件经受高达 200 mA 的重复电流循环后, 这些器件并没有显示在光致发光上的性能退化。加载电流会使光致发光积分强度不断地增加, 说明器件的有源层具有极高的结晶质量。采用这种厚硅衬底的最大缺点之一是它会吸收蓝光, 所以必须去除硅材料层, 来制作出一个薄膜型 LED, 使其兼有极高亮度和更好电气性能这两个优点。我们正在努力采用这种方法来制作这种薄膜 LED 芯片, 已经开发了它的制作工艺, 来将 LED 器件层转移粘贴到另一种材料上。该工艺是通过将体硅衬底上或键合了高导电性 p 型硅主衬底上的器件层转移粘贴到一个铜金属层上。我们通过一种干法处理的层转移技术将 LED 外延层从硅衬底转



对典型裸晶圆的探测显示了在进行LED器件结构加工之前200mm直径外延晶圆所发出的明亮蓝光。

移到铜金属上。在我们研究中, 我们通过干法薄层转移工艺从硅衬底上将 LED 外延层进行转移, 开发并应用了一种高热导的铜金属基质。在沉积 p 型金属接触层以及背面的反射镜磨砂电镀金属层之后, 我们就可以去除硅衬底和氮化物缓冲层。

我们所制备的薄膜 LED 芯片的典型电流电压曲线 (见图 5) 显示出该器件在大功率领域应用的可能性。通过适当调整氮化物层的掺杂浓度, 可以进一步降低其正向电压, 从而使这种硅衬底上 GaN 技术可以应用于大功率 LED 的制造上。

去除外延生长用的硅衬底这在目前已是一个常用的普通工艺。许多 LED 制造商通过激光剥离方法来将 LED 外延层从普通的、或已经图形化的蓝宝石衬底上进行释放去除, 从而制备出具有高发光效率的 LED。在晶圆制造业中, 衬底的去除也很常见, 这是一个简单、成熟的后端工艺。但是, 要进行这项工艺, 工程师们首先需要具有一个具有较低弯曲度、相对较为平整的 LED 外延晶圆。

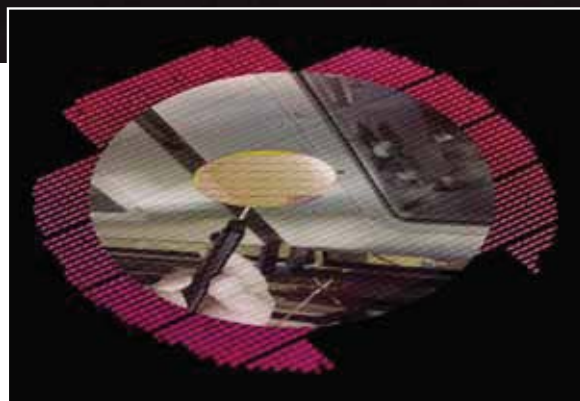
当我们使用了 AlGaIn 中间缓冲层时, 我们已经发现必须对该层中的 Al 浓度进行优化, 以防止 LED 有源层在进行后续加工工艺时, 如在进行衬底减薄和去除氮化物缓冲层时产生开裂。做到这点以后, 还需要优化掺杂工艺, 结合表面的粗糙化处理, 就有可能在大面积硅衬底上制作出高亮度的 LED 器件。

我们的努力已经展现出 200mm 硅衬底蓝光 LED 的巨大发展潜力, 这有可能打开廉价固态照明光源市场的大门。要实现这一愿景, 需要开发出一种稳定的代工制造工艺, 其理想的良率要能与采用 150mm 蓝宝石或硅衬底时相当。要达到这个目的途径之一就是要加强工业界和学术界的协作。我们会积极参与并希望其他团体的同行也能加入进来。CS

为 VCSEL 涡轮加速

Chuan Xie, Neinyi Li, Phillip Brow, Kenneth Jackson; Sumitomo Electric Device Innovations.

如何才能提高 VCSEL 激光器的速度以满足芯片间光互连的要求？住友电工器件创新部门提出的解决方法包括略微提高量子阱的应变，调整光子的寿命，减小墙体的尺寸以及氧化物的电容。

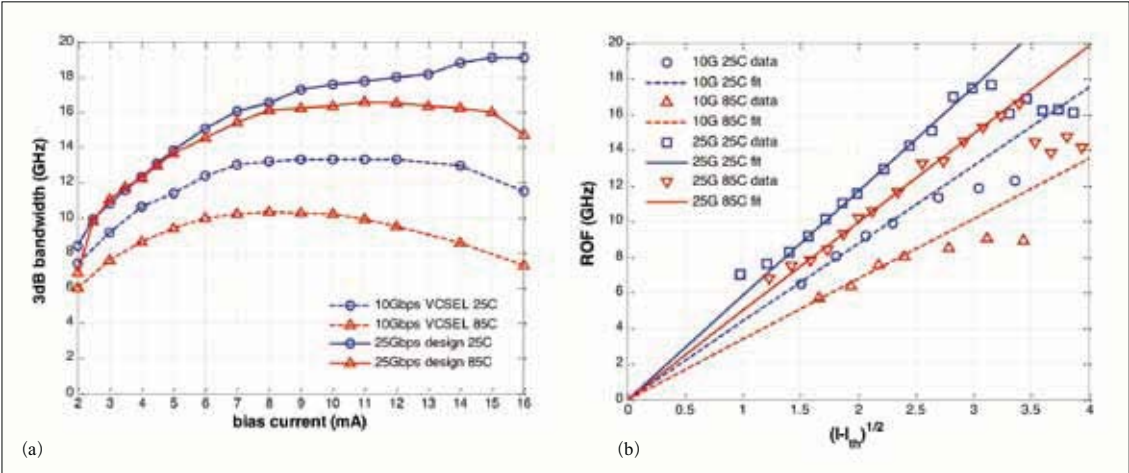


VCSEL的优势之一就是能够进行晶圆上测试。

垂直腔面发射激光器（Vertical-Cavity Surface-Emitting Laser, VCSEL）用作光纤数据通讯中的光源具有众多优异的特性。其光束能相对很容易地耦合进光纤，制造成本低，能进行片上测试，功耗非常低，并且开关切换速度非常快，从而使快速数据传输成为可能。

技术 | Technology – VCSEL

图1: (a) 住友电工推出的10 Gbit/s继任者VCSEL将工作在25 Gbit/s, 并在25℃和 85℃温度下具有超凡的3 dB带宽; (b) 弛豫震荡频率 (ROF) 曲线的斜率是偏置的函数, 表明带宽随偏置阻尼减幅的速度。



自从 30 多年前问世以来, VCSEL 的最大调制速度不断提高, 其最初仅有约 1GHz。几年前实验室中最先进的性能可达到 25 Gbit/s, 并且将很快推向市场。起初这些产品会遵守诸如 Fibre 23GFC 和 Infiniband EDR 等标准, 并被使用在短数据链中, 例如将办公室中的电脑和服务器连接起来。但接下来 VCSEL 会被用在更加令人感兴趣, 技术上更具挑战性的应用中, 如期待已久的芯片间光互连和光学背板等。具有如此高的数据传输速率, 在“光子与电子的赛跑”中光子将成为无可争议的胜者。

VCSEL 的输出能覆盖光谱中相当宽的区间。最常见且商业上最成功的设计使用不同 Al 组分的 AlGaAs 形成反射镜, 并具有 GaAs 多量子阱, 发射波长为 850 nm 与光纤的传输串口之一匹配。该种 VCSEL 已在数据通讯中成为主力超过 15 年。

将始终拨回到 1990 年代, 那时短距离通讯的数据速率要求还低于 5 Gbit/s, 因而 850 nm 的 VCSEL 按此标准自然是很快的。但当数据速率提高到 10 Gbit/s 时, 该器件就开始遇到困难了。商业 VCSEL 的数据速率已在 10 Gbit/s 左右徘徊近

十年, 并且很难预见它能如何将之翻倍。但它确实做到了。尽管困难重重, 若干 VCSEL 制造商已经开发出了达到上述目标的器件。

其中之一就是我们住友电工器件创新部门 (Sumitomo Electric Device Innovations) 的团队, 位于美国新墨西哥州的 Albuquerque 市。我们研究组一直在制造用于数据通讯的高质量 VCSEL 方面具有领先优势。例如, 由于最近对 Ultralase 系列 10 Gbit/s VCSEL 产品性能和可靠性的进一步改善, 我们能够继续在多种有源光缆领域保持领先供应商的地位。

我们在一年半前开始研发 25 Gbit/s 的 VCSEL 器件, 并且我们的设计现在具有领先优势, 原型器件的实际性能傲视群雄。为了达到如此高的速率, 器件需要具有非常大的带宽。Ultralase 系列在高温时, 带宽在 10-11 GHz 左右达到饱和, 这对于 10 Gbit/s 速率的运行当然绰绰有余, 甚至对 14 Gbit/s 也足够应付 (如图 1a)。但如果要运行在 25 Gbit/s 的速率, 我们至少需要 16-18 GHz 的带宽, 这大大高于现有器件的能力。跨越这一鸿沟是实现超高速率 VCSEL 最大的挑战。

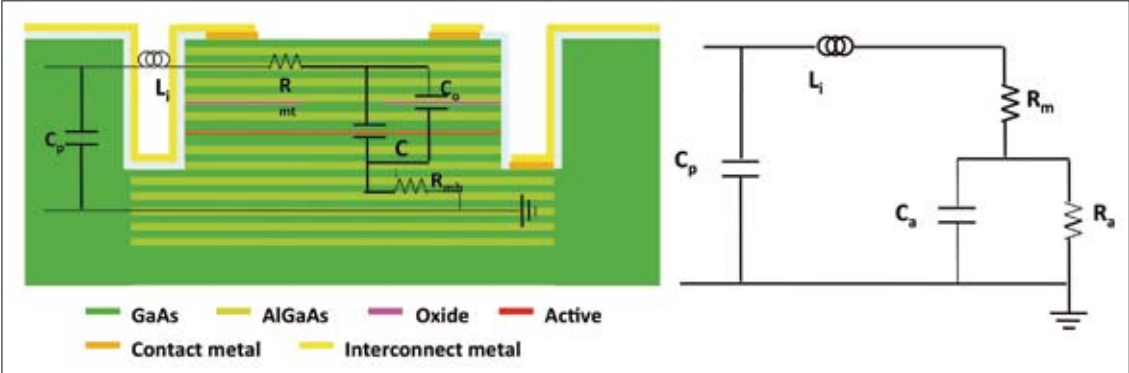


图2: VCSEL寄生等效电路的电路原理图。C_p为垫电容, L_i为互连金属的电感, R_m为反射堆叠层的电阻, C_a为孔径电容, R_s为孔径电阻。

回归基本

为了理解阻碍器件达到更高速率的限制条件，需要理解 VCSEL 的基本运行原理。与每种半导体激光器类似，这种器件当其增益媒介中载流子密度增加到一定程度时会达到阈值，此时增益能完全补偿腔体损失。在偏置电流相对较低时，再进一步提高驱动电流能使光输出随着注入电流线性增加。

当电流增加到更高值时，器件会进入另一个工作区域，光输出与电流呈亚线性关系，并最终在偏置增加时光输出反而下降。下降的原来是自加热（Self-heating）导致的半导体结温升高，因此常被称为“热下降”（Thermal Rollover）。

在结温较高时，保持相同的增益需要更多的载流子，因此注入电流中更大的部分被消耗来平衡损失，降低了光产生效率。当电流的增加不足以弥补阈值的增加时，激光的功率就开始下降。

自加热严重限制了 VCSEL 的性能，因为该种器件的尺寸与侧面发光的激光器相比小得多，它具有大电流密度和大热阻的固有特性。这种加热不仅会降低器件产生光的效率，还会降低速率。在直接调制型激光器中，增益主宰光的调制。如果要激光器能对调制电流进行快速响应，增益必须能根据载流子密度的调整剧烈地变化。

增益对载流子密度的变化率称为微分增益，它需要足够大以保证高速运行。不幸地是，增益随载流子亚线性增加，并在温度升高时下降，因此高结温会降低微分增益。重点是与输出功率相似，带宽为会受到热下降的负面影响。

VCSEL 重要不足之一是其热阻不能突破热极

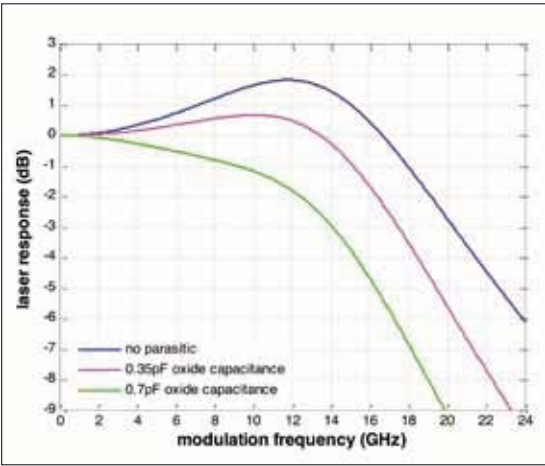


图3：减少器件的寄生参数，如氧化物电容等，能提高VCSEL的调制速度。

限而降到更低。许多众所周知用于降低热阻的技术手段，诸如在可能时尽量使用二元材料而不是三元和四元合金材料等，已经被大多数 10 Gbit/s 系统设计所采用。进一步提高的空间十分有限，且实现难度较大。

既然“热下降”不能克服，因此带宽的增加必须热极限发生之前。在不增加功耗的情况下提供更快的器件，这样的设计当然会受到众多应用的欢迎。但如何使 VCSEL 的带宽在偏置电流提高的同时提高得更快。

一种方法是减少光模的体积，因为可以减少光子的密度。另一中显然的方法是减小光孔的尺寸，但这并不是一个非常好的办法，因为更小的光孔会增加电流密度进而使热瓶颈效应更加恶化。另一个选项是减小器件内腔体的长度，但可操作的空间十分有限，因为 10 Gbit/s 系统设计腔体的长度只与波长相当。进一步缩短波长是可能的，但其增益也不足以将 VCSEL 的速度推升至 25 Gbit/s。

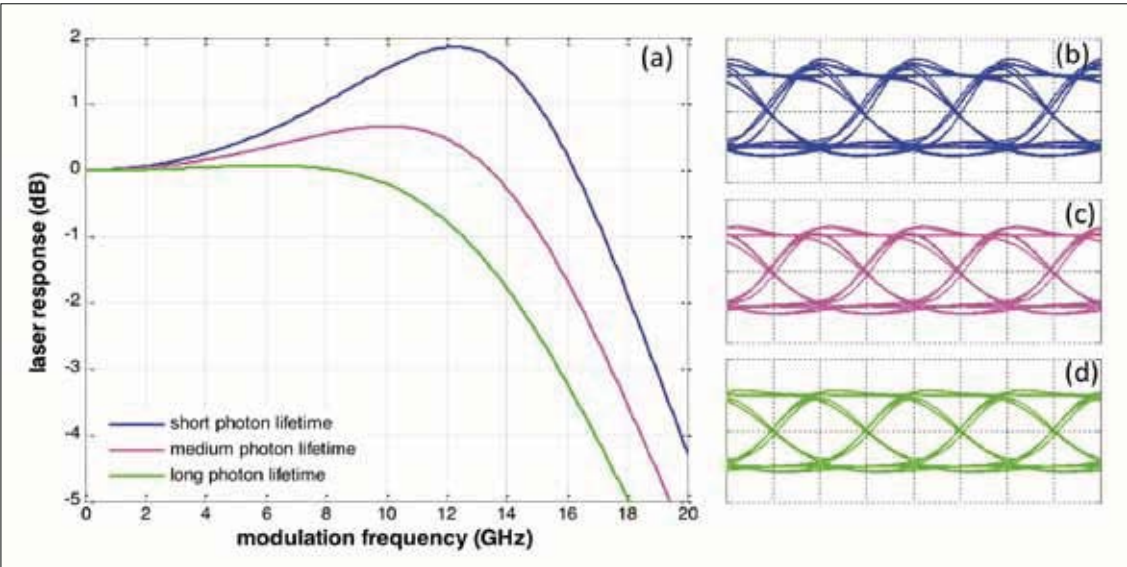


图4：模拟计算显示改变光子的寿命会影响激光器的频率响应。带宽随着光子寿命的增加而减小，峰值亦降低。眼图模拟（图4中b至d）表明当峰值较高时（低阻尼），超调和抖动会更严重。但是，当光子寿命过长时，上升和下降时间会增加，从而使眼图开始接近竖直下降。

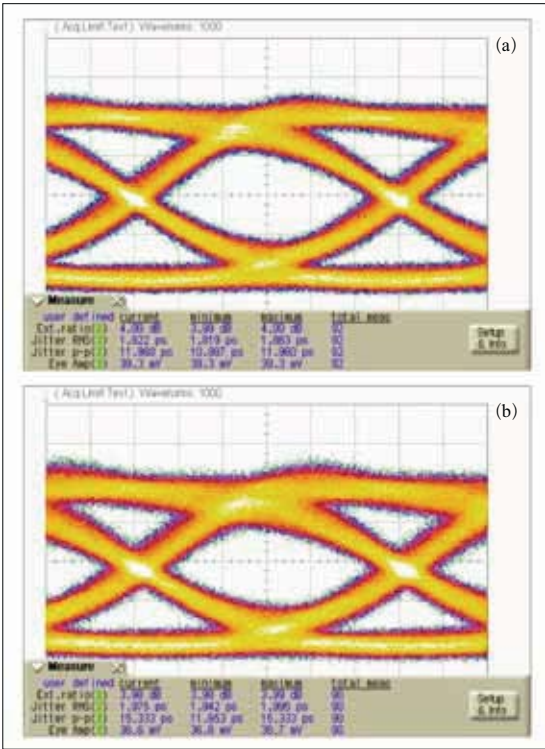


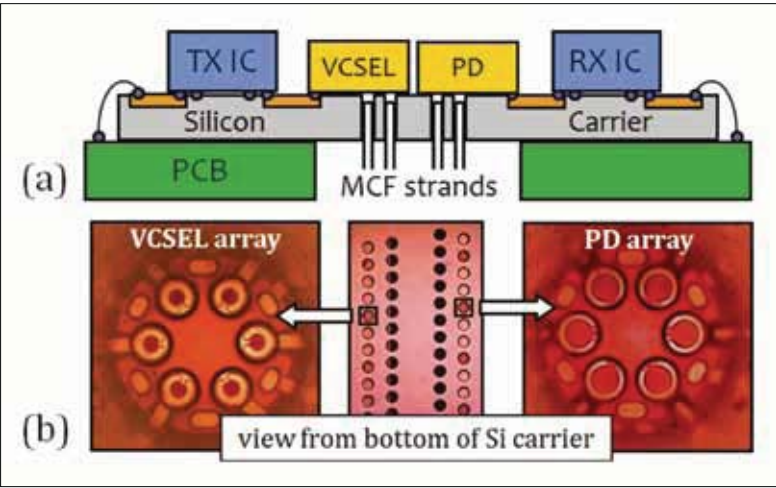
图5：将25 Gbit/s系统的工作运行温度从25℃（a）增加至85℃（b）时，会导致光眼图略微变差。

新有源区

通过采用更好的增益介质可望获得更高的增益。目前，商用 VCSEL 有源区均使用 GaAs 的多量子阱层间隔叠加 AlGaAs 势垒层的三明治结构。该设计制造容易，并且被实践证明十分可靠，但如果要使器件的速度达到甚至超过 25 Gbit/s，产业界需要摒弃这种传统方法。

我们的新设计采用具有压应变的多量子阱，以得到更高的微分增益，同时将发光波长保持为 850 nm。量子阱和势垒层的材料都必须十分仔细的选择，才能获得理想的应变程度，器件的生长条件也必须根据器件和可靠性进行优化。量子阱

图6：（a）收发器示意图；（b）从封装下方通过硅载片光学孔观察到的VCSEL及光二极管阵列。



的数量也需要进行选择以最大化差分增益，以及有源区材料组分的优化，通过如此严格的选择有望将差分增益加倍。

对任何一类器件来说都是如此，影响速度提升的一种障碍被清除后，往往另一种障碍会取而代之。VCSEL 当然不会例外，其威胁是寄生元件成为新的带宽瓶颈，但通过将垫电容最小化有可能避免其发生（见图 2 中 VCSEL 寄生等效电路）。在我们的 10 Gbit/s 系统设计中上述电容已经被降低到可忽略的水平，现在降低氧化物电容又变得必须，于是更少的高频调制会被分流掉。减少寄生元素，特别是氧化物电容，对激光器的频率响应具有显著的影响（如图 3 所示）。将氧化物电容减半是我们 25 Gbit/s 系统设计的目标之一。

不仅是带宽游戏

如果你通读了教科书中关于激光器行为的理论部分，你可能会发现对最大带宽发生区域的预测——即是弛豫震荡临界阻尼衰减时。根据理论，我们目前 10 Gbit/s 的系统应该能达到 22-27 GHz 的极端带宽。但由于热下降，现实中的带宽只有其一半。

决定最大带宽的一个主要项与光子寿命成反比。光电业内的许多工程师相信提高带宽最佳方法之一就是降低光子寿命。但这是一个错误的概念，至少对 VCSEL 而言是如此。

缩短光子寿命也会带来意外的副作用——在实际运行偏置时会减少弛豫震荡的阻尼。这会受到热效应，或功耗及可靠性的要求的限制，抑或同时受到二者的限制。需要注意的关键点是不充分的阻尼会降低信号的完整性，在光眼图中就会表现为超调和抖动。更糟糕的是，更短的光子寿命会增加空腔损耗，导致阈值被提高。反过来，这也会降低我们孜孜以求的差分增益。

在我们看来，正确的方法是选择合适的光子寿命，足够短到不会影响带宽，但也不会过短而影响到阈值和阻尼。对我们来说，好消息是模拟计算表明我们 10 Gbit/s 系统中的光子寿命对 25 Gbit/s 系统而言同样是一个好的选择（详见图 4）。

检验理论

基于上述的设计策略，我们进行了大量的模拟仿真计算来缩小设计参数的范围。因为许多材

LEDs科技
MAGAZINE
LEDs TECHNOLOGY CHINA

最新推出电子书(eMagazine)
LEDsChinaMag.com



[直接连结
广告商网站](#) [一点即开
想看的文章](#) [推荐朋友下载
免费的电子书](#) [申请成为免费印刷
版或电子书的读者](#) [上页、下页，
放大/缩小文章](#)

LEDs科技
MAGAZINE
LEDs TECHNOLOGY CHINA

Apr/May 2013 四/五月

ISSN: 2077-5636
ACT PeriWell
www.LEDsChinaMag.com

远程荧光粉
远程荧光粉使LED灯
光更均匀而诱人 P.16

照明软件
软件控制使照明个性
化并带来更多益处 P.19

色彩学
理解色彩学使LED更
成功(二) P.22

LED 前沿技术与应用设计

AC-LED照明产品
商机出现

技术 | Technology – VCSEL

料的特性还具有一些不确定性，在激光器的设计、制造、评估和修改过程中使用了试错法。无论如何，我们在经历了几次迭代后发现，我们器件的性能已经非常接近目标。与 10 Gbit/s 系统相比，改进的带宽特性如图 1 所示，25 Gbit/s 激光器的眼图如图 5 所示。主要关注激光器的本征参数。我们器件的寄生带宽还有进一步提高的空间，因此最终的设计可能会提供更好的性能。

我们的激光器可望促进光互连部署的增长，光互连多年来一直被认为是下一个技术突破。由于数据传输速率在不断提高，以至于铜导线不能有效应对，各种电子互连都将被光互连取代，很多人坚信其会实现。集成电路内的光互连可能还需要等待，直到硅光电能够产出高效成熟的光源工作在硅基平台上。

然而对于 IC 和线卡之间的光互连，由于其具有的诸多特点，VCSEL 光源的优势明显。包括体积小、高效率、低功耗，低制造成本等，而且它能很容易地制成一维或二维阵列倒装芯片，应用到硅、IC 和 PCB 等多种对象上。目前 VCSEL 的临界数据传输速率已终于赶超铜线，其应用将迅速铺开。

令人高兴的是，即使在我们最终完成对产品的修改之前，许多研究人员已经与我们取得联系，询问是否能在他们新的互连收发器中使用我们的 VCSEL。我们与一些外部研究人员展开了合作，将 VCSEL 以及相应的光探测器（Photodetectos）用于新型多核光纤中数据的传输（见图 6），并构建了一个四通道接收器（见图 7）。

我们已经达到可能的极限了吗？或者说数据传输速率还能更快吗，例如达到 35 Gbit/s、40 Gbit/s、甚至 50 Gbit/s？在我们看来完全有可能，只是要实现需要完全的变革，而不是慢慢演变。

必须从根本上加以改进，并引入具有更高带宽效率的新的调制方式。

上述技术的实现并不会十分简单，但要达到超快速光互连并没有不可逾越的障碍。好消息是，电互连方案正显得越来越力不从心。

笔者要感谢 IBM Thomas J. Watson Research Center 的 Fuad Doany、Dan Kuchta、Ben Lee 和 Clint Schow，为他们所提供的协作及反馈。我们还要感谢 Emcore 公司的 Chun Lei，为她在过去几年里给予我们 VCSEL 项目的巨大贡献。我们还要感谢 Albuquerque VCSEL FAB 的卓越同仁们，使该项目成为可能。OSc

扩展阅读

N Li et al. 2012 Proc. SPIE 8276 827603
A V Rylyakov et al. 2012 OFC 2012, Los Angeles, CA OTh1E.1
B G Lee et al. 2012 J. Lightwave Tech. 30 886
L A Coldren et al. Diode Lasers and Photonic Integrated Circuits, Chapter 5, John Wiley & Sons 1995

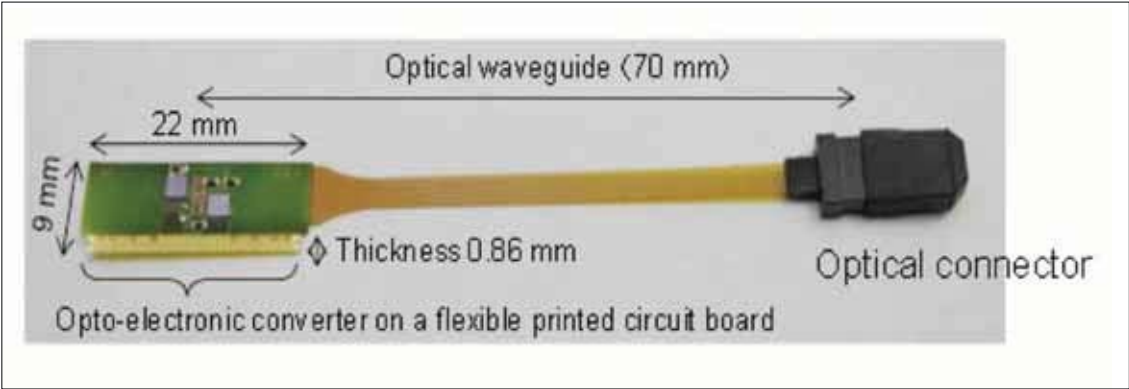


图7：使用25 Gbit/s先驱版VCSEL激光器构建的4通道25 Gbit/s收发器。

SiC 缺陷大揭秘

Yuji Asakawa, Lasertec Corporation

碳化硅 (SiC) 衬底表面的微小划痕和微坑会在外延中引入缺陷，对外延片的良率有致命的影响。采用传统的光学散射仪器很难观测到这些微小的缺陷并追踪他们造成的破坏，采用 Lasertec 公司最新的微分干涉和共聚焦探测系统则可以实现这一功能。

为减少温室气体二氧化碳的排放，满足新兴经济体快速增长的能源需求，工程技术人员需要源源不断的开发各种节能环保材料，同时不断增加各种产品的能源效率。通过一些新技术的引入，提高电子器件的效率就可以达到一定的效果。

当前主流的电子器件是硅工艺器件。硅材料制备的器件工艺成本相对较低，但是相对应的在器件效率上就无法和宽禁带半导体材料制备的高效率器件相媲美。一些成熟的提高电力转换效率的替代方案将会在多行业展开，包括了电动汽车、太阳能系统和空调系统的逆变器等。

目前仅有少数几家公司将宽禁带材料制备的二极管和三极管推向了市场。但总体上来看，这一行业仍然还处在发展时期。对于宽禁带器件来说，需要不断地提升产品质量，降低产品成本才会带来销售量的上升。只有这样才能成为主流硅工艺器件的真正有力竞争对手。

碳化硅 (SiC) 材料检测设备的引入将会为衬底和外延片的检测设定新的规范，这有助于产业化发展和产品性能提升，器件产品的良率也会得到改善。Lasertec 公司是一家总部位于日本横浜的检测设备制造商。目前公司推出的一系列检测设备包括了：主要用于 SiC 材料检测的 SICA61 系列，本篇将在下文中着重介绍；用于检测其他宽禁带材料的 TROIS 系列，在接下来的“宽禁带半导体的探测和检查”段落中会做简要介绍。

SiC 的发展趋势

目前 SiC 功率器件的市场销售量已经远超过了其最大的竞争对手 GaN——另一种主要的宽禁带材料。根据来自法国里昂的市场分析公司 Yole Développement 的预测，SiC 功率器件 2012 年销售额将达到 7100 万美元，并将在未来十年呈现持

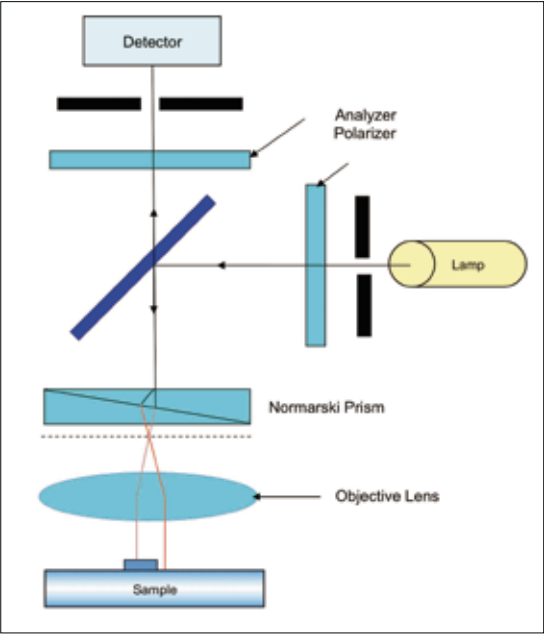
续增长态势，到 2020 年销售额将会接近 10 亿美元。在接下来的几年中，越来越多的衬底制造商将会推出用于 SiC 器件制备的 6 英寸的衬底，并且将逐渐扩大产能。2011 年的 SiC 与相关材料的国际大会透露出的信息表明，从表面上粗略上估算，从 2011 到 2015 年 SiC 衬底产能增加将会甚为可观。与此同时，器 SiC 件制造商们预计 SiC 衬底的使用量将会增长四倍以上。

这些 SiC 衬底将会用于制造各种不同类型的 SiC 功率器件产品，这些产品将会分不同阶段



Lasertec公司的SICA系列能够识别SiC衬底中深度小于1nm的划痕。

图1: Lasertec公司的SICA系列, 带有共聚焦光学系统及微分干涉。由于SiC衬底是透明的, 从背面反射的光会妨碍对样品表面形貌的观察。在我们的系统中, 这一背散射光会被共聚焦系统阻挡, 这是由于只有正入射的光才会被聚焦到物镜并穿过探测器前的狭缝进入探测器。由于受散射光的干扰小, SICA系列相对于传统的设备具有更高的分辨率和对比度。



去研发和导入量产。最早的 SiC 二极管要追溯到 2001 年, 是由一家名为英飞凌 (Infineon) 的欧洲芯片制造商发布的。那个时候 SiC 场效应管 (MOSFET) 还刚刚处在研发初级阶段。但如今美国 Cree 公司已经将这种 SiC 三极管推向了市场, 然而目前这种 SiC 三极管价格还比较高, 要想发展成为主流器件产品还需要数年的时间。

通过降低 SiC 材料中缺陷密度来提升产品质量, 这是所有的 SiC 器件制造商们一致追求的共同目标。SiC 材料中的这些缺陷不仅会导致器件性能下降, 还会造成器件故障或者失效, 这种失效既有原发性的也有使用过一段时间之后才产生的。这使得 SiC 器件的长期可靠性收到了很大的质疑。另外还有一些 SiC 器件需要克服的挑战包括了对产品良率的提升和生产成本的控制, 只有克服了这些困难和挑战, SiC 器件才能在电力电子器件市场上取得长足的发展并获取更大的商业

图2: 晶锭中以及切片和研磨过程中产生的缺陷会导致器件性能下降。

晶片制程	制程	缺陷类型
	晶体生长	位错
	切片磨抛	深划痕 浅划痕
	化学机械研磨	需要5个小时以上才能彻底消除的划痕, 难度很大
	外延生长	沿划痕产生的台阶聚并

利益。

缺陷的分类

SiC 材料中存在着三种主要类型的缺陷, 分别来源于工艺制备中的不同环节: 衬底制造中的切片工艺会造成晶体损伤; 磨抛工艺中会产生工艺缺陷; 外延生长过程中非理想的薄膜生长也会造成缺陷。所有这些缺陷最终都会导致器件产品良率的下降, 因此极其精准的探测并采取有效的策略来抑制这些缺陷是非常必要的。

通过抑制缺陷, SiC 材料质量得到提升, 器件产品良率大大提高, 会带来更大的商业利润和价值。不仅器件质量得到提升, 价格也会大大降低, 并由此带来极为可观的成本控制。目前一片普通的 4 英寸的外延片成本大约在数千美元。

工程技术人员们一直以来努力多年, 致力于提高 SiC 衬底和外延片的材料质量。他们通常所用的检测设备仅仅能观察到相对较大尺寸的缺陷, 诸如三角形、凹坑、突起之类的外延缺陷。这些缺陷通常会导致 SiC 器件原发性的失效。然而这些传统的检测设备无法探测到更细小的缺陷, 例如栅极氧化层下的微坑和划痕。这些未被发现的缺陷很有可能影响到 SiC 场效应管的长期可靠性及器件性能。

为克服这一难题, 最近我们推出了这款 SICA61 系列, 世界上首款具备高精度的微型缺陷专用检测设备。它是基于我们的两大核心技术——共聚焦光学系统和微分干涉法 (见图 1)。

采用共聚焦光学的一个最重要的优势体现在它能够准确捕捉样品表面的信息。这是因为探测器无法接收到衬底背面反射回来的光。由于搭配了微分干涉, 极细微的微坑以及较浅的划痕, 甚至于深度在 1nm 及以下, 也能够被探测到。相比之下传统基于散射光学的探测设备通常无法探测到 SiC 材料中的微小缺陷, 这些微小缺陷会对器件性能造成极大地破坏。我们在 2009 年推出了首款 SICA61, 去年我们又推出了一款更高配置的 SICA6X 来满足更高的客户需求。这是一款专为 SiC 材料设计的缺陷检测和检验设备, 适用于每一个生产环节——从晶体生长到磨抛工艺再到外延薄膜生长——这一设备提高了整个生产流程的检测效率。设备功能介绍

SiC 衬底片是从晶锭上面切下来并用磨抛设备研磨成标准规格, 这一过程会产生缺陷, 例如

如图所示的划痕（见图 2）。即使是很浅的划痕也会对外延层的质量产生很大的影响。他们会诱导产生其他类型的缺陷，诸如台阶聚并状结构，连续须状缺陷（见图 3 和图 4）。这些后续产生的缺陷严重影响了器件性能。更重要的是，在器件制备过程中，退火激活工艺及热氧化工艺都会导致划痕周围台阶聚并的进一步生长。

因此，在化学机械研磨（CMP）工艺过程中，尽可能的消除划痕是至关重要的。一种有效的途径是在工艺过程中采用我们的 SICA 系列的检测设备，它能探测到极浅的表面划痕。利用该设备探测不同磨抛工艺条件下的研磨效果，可以简化优化过程，很容易得到 SiC 外延片的最佳抛光条件。这是一步至关重要的技术改进，这体现在 SiC 是硬度极高的材料——研磨和抛光都是及其费时费力的工序。

SiC 衬底表面上另一个重要的缺陷是细小的微坑，它会缩短 SiC 场效应管的介电击穿电压时间。然而，通过在化学机械研磨（CMP）工艺过程中整平台阶聚并的方式可以减轻这一负面效应。这意味着，通过捕捉外延片表面的详细信息，我们就可以获取一条增加 SiC 器件的长期可靠性的途径。我们的 SICA 系列的检测设备可以很好的满足要求，可以检测出整个晶片表面台阶聚并的分布情况。另外该设备还可以实现在不影响台阶聚并的情况下检测到极细微的微坑缺陷。

我们的设备还有一个非常有吸引力的地方在于它还有一项对准跟踪功能，能够精确定位不同工艺过程中产生的缺陷的位置。这使得用户可以追踪衬底片当中的某一个缺陷，观察在外延生长中其周围的材料质量情况。

具体来说，对准跟踪功能可以提供三项有预见性的判断：区分何种类型的缺陷对器件的电学性能影响最大，可以容忍的缺陷最大数量是多少；判断哪种缺陷对于良率破坏是最有根源性的；对于衬底，外延片和器件当中的不同缺陷的探测和描述进行分级和归类。

我们的检测设备的独特功能已经得到了 SiC 产业界的共识。器件制造商们已经开始着手考虑采购我们的设备用于新增的检测用途。我们的 SICA 系列的检测设备已经在 SiC 供应链上发挥出了应有的作用。未来十年间，我们的设备将会被广泛采用，并在 SiC 电力电子器件行业日新月异的发展中扮演重要的角色。

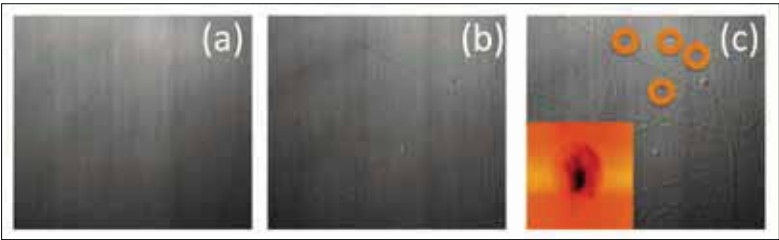


图3：在退火过程中可以观察到台阶聚并的生长。来自日本关西学院大学(Kwansei Gaku University)的Tadaaki Kaneko和他的研究团队给出了退火变化的表面形貌图。图(a), (b), (c)给出了当温度超过1500℃时，晶片上的退火变化。图(c)中插图给出的原子力显微镜图像显示，橙色区域当中的明显缺陷是微坑。

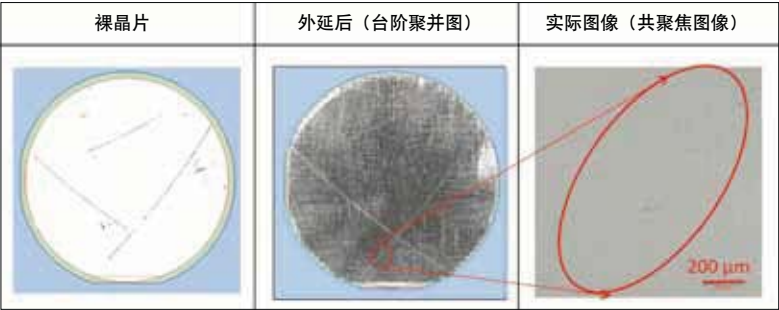
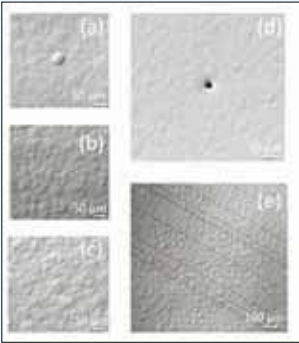


图4：衬底上的划痕会在外延薄膜上产生对良率有致命影响的缺陷，诸如胡萝卜状的须状缺陷。

作者在此对于本文章做出贡献的 Hirokazu Seki, Takeshi Higuchi 和 Genichiro Kamiyama 几位同仁，表示感谢。✉

宽禁带半导体的探测和检查

除了前边提到的 SiC 衬底和外延片的专用检测设备之外，Lasertec 公司还提供一款用于透明晶片检测的 TROIS 系列。这款设备针对宽禁带半导体的缺陷检测和分析所设计具备和 SICA 系列相同规格的配置。用户同样



SICA系列检测设备可以观察到多种缺陷，包括：(a)表面起伏上的微坑；(b)V型坑；(c)凹凸不平；(d)空洞；(e)晶片周围的裂缝。

可以在不破坏异质外延薄膜表面的前提下进行检测。这款 TROIS 系列还有一个重要的优点在于其配备有可调波长范围的光源，适用于不同类型晶片，以确保最佳检测效果。

为了满足产业化当中大尺寸晶片的需求，最新款的 TROIS33 能够适用于最大直径 8 英寸晶片的检测。晶片的检测效率可以达到 6 片 / 小时 (6 英寸片)。



用化学聚结工艺来制备 GaN 完美晶体

用钠基助剂来制备 GaN 点状籽晶,再通过化学聚结(coalescence)工艺将它们结合形成无位错的 GaN 完美晶体。

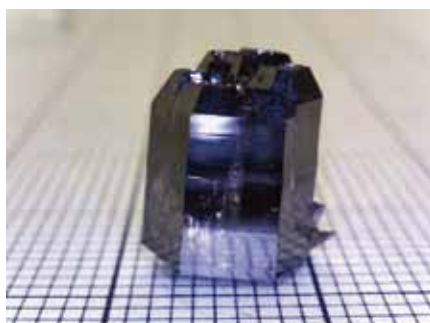
所有氮化物 LED、激光器和晶体管的制造商们都想在更大、无位错的晶体衬底上来制作它们的器件。遗憾的是,这种完美的晶体衬底至今还未问世。但日本 Osaka 大学研究者所进行的工作也许会使这种完美晶体衬底能很快地出现。

今年年初,该日本研究团队的报告称他们能够通过 GaN 点状籽晶来制备生长无位错的 GaN 晶体。现在他们还介绍了在一个不锈钢管中 3.6MPa 氮气条件下,通过对镓、钠和碳的熔融,来将一对晶体接合在一起。在 870℃ 下经过 200 小时的生长,可以聚结(coalescence)形成几个 mm 线度的无位错晶体

论文的通讯作者 Mamoru Imade 说道:“我们现在的目标是采用我们自己新开发的聚结工艺来制作生长 8 英寸的 GaN 晶体衬底”。

目前还没有任何关于这么大尺寸 GaN 晶体衬底制备的相关报道。以往制备这种宽带隙晶体材料的方法(HVPE)只能用来生长大小为 4 英寸、位错密度为约为 10^6 cm^{-2} 的晶体材料。而具有更低位错密度的晶体只能采取如热氮生长和含钠助剂的制备方法才有可能实现,但是它们只能生长较小尺寸的晶体材料。

一位来自波兰的 GaN 晶体材料开发者 Ammono 报告称,他们的热氮生长法能够生长出大小为 1 英寸、位错密度在 $5 \times 10^3 \text{ cm}^{-2}$ 的 GaN 衬底材料。然而,根据 Imade 的说法,采用这种方法的缺点是晶体生长的效率很低,并且在所生长的晶体中杂质浓度也会很高。对比下来,在过去几年中,Imade 和他的合作者们通过采用钠基助剂方法已经能在位错密度为 10^8 cm^{-2} 的籽晶



用钠基助剂方法能在点状籽晶上生长 GaN 晶体。如图所示,经过 600 小时生长形成的晶体放置在每格为 1mm 的坐标纸上。

上生长出了 2 英寸大小、位错密度只有 10^4 cm^{-2} 的晶体衬底。

然而,Osaka 大学的研究者们最近的工作重点是着手制作一对 GaN 点状籽晶。为了进行这一项工作,他们先将具有两个 1.2mm 大小且相距 0.5mm 孔洞的蓝宝石薄片叠放在生长有 $8 \mu\text{m}$ 厚、c 平面晶向 GaN 籽晶层的蓝宝石衬底上,然后再在此结构上用钠基助剂的方法来沉积生长 GaN。

点状籽晶首先在通过开孔的孔洞中形成,当这一对孔洞中的籽晶是沿着 a 晶向生长时,它们在聚结时不会在界面处产生位错。然而,当点状籽晶是沿 m 晶向生长时,则其效果并不理想,将会在聚结界面处产生空洞缺陷。

为了寻找聚结材料中的位错,该研究团队采用了 Horiba 公司的 Imaging-CL DF-100 仪器在室温条件下

对切割和抛光后的晶体进行了阴极发光成像,在成像照片中出现的任何暗点都说明在该处存在的位错引起了非辐射的载流子复合效应。

针对这两种具有不同生长晶向类型的聚结形成晶体材料,阴极发光成像揭示除了在聚结界面以外,在其它的较大区域中均没有成像暗点的出现。

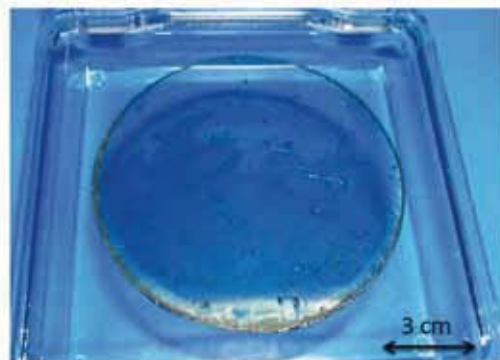
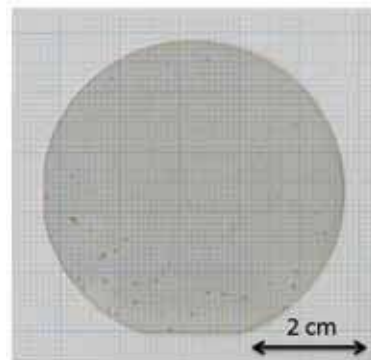
然而在靠近界面处,籽晶沿着 m 晶向生长的材料中可以看到出现了暗点。与此相反,在籽晶沿着 a 晶向生长的晶体材料中却没有发现有任何的暗点出现。

与此同时,对 GaN (0002) 用 X 射线衍射进行测量的半峰宽 (FWHM) 结果显示,沿 a 晶向聚结生长材料的晶体质量与其远离聚结边面的晶体质量同样都是优良的,然而沿 m 晶向聚结生长的晶体却并非如此。

许多研究者都认为由高质量晶体所制作的衬底由于没有位错而能提升器件的性能,但是这二者的关系至今还未被由实验完全证实。

Imade 说道:“这就是我们当前的研究课题之一”,“我们现在正在研究在这些衬底上所制作器件的性能”。

N. Dharmarasu et al. Appl. Phys. Express 5 091003 (2012)



钠基助剂方法首先由日本 Osaka 大学的研究人员开发成功,目前已经能生产出直径为 4 英寸的晶圆材料。





加入电子发射区来提高 LED 的亮度

在 AlInGa_N 和 InGa_N 配对形成的异质结中加入一个电子发射区能使 LED 具有更高的亮度和更长的耐用性，且其亮度随时间的衰减速率也将会降低。

一个中国的研究团队宣称在 AlInGa_N 和 InGa_N 异质结的 LED 结构中加入一个电子发射区就能在以下三方面来提高 Ga_N 基发光二极管 (LED) 的性能：它具有更高的发光效率，更小的亮度衰减速率以及拥有更好的抗静电性能。

添加一个电子发射区后能够使蓝光 LED 在 20mA 工作电流下的输出功率大幅增加 65%，与其最大外部量子效率相关联的电流值可从 2mA 增加到 5mA，并且该器件在经 2kV 静电放电后的完好通过率可由 10% 提高到 82%。

虽然需要为获得这些性能而付出一定的代价，但根据论文通讯作者华中科技大学的 Yanyan Fang 所言：这个代价是非常小的，“由于 AlInGa_N 是四元合金材料，需要精心控制其外延生长的参数，例如 V/III 族源的蒸汽流量”。

对于 Fang 和他的同事们而言，生长这样的结构是一件相对较为简单的工作，因为他们在外延生长紫外 LEDs 的四元合金材料上已经积累了丰富的经验。

试图加入一个电子发射区来提高可见光 LED 性能的努力可以追溯到新千年的开始时期。这种结构能够在电子进入多重量子阱区域时使其减速，由于空穴的增多而增加了这些载流子产生辐射复合的可能性，由此也降低了它们进入 P 区的机会。

第一代电子发射区是由 Ga_N 和 InGa_N 配对来形成异质结。然而，这种异质结的能带结构并不理想，它不能捕获和重新发射具有足够低能量的电子以确保它们能够被束缚在活性区。此外，Ga_N 和 InGa_N 间的晶格失配还会产生高密度的失配位错。

为了确定从采用 Ga_N /InGa_N 转

向采用 Ga_N/AlGaIn_N 来构成电子发射层所带来的好处，该研究团队对比了三种不同结构的性能：没有电子发射层的结构；具有 5 对 1.7 nm 厚的未掺杂 In_{0.08}Ga_{0.92}N 所组成电子发射层结构；电子发射层与 16nm 厚硅掺杂 Al_{0.12}In_{0.04}Ga_{0.84}N 层或具有相同厚度 Ga_N 层所形成的三明治结构。

这三种 LED 的外延结构都是在蓝宝石衬底 2 微米厚的 Ga_N 层上进行生长，随后加工步骤是：2μm 厚的硅掺杂层，电子发射层结构，具有有 12 个 In_{0.21}Ga_{0.79}N 量子阱的有源区，p 型掺杂的电子阻挡层，p 型 Ga_N 层和一个重掺杂的接触层。在将蓝宝石衬底晶圆减薄至 90μm 厚度后，再将其切割成 300μm 见方的 LED 芯片。

Fang 解释道：“量子阱的数量是根据 20mA 电流时对其输出功率的优化结果”，“我们没有研究量子阱数目和发光性能衰减之间是否有关，但我确信合适的量子阱数量能够增加对电子的捕获率，并以此来降低其发光性能的衰减速率”。

这些 LED 器件的电流 - 电压特性曲线表明，电子发射层降低了 LED 的正向电压，这可能是由于电子在进入活性区前的扩散性能得到了提高。具有 AlGaIn_N/ InGa_N 电子发射区 LED 器件的正向电压为最低，它具有更大的导带偏置值。在 30V 的反向偏置还揭示了 AlGaIn_N/ InGa_N 电子发射区结构的另外一个优点：较低的漏电流，这是因为它具有较低的位错密度所致。

漏电流降低的原因通过对上述三种不同半成品样品进行原子力显微镜成像所证实。仔细观察经过活性区生长后的外延晶圆，可以发现在 AlGaIn_N/ InGa_N 电子发射区结构中的位错坑



密度是 $1.9 \times 10^8 \text{ cm}^{-2}$ ，与此相比，在 InGa_N/Ga_N 和作为标准参照用的 LED 结构电子发射区的位错坑密度则分别为 $2.6 \times 10^8 \text{ cm}^{-2}$ 和 $3.2 \times 10^8 \text{ cm}^{-2}$ 。

在 AlGaIn_N/InGa_N 电子发射区结构中位错坑的尺寸为 95nm，与此相比，另外两个样品则为 125nm。在驱动电流为 20mA 时，具有 AlGaIn_N/InGa_N 电子发射区结构 LED 的输出功率为 21.8 mW，而与此相比，具有 InGa_N / Ga_N 的电子发射区和标准参照结构的 LED 的功率输出则分别只有 17.3mW 和 13.2mW。

采用 AlGaIn_N/InGa_N 电子发射区还有助于减小 LED 器件发光性能的衰减速率，这可能是由于电子的运动速度的降低而减少了它们扩散，使得在大驱动电流下的只有较少的电子能扩散进入到 p 区。

引入 AlGaIn_N/InGa_N 电子发射区可以大幅度减少因静电放电造成对器件损伤的机率。在 5kV 高压的冲击下，这种 LED 器件的完好通过率可达到 70%，而与此相比，其它两种类型的 LED 则几乎完全失效。

AlGaIn_N/InGa_N 电子发射区所具有的优点可以很快推广应用到其它类型的 LED 器件上，Fang 说道：“我们正在计划尝试在紫外 LED 中引入这种电子发射区的设计，看看是否能够来提升紫外 LED 的发光效率。”

J. Zhang et al. Appl. Phys. Express 5 112101 (2012)





采用印刷工艺来实现硅上 III-V 族激光器的晶圆级集成

采用印刷工艺能在新的材料衬底上制作 GaAs 激光器，这将推动硅光子学和高密度数据存储技术的发展。

一个国际性的研究团队已经开发了一种晶圆级的印刷工艺，即先将外延 GaAs 器件结构转移到硅晶圆上，再将其加工形成激光器。

Fabry-Pérot 脊型波导激光器可以产生 824nm 的连续波激光，其最高工作温度可达 100℃，并具有超过 60mW 的输出功率以及大于 3GHz 的调制速率。

由 Tyndall 国家研究院 (TNI)、爱尔兰、Semprius 以及 Seagate 公司等组成的研究团队坚信，他们的这种技术将有助于硅光子学技术的发展，同时也将会推动高密度硬盘驱动产业的进步。

高密度硬盘驱动业需要激光光源能够向一个集成等离子体激元近场传感器的波导耦合提供 10mW 以上的功率，因为这样可以使其数据的存储密度提升到 1Tb inch² 以上。

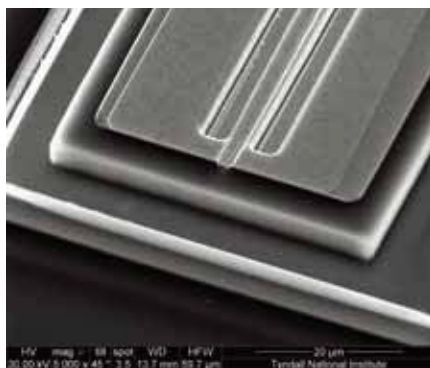
已有多种方法可以在硅衬底上制作形成 III-V 族激光器，包括直接进行外延生长以及各种键合技术。例如，Intel 在 2006 年曾报道过如何将 InP 基激光器芯片通过熔融键合到绝缘体上硅 (SOI) 衬底上。在最近，德国已启动了 NAsP 项目，旨在通过外延生长在硅沟槽中形成 III-V 族激光器。

然而，根据 Tyndall 国家研究院论文的通讯作者 Brian Corbett 所言，他和他的同事们所采用的方法在某些方面是非常独到的。

Corbett 这样解释道：“可以在晶圆上采用光刻对准图形的方法来一次加工制成所有的激光器单元”。

他补充道：这种方法使 III-V 族材料能得到高效率的利用，并能适应 III-V 族晶圆和主体硅晶圆之间在尺寸上的差异。

此外，该研究团队的这种技术在原则上可将多种不同器件芯片结构转移到新的衬底上，可以形成复杂的集



采用一种弹性体印章 (elastomeric stamp) 先将 GaAs 器件结构阵列转移到硅晶圆上，再经过加工形成输出功率大于 60mW 的激光器。

成电路组合。并且此技术并不局限于向硅衬底晶圆上的转移，它同样可以用于 AlTiC 衬底上，该种材料已被广泛用于硬盘驱动产业中。

该研究团队在《自然光子学 Nature Photonics》杂志所发表的论文中这样写道：“将激光器与在 AlTiC 衬底上制造读写磁头进行直接的集成整合，将能以合适的成本来应用热助磁记录技术”。

研究人员所开发的激光器的结构特征是具有一个 1μm 厚度的 Al_{0.95}Ga_{0.05}As 释放层，它可以通过氢氟酸腐蚀来去除，这样就可使用一个弹性体印章 (elastomeric stamp) 来将 100μm × 400μm 的 GaAs 单元阵列转移到硅晶圆上，再将其通过 Van der Waals 力键合到主体硅晶圆上。

Corbett 强调：“发现这么棒的键合方式真是一个巨大的收获”，“当相邻的原子靠近时，Van der Waals 力就会起作用，因此需要有一个十分干净和平整的键合界面”。

Corbett 说道：这种转移工艺的材料使用效率很高，“在一个 100mm 直径的晶圆上可以获得近 200,000 个单元”，“原则上说，在每个单独的激光器件周围我们只需要设置 10μm 宽的空白‘街道’，由于这个‘街道’是由相邻的器件所共享，再加上每个激光器

件‘单元’的尺寸为 350μm × 100μm，这样一来只有 12% 的面积是浪费的”。

在将这一激光器件单元转移到硅晶圆上之后，工程师通过等离子刻蚀方法来制作激光反射镜面，以形成 370μm 长的共振腔体。应用上述工艺方法可以制作分别具有 3μm (单横轴模式) 和 6μm (多横轴模式) 脊型波导宽度的两种激光器，

在脊的顶部形成 P 型欧姆接触，而 n 型欧姆接触则会形成由于刻蚀形成的凹槽处。

这些激光器的阈值电流为 17mA，镜面斜率为 0.8W A⁻¹，带宽超过 3GHz。

Corbett 说道：“我们所使用的设计并没有对激光器的高速运行性能进行优化”。他还解释道：对器件架构进行调整进而增加其带宽将是一件较为简单的事情。

制作在硅衬底上激光器的热阻为 20-40KW⁻¹，这与在 GaAs 衬底上制作这种激光器的热阻相近。使用硅材料衬底可改善对热量的管理能力，因为硅材料具有三倍于 GaAs 材料的热导率。然而人们通过有限元模拟发现只有当热源与硅材料的距离小于 3μm 时，这一在热导率上的优势才会得以实现，不过在该团队开发的激光器中这一距离实际为 4μm。

来自 Tyndall 国家研究院的 Corbett 和他的同事们目前正与 Seagate 公司合作，共同参与一个由 Marie-Curie 赞助的产业-学术合作及途径 (IAPP) 项目，称之为 COMPASS。该项目是旨在提升激光器的可靠性及其在高温下的工作性能。Corbett 说道：“我们还有一个将其他 III-V 族材料和硅光子学技术进行整合的开发计划”。

J. Justice et al. Nature Photonics DOI: 10.1038/NPHOTON.2012.204





纤巧型 LED 可产生强烈的定向发射

诸多市场呼唤衬底发射的微型 LED

一支由爱尔兰廷德尔国家研究院 (Tyndall National Institute) 的工程师率领的研究团队制作成功一种具有抛物面反射镜的纤巧型蓝光发射 LED。

这项吸引了 InfiniLED 公司 (位于爱尔兰科克) 和剑桥大学积极参与的合作项目声称: 其全新 LED 可发射一种强烈且相对较窄的光束, 适合于广泛的应用领域。它们包括用于空间控制型细胞刺激的亚微米级发射器, 用于把光信号传送至远端地点的光纤系统, 以及采用塑料光纤并基于 LED 的各种数据通信形式。

本文的第一作者——来自爱尔兰廷德尔国家研究院的 Brian Corbett 详细介绍了此类 LED, 并认为这款抛物面形状的纤巧器件是独一无二的: “它不仅解决了许多与 LED 发光相关的问题, 同时还拥有像素化、低发散、低串扰和高带宽等附加优势。”

2008 年, Corbett 和来自廷德尔国家研究院的同事们报告了一种基于 GaAs 的类似器件, 当时的目的是尝试提高 LED 的光提取效率。

Corbett 解释说: “传统的光学器件和抛物面反射器为我们提供了灵感。”他承认, 当面对实际器件时, 近似工作是必不可少的。“我们采用的是截断抛物线 (truncated parabola) 和平面光源。”

该研究团队所开发器件的制作过程始于在独立式的 n 型掺杂 GaN 衬底上进行 LED 结构的 MOCVD 生长。

其包括一个 $2\mu\text{m}$ 厚的硅掺杂层; 5 个 1.5nm 厚的压缩应变 InGaIn 量子阱 (由 9.6nm 厚的 GaN 势垒加以分离); 和一个厚度为 99nm 的锰掺杂层 (包括一个重掺杂接触层)。

器件是采用一个直径 $8\mu\text{m}$ 的部分反射钯盘 (其还提供了 p 型触点) 制

作的。运用电感耦合等离子体刻蚀至 $6.3\mu\text{m}$ 深度, 从而形成了具有 $20\mu\text{m}$ 直径的单独台面 (individual mesas)。

刻蚀工艺过程中的受控抗腐蚀可产生期望的台面形状, 而且增添 SiO_2 薄膜实现了侧壁的钝化。一种粘接金属提供了至个别 LED 或 LED 灯串 (含 14 个 LED) 的触点, 而在衬底减薄至 $100\mu\text{m}$ 之后, 将增加一个 $80\mu\text{m}$ 厚的 SiO_2 层以形成抗反射涂层。

与制作 LED 的常用平台蓝宝石相比, 用于此类器件的衬底 GaN 其成本要昂贵得多。不过, Corbett 认为这种额外的成本是可以接受的, 因为能在其他地方实现节约。“封装成本通常是最大的一部分。我们的 LED 不仅具有高发光效率, 散热效率也很高, 这些方面的处理要求随之而降低, 因此如果从应用的整体层面来考虑的话, 可实现的节省将是十分巨大的。”而且, Corbett 预计: 随着这种材料的开发活动不断取得进展, GaN 衬底的成本将会逐步走低。

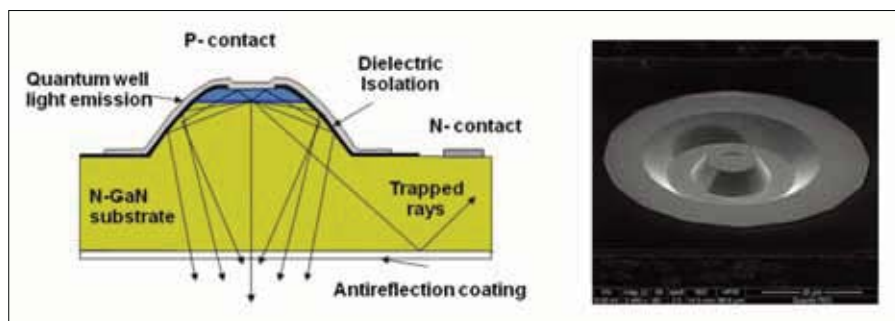
当采用一个数值孔径为 0.5 (收集角为 $\pm 30^\circ$) 的透镜来收集光线时, 发光波长为 470nm 的单个 LED 可产生 4 倍于不定型触点 (unshaped contact) 的功率。当采用 10mA 电流 (对应于 20kA cm^{-2} 的电流密度) 驱动时, LED 能产生 0.25mW 的功率。虽然可以采

用更高的电流密度进行驱动, 但这会引起压降, 从而导致发光效率下降。根据该研究团队的介绍, 或许可以通过给器件增设一个电流阻挡层来应对这一问题。

另外, 该团队还研究了一个含有 14 个 LED 的 LED 灯串的特性。在 2.1V 电压条件下, 它们仅产生 5nA 的漏电流, 意味着不存在与表面复合或分路泄漏 (shunt leakage) 有关的弱点。此外, 还对该团队的微型 LED (microLED) 之数据传输能力进行了分析研究。测量结果表明: 一个其输出由透镜收集并耦合至塑料光纤中的 LED 具有 500MHz 的小信号带宽, 而对含有 14 个器件的群组通过几厘米的自由空间传送数据所进行的研究则显示: 信号传输的无误差数据速率可高达 500Mbit/s 。

Corbett 解释说, 目前该团队正在由欧盟资助的“光神经计划” (Optoneuro project) 中使用这些 LED 来激励神经单元。“与该项目中的合作伙伴一起, 我们正在制作 CMOS 驱动型可寻址元件阵列。我们计划扩展此阵列的尺寸。”他预计, 由于该光源具有很高的精度, 因此这种 LED 将会涌现出众多的新兴应用。☞

P. Maasant et. al. Appl. Phys. Express 6 022102 (2013)



内置于衬底之中的纤巧型 LED 具有抛物面反射镜, 其能增加光提取效率并从器件实现定向发射。



广告索引

Advertisers & Web Index



Advertiser	广告商名称	网址	页码
Aixtron SE	德国爱思强股份有限公司	www.aixtron.com	IFC
COMPUTEX TAIPEI		www.ComputexTaipei.com.tw	IBC
CrystALN		www.crystal-n.com	23
EV Group		www.evgroup.com/compoundsemi	15
IQE plc		www.cn.iqep.com	BC
Beijing NMC Co., Ltd.	北京北方微电子基地设备工艺 研究中心有限责任公司	www.bj-nmc.cn	3

www.compoundsemiconductorchina.net

行政及销售办公室

Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan,
Kowloon, Hong Kong
Tel: 852-28386298

UK Office (英国办公室)
Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200

Publisher (社长) - China
Adonis Mak (麦协林)
Adonis@actintl.com.hk

Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

Editor in China(中国版编辑)
Sunnie Zhao (赵雪芹)
sunniez@actintl.com.hk

Sales Director (销售总监)
Mark Mak (麦协和)
markm@actintl.com.hk
Sales Director-Taiwan

销售人员 Sales Offices

Asia (亚洲)
Mark Mak (麦协和)
markm@actintl.com.hk
Tel: 852-28386298

Singapore (新加坡)
Joanna Wong
triplesinternational@gmail.com
Tel: 65-63395596 / 65-90626227

China (中国)
Michael Tsui (徐旭升)
michaelt@actintl.com.hk
Tel: 86-755-25988571

US (美国)
Janice Jenkins
jjenkins@brunmedia.com
Tel: 724-929-3550

Shanghai (上海)
Judy Huang (黄作美)
judyh@actintl.com.hk
Tel: 86-21-62511200

Tom Brun
tbrun@brunmedia.com
Tel: 724-539-2404

Beijing (北京)
Oasis Guo (郭镜园)
Oasisg@actintl.com.hk
Tel: 86-10-64187252

Europe (欧洲)
Robin Halder
robin.halder@angelbc.com
Tel: +44 (0)2476 718970

Taiwan (台湾地区)
Monica Liu (刘方美)
monica@arco.com.tw
Tel: 886-223965128 x 204

Shehzad Munshi
sm@angelbcl.co.uk
Tel: +44 (0)1923 690215

Korea (韩国)
Lucky Kim
semieri@semieri.co.kr
Tel: 82-2-574-2466

Jackie Cannon
Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

Shaping the Future



COMPUTEX

TAIPEI

JUNE 4 - 8, 2013

www.ComputexTaipei.com.tw

Taiwan
The Global Stage for ICT



Venues:

TWTC Nangang Exhibition Hall

TWTC Exhibition Halls 1 & 3

Taipei International Convention Center

Organizers:



TAITRA

TCA

网址：www.cn.iqep.com



全球领先的 半导体 外延片 制造商

IQE 生产先进的半导体衬底和外延片，并应用于当今高科技领域中。

射频产品：

HBT、pHEMT、BiFET、BiHEMT。

光电产品：

VCSEL，边射型激光器，发光二极管（LED）、
超高亮度发光二极管（UHB LED），
多结聚光光伏（CPV）太阳能电池。

电子产品：

硅，硅锗合金，硅层上覆锗，
MEMS，Sensors。

请立即联系IQE 以获知详情。

IQE二十多年的外延片代工制造经验，将为您带来独特的竞争优势。

亚太营业部：

电子邮件：nhayafuji@iqep.com

电话：(65) 9138-8526

[代办处: scistar@263.net]

[代办处: (86) 10-689-10068]