

化合物半导体



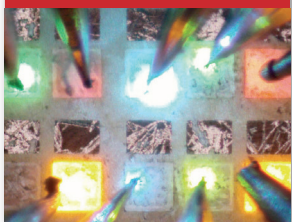
• CHINA

2020年2/3月

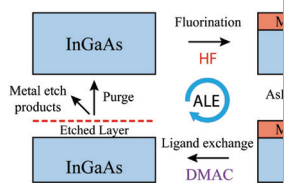
SiC和GaN市场



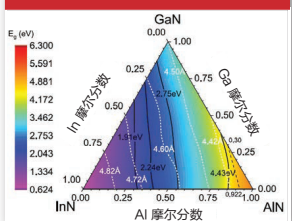
全色单片microLED



热原子层刻蚀



立方体GaN



光刻机简化 面向 5G 的 pHEMT 生产

注册已经开始了



2020

Electronic Design Innovation Conference

电子设计创新大会

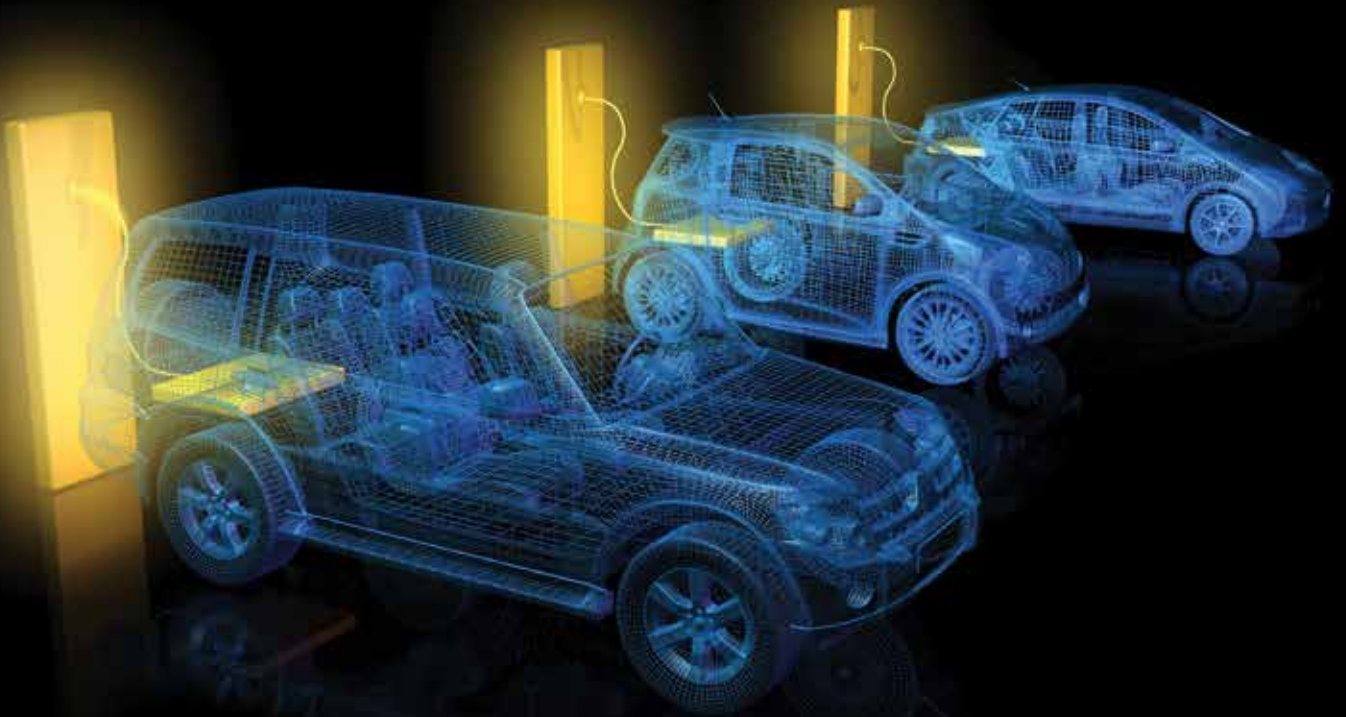
2020年秋季
国家会议中心，北京，中国

访问www.mwjournallchina.com/edicon注册参会

- ▶ 5G/先进通信
- ▶ 毫米波技术
- ▶ 放大器设计
- ▶ 电磁兼容/电磁干扰
- ▶ 低功耗射频和物联网
- ▶ 前端设计
- ▶ 电源完整性
- ▶ 雷达和国防
- ▶ 射频和微波设计
- ▶ 信号完整性
- ▶ 仿真和建模
- ▶ 测试和测量



www.mwjournallchina.com/edicon



实现下一代碳化硅功率器件最佳的性能
为全球大趋势提供新的解决方案

AIX G5 WW C

- 电动汽车：车载充电器，逆变器
- 基础设施：充电桩
- 再生能源：太阳能和风能
- 工业应用：马达驱动器，电源
- 配电管理：HVDC

发现全新碳化硅外延量产工具
实现单片机的性能和多片机的成本



Made
in
Germany



AIXTRON

info@aixtron.com
www.aixtron.com

封面故事 Cover Story

14 步进式光刻机简化5G市场的 pHEMT 生产
Stepper streamlines pHEMT production for 5G markets

有几项工艺技术正在在毫米波频段中获得成功而一争高下。其一是可用于手机应用的先进 RF CMOS 工艺，常用于设计集成前端，包括低噪声放大器、开关和功率放大器。另一种是先进的 GaAs pHEMT 工艺，它的形式是具有 0.15 μm 栅长的增强型 pHEMT，与 CMOS 竞争工艺相比，其噪声指数较低、功率效率较高，而且在其他方面旗鼓相当或者更胜一筹。

本文介绍通过引入 248 nm 步进式光刻机实现高度均匀的微型 pHEMT 的高良率制造。

- Barry Lin, Chao-Min Chang, Cliff Yang; WAVETEK 微电子公司

编辑话 Editor's Note

04 Yole 预测外延设备市场将发生巨大变化
Yole Forecasts Big Changes In Epitaxy equipment Market

- 赵雪芹

业界动态 Industry

05 Soitec 开发创新型衬底 InGaNOS
Soitec develops innovative InGaNOS substrates05 Ouster 推出低成本高分辨率 32 通道激光雷达传感器
Ouster announced a low-cost and high-resolution 32-channel LIDAR sensor06 欧司朗新型近红外激光助力自动驾驶
Osram's new short-range infrared laser assisted autonomous vehicles06 吴越半导体氮化镓项目落户无锡先导产业园
GOETSU SEMICONDUCTOR GaN project settled in Wuxi Lead Industry Park07 台积电与意法半导体合作开发氮化镓
TSMC and STMicroelectronics cooperate on GaN

关于《化合物半导体》

《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。

About Compound Semiconductor China

Compound Semiconductor China (CSC) is the 'sister' title to Compound Semiconductor - the world's most respected and authoritative publication. It is also the unique and authoritative publication dedicated to the Compound Semiconductor industry in China, introduce advanced global technology information and manufacturing experience, support the growth of the industry in the China market. Our content covers the technology development of crystal characteristic, design of IC structure, and materials, equipment, software, metrology, facilities for manufacturing, as well as market analysis & trends.



扫一扫
免费下载电子书

08 汽车市场将推动SiC和GaN的进一步增长

Automotive market will drive further growth in SiC and GaN

技术Technology

19 彩色的芯片级microLED显示

Colourful chip-scale microLED displays

- Hoi Wai Choi, Wai Yuen Fu, Hao Lyu, 香港大学

23 新型热原子层刻蚀技术制造创纪录性能的极小型InGaAs FinFET

Novel thermal atomic layer etching technique yields incredibly small InGaAs FinFETs with record-breaking performance

- Wenjie Lu, Younghee Lee, Jesús Del Alamo, Steven George;
麻省理工学院和科罗拉多大学博尔德分校

27 非接触电计量：削减成本和缩短时间

Non-contact electrical metrology: trimming costs and slashing time

- Marshall Wilson, SEMILAB SDI

32 平衡电荷以提升性能

Balancing charges to boost performance

- Alexander Bolotnikov, Reza Ghandi, Peter Losee, Sacey Kennerly, Ravisekhar Rajtu;
通用电气公司

科技前沿 Research Review

37 立方体GaN：应对绿光能隙问题的解决方案？

Cubic GaN: a solution to the green gap?

38 重新定义钠助熔剂法

Refining the sodium-flux method

39 缩小绿光激光器的线宽

Narrowing the linewidth of the green laser

40 广告索引 Advertisement Index

关于雅时国际商讯 (ACT International)

ACT 雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品——包括杂志和网上出版物、培训、会议和活动——为跨国公司与中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan. www.actintl.com.hk



Yole 预测外延设备市场将发生巨大变化

根据 Yole 市场报告“Epitaxy Growth Equipment for More Than Moore Devices”: 2019 年用于制造“超越摩尔定律”器件的外延设备市场价值接近 9.4 亿美元, 预计到 2025 年该市场将超过 60 亿美元, 其中, 金属有机化学气相沉积 (MOCVD) 设备超过 50 亿美元, 高温化学气相沉积 (HT CVD) 设备约 10 亿美元, 分子束外延 (MBE) 设备不足 1 亿美元。

MOCVD 是化合物半导体材料制备的关键技术, 广泛用于多种薄膜材料的制备, 如 GaAs 和 GaN, 是制造传统 LED、microLED、激光二极管的关键设备。

尽管硅是目前最主要的基材, 市场份额超过 80%, 但 GaAs、GaN、SiC 和 InP 等替代基材在“超越摩尔定律”行业中势头正盛, 因此对应的外延设备市场也呈现增长态势。

GaN 材料是继硅衬底之后的主要外延市场, 主要由 GaN LED 器件驱动。目前, 整个 LED 行业正在向更宽广的多样化发展, 朝更专业的 UV LED 和以砷化镓衬底为基础的 IR LED 扩展。同时, LED 制造商正在开发新型 mini/microLED, 用于满足下一代显示器的需求。业界希望 microLED 显示器也可以应用到智能手机、AR/VR 及电视等更多产品中, 这无疑将重塑现有的外延晶圆片市场。

SiC 衬底已经在电力电子市场中找到了商机。尽管价格很高, 但 SiC 在高电压应用方面优势显著, 因此, 被认为是一些 MOSFET 和二极管理产品的优先技术选择。

此外, 激光二极管代表另一个快速增长机会, 因为消费行业大量采用了 EEL (边缘发射激光器) 和 VCSEL (垂直腔面发射激光器), 比如激光雷达、3D 传感等。激光二极管一般在 GaAs 或者 InP 衬底上面加工制造, 它们也在侵入外延生长市场。

Yole 预计, 随着手机从 4G 向 5G 过渡, GaAs 仍将是 sub-6GHz 的主流技术。因为天线板空间减少以及采用 MIMO 技术, 从而对于功率位准和线性度要求日益增加, GaAs 是唯一能够满足这些要求的技术。

迄今为止, 外延设备市场主要是由传统 LED 和功率应用驱动的。但是由于之前中国政府补贴导致 GaN LED 产能严重过剩, 预计传统 LED 对应的 MOCVD 设备投资未来几年会很有限。

除了传统 LED 以外, MOCVD 还有一些全新的潜在机会, 比如 microLED 将是一个巨大的机会。microLED 对于外延的要求, 在缺陷和同质性方面比传统 LED 更加严格, 因为 microLED 的管芯一般小于 $< 10\mu\text{m}$, 其致命的缺陷更小, 因此, 大于 $1\mu\text{m}$ 的缺陷密度不能超过 $0.1/\text{cm}^2$ 。据此需要按照可靠的路线图来改善 MOCVD 设备, 包括需要更严格的洁净室操作条件, 更高级别的自动化和晶片清洗等。

MOCVD 设备市场可能还会受到 MBE 技术的影响。因为在良率和均匀性方面, MBE 可以带来更大的优势。有些化合物半导体器件, 如 VCSEL, microLED 及高频 5G 射频器件, 可能会过渡到 MBE 技术。

此外, MOCVD 制造商正试图开发新的 MOCVD 技术, 以进入目前主要使用 HT CVD 的 SiC 市场。

综上所述, MOCVD 供应商正在寻找新的增长市场: microLED, EEL, VCSEL, SiC, 5G 射频器件……几种外延设备未来的竞争可能会更激烈。

赵雪芹

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao

sunniez@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

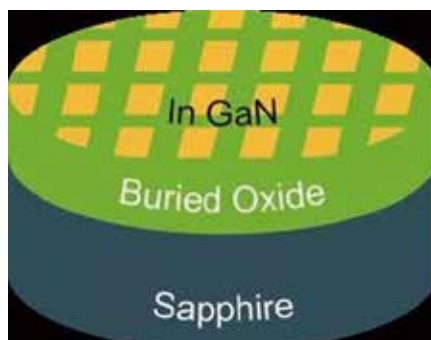
Tel: +44 (0)2476 718970



Soitec 开发创新型衬底 InGaNOS

InGaNOS 是一种创新型松弛 InGaN 优化衬底，适用于红绿蓝 (RGB) μ LED 应用。一个像素由三个 LED (红色、绿色和蓝色) 组成。而到目前为止，仅绿色和蓝色 LED 可以构建在同一衬底上，且绿色 LED 在其中表现效率较低，红色 LED 则需要特殊的材料完成构建。

为了解决上述难题，Soitec 开发了创新型衬底 InGaNOS (以蓝宝石为衬底的氮化镓)，这是一种应用于 μ LED 的创新型松弛 InGaN 优化衬底。这种独特的松弛 InGaN 模式针对微米



级以下的高性能红色和绿色 microLED，最终实现红色、绿色和蓝色的 μ LED 在同一晶片上的集成。

在微米尺度上，InGaNOS 比磷化

物具有更高的红色效率，将被广泛用于车载显示器。据 Yole 2017 年预测，InGaNOS 的总体有效市场在 2024 财年将超 400 万晶圆片 (150mm 晶圆片)。Soitec 将进一步致力于 InGaNOS 的研发，以实现批量生产。

以设计和交付创新型衬底与解决方案，赋能客户产品，缔造美好生活为使命，Soitec 持续专注于研发，不断丰富其第三代化合物半导体产品线。通过为行业提供创新的科技与产品解决方案，Soitec 立志推动全球产业共同前行。OSc

Ouster 推出低成本高分辨率 32 通道激光雷达传感器

作为一家致力于自动驾驶汽车、机器人和测绘等领域的高分辨率激光雷达领先提供商，Ouster 推出全球具成本优势的 32 通道激光雷达传感器 OS1-32。OS1-32 激光雷达传感器通过广为接受的成本价格，为研究人员、机器人专家和其它商业应用提供 Ouster 高分辨率数字激光雷达技术，从而加速感知系统的开发和部署。

Ouster 的坚固耐用、结构紧凑的

高分辨率激光雷达传感器产品家族又添一员大将——OS1-32 传感器，专为实际商业部署而设计，其测距范围可达 120 米。与目前市场在售的任何一款高分辨率激光雷达传感器相比，OS1-32 传感器的尺寸与重量更小，这使其能够独占鳌头。

Ouster 首席执行官兼联合创始人 Angus Pacala 表示：“要想将计算机视觉从简单的避障功能扩展至更先进的

感知能力，或将项目从研发转化到商业落地，以合理的价格获得更高分辨率的优质传感器对厂商来说，变得至关重要。OS1-32 激光雷达传感器正是满足了客户的这一关键需求。”

除了 OS1-32 传感器的问世，Ouster 还推出了新的模块化径向整流罩，用于解决 OS1 系列激光雷达传感器的定制安装问题。OS1 继续提供独立操作所需的常规径向翅片盖设计。而对于希望为机器人、安防、汽车和无人机的应用程序创建自定义集成的客户，Ouster 将共享机械和热设计要求，以确保其传感器能安全、可靠和高性能地运行。

Ouster 现已正式接受 OS1-32 订单，首批传感器已于 11 月下旬发货，商业应用的定价为 8,000 美元 (批量订购可提供折扣优惠)，针对非营利性研究机构的定价为 6,000 美元。更多信息请登陆 www.ouster.com。OSc



欧司朗新型近距红外激光助力自动驾驶

自动驾驶离我们还有多远？未来几年，要实现自动驾驶广泛应用，仍有法律和技术上的问题需要解决。目前，汽车制造商和移动服务提供商正努力实现这个愿景，在此过程中，自动驾驶汽车需要更全面、更可靠地检测周围环境。这意味着，传感器例如激光雷达（光探测和测距，LiDAR）的数量和布局，变得尤为关键。

作为激光雷达的市场领导者，欧司朗光电半导体通过先进技术，一直致力于这个领域应用的创新。近日，欧司朗推出新的红外激光 SPL DP90_3，该组件专为激光雷达系统的高分辨率近场探测而开发，向自动驾驶再迈进一步。

关于自动驾驶，目前存在一个广泛的共识，只有融合了激光雷达、雷达和相机系统的传感器，才能为完全自动驾驶提供足够的安全。在不同的场景下，以上每种技术各有优缺点，但总体而言，这些技术融合得越好，车辆在交通中行驶就越安全。以激光雷达系统为例，它能在行驶过程中实时生成高分辨率的三维信息。

远程激光雷达用于探测车距约 250 米以外的物体，而汽车周边的实时环境则必须由中短程激光雷达捕捉。中短程激光雷达可以覆盖车距约 90 米的范围，因此包括高速公路上的行车路况、城市交通状况，均一览无遗。



SPL DP90_3 是欧司朗用于激光雷达应用的光电产品组合的最新产品。图片来源：欧司朗



在近距激光雷达应用中，可以对实时的车辆环境进行扫描。图片来源：欧司朗

SPL DP90_3 是新型单通道脉冲激光器，光束质量得到大幅提升，尺寸只有 0.3 毫米 x 0.6 毫米，有利于系统制造商的紧凑设计。该组件的输出效率约达 30%，有助于降低系统运行总体成本。不仅如此，该组件适用于拍摄汽车周边环境，为后续系统分析提供高分辨率图像。

欧司朗光电半导体可视化与激光部门总经理兼副总裁 Jorg Strauss 表示：“目前我们正在进行一些开创性的研究和决策，决定哪些组件将应用于自动驾驶的哪些系统。欧司朗在研发生产激光雷达系统专用红外激光器方面有多年的经验，感谢客户的高度信任，我们也会继续凭借卓越的产品质量，进一步巩固在自动驾驶领域的市场地位。SPL DP90_3 组件为客户提供了更多的选择，助力客户实现自动驾驶的愿景。”

吴越半导体氮化镓项目落户无锡先导产业园

近日，总投资 150 亿元的无锡先导集成电路装备与材料产业园签约仪式顺利举行。仪式上作为产业园的首个落户项目，总投资 37 亿元的吴越半导体氮化镓衬底及芯片制造项目也正式签约。

此次先导集团建设全国首个集成电路装备和核心材料产业园，携手业界知名公司共建化合物半导体国产自主创新供应链，合作研制新型定制化、差异化的设备、零部件和材料，形成具有产业特色的集成电路特色装备与材料的产业生态。

无锡先导集成电路装备与材料产业园项目规划占地 700 亩，总投资 150 亿元，拟分 3 期进行建设。整个产业园以总

部大楼、特色 IC 设计孵化器、专用装备基地、高端材料区、特色工艺区进行布局。

吴越半导体氮化镓衬底及芯片制造项目为首个落户无锡先导集成电路装备与材料产业园的项目，主要进行 2-6 英寸氮化镓自支撑单晶衬底及 GaN-On-GaN 功率芯片、射频芯片的研发和生产。项目总投资约人民币 37 亿元，计划用地 50 亩，全部建成投产后，不仅能够打通从材料到芯片到器件的整个产业链，创造年 30 亿元的销售额，还能够填补无锡市在化合物半导体原材料领域的空白，提升我国半导体事业的发展水准。

台积电与意法半导体合作开发氮化镓

近日，台积电宣布，将与意法半导体合作加速氮化镓制程技术的开发，并将氮化镓分立元件与集成电路导入市场。透过此合作，意法半导体将采用台积电的氮化镓制程技术来生产其氮化镓产品。

与传统的硅功率半导体相比，氮化镓优势十分明显，例如，在大功率工作时能效更高，使寄生功率损耗大幅降低。氮化镓技术还可以设计更紧凑的器件，让目标应用具有更好的外形尺寸。此外，氮化镓器件的开关速度是硅器件的 10 倍，同时工作峰值温度更高，这些稳健强大的材料特性使氮化镓非常适合不断发展的 100V 和 650V 区间的汽车、工业、电信和特定消费类等各种应用领域。

意法半导体汽车与分立器件事业部总裁 Marco Monti 表示：“作为要求苛刻的汽车和工业用宽带隙半导体技术和功率半导体领域的领导者，意法半导体看好加快氮化镓工艺技术的开发交付，把功率氮化镓和氮化镓 IC 产品推向市

场，所带来的巨大机会。台积电是值得信赖的代工合作伙伴，唯有他们才能满足意法半导体目标客户严格的可靠性和开发规划的独特要求。这个合作项目补充了我们在法国图尔工厂生产与 CEA-Leti 合作开发的功率氮化镓的产能。氮化镓是功率和智能功率电子产品以及工艺技术的下一个重大创新。”

台积电业务开发副总裁张晓强（Kevin Zhang）博士说：“我们期待与意法半导体合作把氮化镓功率电子技术带入工业和汽车功率转换系统应用中。台积电领先业界的氮化镓制造专业技术，结合意法半导体的产品设计和汽车级认证资质，将大幅提高工业和汽车用电源转换能效，使其变得更加节能环保，并有助于加快汽车电动化进程。”

意法半导体预计 2020 年稍晚将提供功率氮化镓分立式元件的首批样品给其主要客户，并于之后数月内提供氮化镓集成电路产品。☞



你在寻找 MICRO LED 的解决方案吗？

Then look no further! From passivation layers to TCOs, metals and multilayer reflectors (DBRs) Evatec has the answer. Our thin film production solutions offer the highest uniformity and process stability including capability for high aspect ratio deposition. Simply contact our local Evatec office to find out more.



To find out more please contact
T: +86 21 8019 7660
E: infochina@evatecnet.com
Or visit www.evatecnet.com/markets/optoelectronics

ADVANCED PACKAGING • SEMICONDUCTOR • OPTOELECTRONICS • PHOTONICS • THE THIN FILM POWERHOUSE

强化新技术的一个好方法是展示它比当前的技术能够好很多。这正是宽禁带功率器件先驱们所使用的策略。多年来，他们一直在展示更高效的电力转换所带来的显著节能效果，以及有益的影响，包括减少电费账单和增加太阳能电池板的可用输出。

然而，现在这个行业有一个全新的甚至更好的故事要讲，这是一个肯定会吸引公众想象力的故事。它将一个弱小者变成了明星，这里的主角是 Venturi（文丘里）赛车队，这是一个预算远远低于许多竞争对手的赛车队。经过几个跟不上步伐的赛季之后，车队的速度一直在提升，2019 年 3 月，它在方程式电子级比赛中的首次胜利引起了轰动。这次胜利的秘密是什么？那就是采用了罗姆（Rohm）半导体公司生产的全 SiC 功率模块的新型卓越技术。

罗姆半导体公司功率系统总监 Aly Mashaly 在 2019 年化合物半导体国际会议（CS International）的主题演讲中，讨论了这个获奖模块的详细信息及其带来的好处。在 3 月 26-27 日在布鲁塞尔举行的这次会议上，Mashaly 透露：使用 SiC 替代硅的好处，并不仅限于为电池提供更大的功率。事实上，它们将部件的尺寸减小了 30%，并且把重量从 15 公斤减少到仅仅 9 公斤。这些改进源于可以使用较小的无源组件的机会，这具有极高的价值，这就允许将模块放置在汽车内的理想位置，从而实现更好的操控性。

Venturi 尝试采用 SiC 电力电子产品的时间相对较短。在第二赛季（2014-2015）时，它在其方程式 E 级赛车中采用过全硅模块。在第三赛季中，该模块就演变为硅 IGBT 和 SiC 二极管的搭配，而从第四赛季开始，它使用了 SiC 二极管和 SiC MOSFET 的组合。

最初，Venturi 的汽车配备了一台 200kW 的逆变器，工



汽车市场将推动 SiC 和 GaN 的进一步增长

由于在汽车行业的销售增长，SiC 和 GaN 的收入将增加到数十亿美元

——Richard Stevenson



得益于Rohm的SiC模块，Venturi在Formula E赢得了2019年3月的第一场比赛。

作频率为 16kHz。对于产生 220kW 输出的逆变器，用 SiC 替代硅电子器件，使得开关频率提高到了 24kHz。最大功率效率提高 1.3% 以上，最高效率提高 1.1%。然而，这些数字并没有显示出切换到 SiC 的真正好处。在比赛期间，汽车在各种不同的负载下运行，而在部分负载下，SiC 功率电子器件的效率比硅可以高出 5% 以上。

SiC 的优势不仅有益于赛车，还有益于所有电动汽车。Mashaly 解释说，对于装有 33kWhr 电池的汽车，切换到高性能电子组件可以将驾驶距离从 159 公里提升到 177 公里，这个距离是通过

电池电量从 100% 减少到 10% 来进行评估。另外一种说法就是，较小的电池可以提供相同的驱动范围。鉴于电池的高成本，这可以实现总支出成本的减少。

欧洲一路领先

化合物半导体国际会议还提供了许多的其他演讲，让代表们进一步了解了宽禁带功率电子器件不断增长的市场，以及与器件设计和生产相关的进步。这其中就包括了 Yole Développement 高级分析师 Hong Lin 对电动和混合动力汽车市场的



罗姆半导体公司动力系统总监Aly Mashaly在CS国际会议上做主题演讲，详细介绍了在Formula E赛车的动力模块中用SiC替代硅的好处。

年将达到1000多万，而到2024年将超过2500万。所有形式的汽车都将出现增长，包括轻混合动力车、全混合动力车、插入式混合动力车和电池驱动的电动汽车。

宽禁带功率电子器件在DC-DC转换器、主逆变器、发电机和车载电池转换器中都存在着机会。根据Lin的说法，从硅转换到SiC器件可以将电池电压从400V提高到800V，并且可以增加驱动的里程范围。

在轻度混合动力车中，电子设备将电池的12V输出

转换为48V，这可以用于空调、制动和电动助力转向。Lin说，这项任务是“GaN的完美目标”。

基板问题

关于SiC和GaN功率器件的所有市场今天所处的位置，以及未来几年的预期，IHS Markit的首席分析师Richard Eden给出了综合分析。他提出的预测表明，到2018年，全球SiC的总收入约为5亿美元，到2020年将翻一番，到2026年将攀升至近50亿美元。相比之下，2019年全球GaN功率器件的销售额将达到约1.5亿美元，并将在2028年之前升至18亿美元。

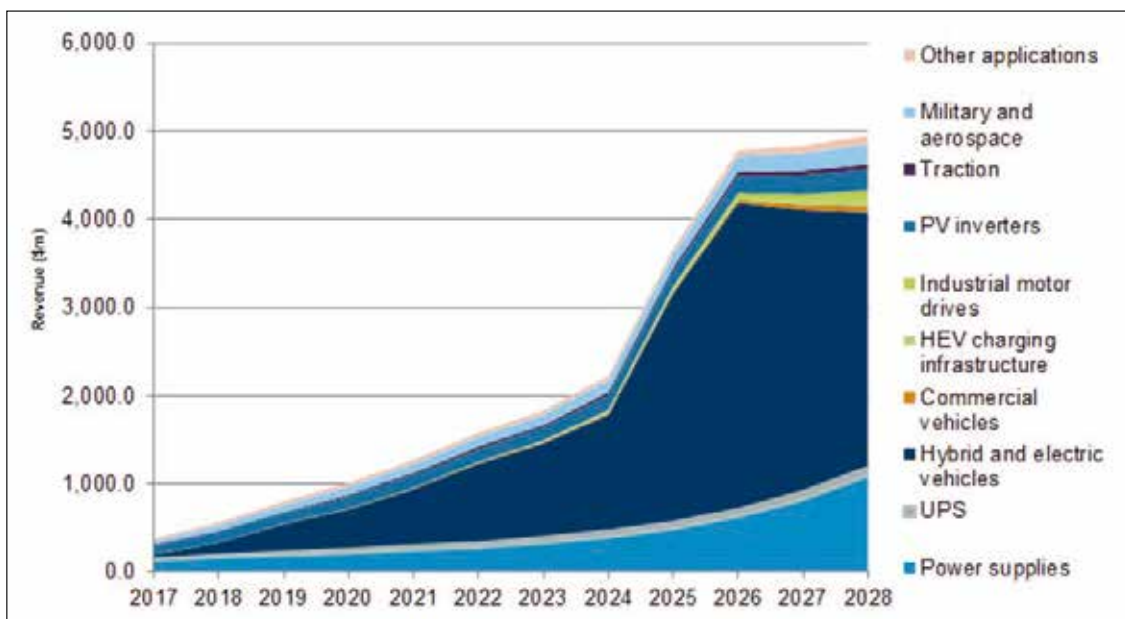


图1. IHS Markit预计，由于SiC在电动汽车中越来越多的部署，这种宽禁带材料市场将大幅增长。

SiC 器件的两个重要市场之一是光伏逆变器，这个市场在早期成功部署 SiC 后有所下降，但它目前已再次上升，另外一个市场就是电源的功率因数校正。但这两个部分都将远远小于电动汽车和混合动力电动汽车，汽车市场将在未来几年占据最大的份额。

Eden 并认为 SiC 不会对牵引、工业电机驱动或风力涡轮机产生重大影响，因为当前处理所有这些应用中的问题，“你需要数百安培，而不是几十安培，” Eden 说。

SiC 市场的一个主要问题是材料供应。虽然许多基板供应商已进入市场，包括道康宁杜邦，II-VI 先进材料，Norstel，昭和电工和住友，但 Eden 认为还需要更多。Wolfspeed 仍然占据主导地位，英飞凌科技和意法半导体最近通过谈判达成供应协议，用来保证基板供应。

Eden 指出，基板已经从 4 英寸转变到 6 英寸，此举有望将成本降低约 50%。然而，由于良率有所下降，这一承诺尚未完全实现。

SiC 器件的结果令人鼓舞。现在有数万亿小时的器件现场经验，数据表明 SiC 二极管和晶体管没有可靠性方面的问题。更重要的是，这些器件的制造商们已经可以符合 JEDEC 和汽车 AEC-Q101 标准。

另一个进步是 SiC 产品组合的扩展。厂家已经推出 SiC MOSFET 和 JFET，可以工作在更低的电压下，例如 900V，800V 甚至 650V。这种转变使 SiC MOSFET 能够与具有相同额定电压的硅超结 MOSFET 进行直接的对接。

GaN 的晶圆和外延片市场的动态与 SiC 工业非常不同。“大多数 GaN 功率器件都是在硅上生长的，因此衬底供应不是问题。制造这些器件的生产商可以利用外延片供应商的服务，但这种情况并不常见，” Eden 说，相反，大部分 IDM 和代工服务生产都采用内部的外延。

大部分的硅上 GaN 生产都采用 6 英寸晶圆，产量在缓慢增加，而 8 英寸硅基 GaN 则尚未正式开始。根据 Eden 的观点，GaN 的替代基础尚未取得很大进展。虽然由于激光二极管市场的崩溃，体 GaN 基板价格的下降有助于其增长，但由于该技术的首要先驱 Avogy 的崩溃，对这种方法的兴趣受到了很大的冲击。同时，其他替代基板——蓝宝石，SiC 和陶瓷晶圆（例如由 Qromis 制造的陶瓷晶圆）都已经可以提供性能上的优势，但与

硅上 GaN 相比，这些仍然被认为是不必要的昂贵。

在器件方面，GaN 晶体管现已大规模生产，部署在服务器和电信功率供应，以及电源适配器和充电器中。汽车系统供应商也在关注这项技术，正在考虑将该技术用于车载充电器和 DC-DC 转换器中。

印刷晶体管

增加 GaN 功率技术的能力和商业影响的一个选择，是将其与硅 CMOS 结合起来。在 X-Fab，研究人员一直在开发这样的工艺，项目经理 Ralf Lerner 在其演示中详细说明了这一点。

Lerner 认为，GaN 和 CMOS 集成的优势包括：减少互连距离和损耗，从而提高性能；更小的外形尺寸；减少功耗；以及降低成本。

根据 Lerner 的说法，这种集成的形式有两种实现方法。一个是单片集成。然而，当在 CMOS 上执行此操作时，面临的挑战是解决材料和热预算中的不兼容问题；当在 GaN 上进行时，由于仅限于简单的逻辑电路和缺乏 GaN 的 PMOS，所实现的技术就很落后。替代的异质集成可以通过直接晶圆键合来实现，这可能受到芯片尺寸和晶圆直径限制的影响，或者可以通过微转移印刷来实现，而这正是 X-Fab 采用的方法。

X-Fab 的工程师从一个密集的源晶圆开始，并使用弹性体印模将分立的器件阵列转移到目标晶圆。蚀刻晶体管下方的硅有助于器件的移除，通过快速拾取提供高粘附力，缓慢释放从而产生弱的粘附性，这有助于印刷工艺的进行。最终通过晶圆上的金属化来完成异构集成。

使用仅为 5μm 厚外延制作了器件，在栅极 - 漏极间距为 17μm 的晶体管上测量得到 1800V 下

选择性衬底去除甚至可以实现更高的电压。通过首先去除缓冲层下面的硅，然后再通过 PVD 添加 15 μm 厚的 AlN 膜，最后是 2 μm 厚的铜膜，目前已经达到 3kV 的数值。Medjdoub 和他的同事们正在与安森美半导体合作，将这种方法应用于 4 毫米宽、常关、并能够提供 10A 或更高电流的工业级器件中。

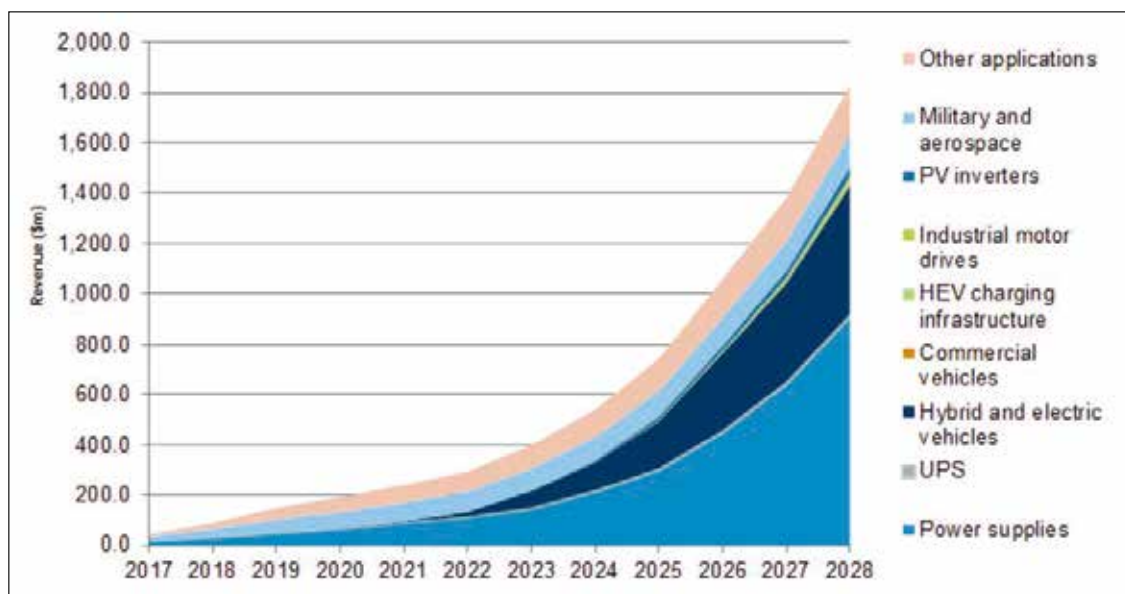


图2. IHS Markit预计，全球GaN器件市场将在未来十年内起飞。

产生的漏极电流仅为 $1\mu\text{A}$ 的结果。根据 Lerner 的说法，击穿主要取决于横向栅极 - 漏极间距，而不是缓冲层的厚度。

这种印刷方法也存在缺点。其良率取决于比传统方法更多的因素，因为它受到源晶圆质量，目标晶圆和印刷良率的影响。印刷成本和材料损失之间也存在权衡。然而，这种印刷方法也有许多优点。Lerner 指出：它允许优化 CMOS 和 GaN 工艺；它提供芯片和晶圆尺寸方面的灵活性；并且它实现了晶圆级的低欧姆金属化，这有助于散热。

提高阻断电压

对于 1kV 或更高的阻断电压，硅的主要竞争对手是 SiC。但是，由于硅上 GaN 技术的各种进步，GaN 也可以在这个区域中工作。这些进步包括外延生长的改善和选择性地去除硅。Farid Medjdoub 在主题演讲中进行了这两个选项的讨论。

Medjdoub 通过支持横向 GaN 器件开始了他的演讲，这种横向结构是更常见的架构。他认为其优点包括最高的电子迁移率和最佳的性价比。

实现更高阻断电压（例如 1kV 或更高）的挑战是需要更厚的缓冲层，这会增加晶圆翘曲和缺陷密度，同时损害可靠性。通过利用 Allos 半导体公司的生产无碳缓冲层专业知识，所有这些问题都得以解决。对于具有多个中间层的 $6.6\mu\text{m}$ 厚的缓冲层，硅上 GaN 外延片具有仅 $23\mu\text{m}$ 的凹陷，而直至 1kV 的电压，材料中的载流子的陷阱都很

低。“垂直击穿电压为 1400V，这是目前最先进的技术，” Medjdoub 说。

他还评估了 EpiGaN 的材料，其总厚度仅为 $5\mu\text{m}$ 。使用针对 650V 应用进行了优化的参考缓冲层，该异质结构上的测量显示出高达 1.2kV 电压下的极低陷阱。“这是另一个可以通过硅上 GaN 达到 1200V 的例子，” Medjdoub 认为。

选择性衬底去除甚至可以实现更高的电压。通过首先去除缓冲层下面的硅，然后再通过 PVD 添加 $15\mu\text{m}$ 厚的 AlN 膜，最后是 $2\mu\text{m}$ 厚的铜膜，目前已经达到 3kV 的数值。Medjdoub 和他的同事们正在与安森美半导体合作，将这种方法应用于 4 毫米宽、常关、并能够提供 10A 或更高电流的工业级器件中。测试结果表明到 3kV 仍有很低的捕获，表明替换硅不会引起额外的捕获效应。

人工智能的优势

功率器件生产期间，需要检查外延片进行质量控制。人们通常使用明场，暗场和微分干涉对比来识别和分类表面上的缺陷。但是掩藏在下面的缺陷怎么办呢？

根据 Nanotronics 的解决方案架构师 Shivanui Lyer 的说法，这些可以通过紫外光致发光来暴露出来。在她的演讲中，她展示了各种各样的缺陷，这些都是通过不同激发波长的紫外光致发光得到的。

对缺陷进行分类既费时又棘手，人工智能的使用有望简化和改进这一过程。Nanotronics 采用

了这种方法，研究了人工智能的能力，并将结果与操作人员获得的结果进行了比较。当他们发现差异时，进一步的调查往往显示出人的错误。“我们很激动。我们取得了超过人类的成果，”Lyer 说。

优质的 SiC 衬底

由于对 SiC 衬底的需求很高，因此该产业能够从每个晶圆获得高良率是非常重要的，这样才能确保尽可能多的高质量器件进入市场。

Revasum 的首席技术官 Robert Rhoades 认为，实现这一目标的一种方法，是使用单晶圆加工工艺和机器人操作。他声称，与批量方法相比，这可以实现更高的精度，更高的可靠性，并最终提高良率。“良率是关键，”Rhoades 说。“它远超过人们在其他方面的担忧。”

Revasum 的单晶圆工具已用于抛光基板。他们采用固定磨料 (a fixed abrasive) 的研磨 (grinding) 方法。据说这会实现比基于批量的抛光研磨 (batch-based lapping) 方法小得多的基板亚表面损伤，批量方法采用不固定磨料 (loose abrasive)，会产生更多的亚表面损伤。请注意，采用固定磨料研磨时材料的去除速度要快得多，因此多晶圆工具的产能并不像人们预期的那样显着。



Yole Développement 的高级分析师 Hong Lin 预测，到 2020 年电动和混合动力电动汽车的销量将攀升至 1000 多万辆，到 2024 年将超过 2500 万辆。这些增长将会出现在各种形式的车辆：轻型混合动力车，全混合动力车，插电式混合动力车和电池驱动的电动车，这必将大大刺激 SiC 和 GaN 器件的销售。

单晶圆工艺的另一个好处是在抛光过程中，Rhoades 描述其研磨液和残渣就像“微细混凝土”一样，不太可能粘附到基板上。这意味着，采用批量方法时磨料和残渣可能在卸载过程中在晶圆上干燥的情况，不会发生在单个晶圆上，其主要原因是受益于湿进，湿出的工艺过程。

目前充分利用每片基板非常重要。对 SiC 晶体管和二极管的需求正在增加，必须通过高质量的产品来满足市场的进一步增长。对于 GaN，这又是一个略有不同的故事。

对于 GaN，它的销售额更小，但同样也有一个美好的未来。要了解它有多好，并获得所有宽禁带器件的最新进展，请确保您参加 2020 年的化合物半导体国际会议 (CS International)。

专利组合

另一个关于 SiC 市场的观点来自 Knowmade 的 Rémi Comyn。他开展了一项专利态势分析，为不同的公司提供了排名，其中日本电装 (Denso) 公司排在前面，拥有 79 个专利族 (专利族是为了保护单一的发明，在多个国家 / 地区提交的一组专利)。排名中的下一个是富士电机，67 个，其次是丰田汽车和三菱电机，分别为 45 个和 42 个。相比之下，SiC 功率器件的两个名头最大的公司，WolfSpeed 和罗姆，分别只有 35 个和 29 个专利族。

拥有最多专利的公司是那些对汽车市场最感兴趣的公司。对于这个应用，专利申请表明最有希望的器件是沟槽 MOSFET，而不是平面器件。

通过搜索专利申请，Comyn 已经确定了来自中国大

陆和台湾的几家正在开发 SiC MOSFET 技术的公司和机构。这其中包括：北京世纪金光公司有 13 项发明涉及平面 MOSFET，沟槽 MOSFET 和 MOSFET 集成的肖特基二极管；中国中车拥有 16 项发明，包括与 Dynex 半导体公司合作开发的自对准平面 MOSFET，栅极氧化物和沟槽 MOSFET；中国电子科技大学，有 18 项发明涉及自对准平面 MOSFET，沟槽 MOSFET，栅极氧化物和 MOSFET 集成的肖特基二极管；国家电网有 9 项发明涉及平面，沟槽和超结 MOSFET，栅极氧化物和 MOSFET 集成的肖特基二极管；而台湾瀚薪科技共有 7 项发明，涉及平面和沟槽 MOSFET 以及 MOSFET 集成的肖特基二极管。

步进式光刻机简化 5G 市场的 pHEMT 生产

引入 248 nm 步进式光刻机，可以实现高度均匀的微型 pHEMT 的高良率制造。

Barry Lin, Chao-Min Chang, Cliff Yang; WAVETEK 微电子公司



5G 网络的推出正在紧锣密鼓地进行之中。因此，假如您有幸生活在一个刚刚部署了 5G 网络的区域里，就将有机会享受高数据速率传输和服务容量的增加。5G 的额外优点是超低的延迟（毫秒级别），这将实现其前身无法促成的多种新型应用，例如：自动驾驶汽车和实时工业连接的广泛实施。

为此，在毫米波频率范围内分配了几个频段，旨在充分地利用 5G 通信所具备的主要特性（见图 1）。实际的频段分配因国家而异，这取决于可用和可重新分配的频率资源。但是一般情况下，对于 5G 毫米波系统的早期部署来说，24.25 - 29.5GHz 和 37 - 43.5GHz 范围内的频率是最有希望被采用的。

有几项工艺技术正为在这些毫米波频段中获得成功而一争高下。其一便是可用于手机应用的先进 RF CMOS 工艺。如今，具有 20nm 或 22nm 节点特征尺寸的电路常用于设计集成前端，此类前端包括低噪声放大器、开关和功率放大器 (PA)。另一种选项是先进的 GaAs pHEMT 工艺，它的形式是具有 0.15 μm 栅长的增强型 pHEMT，与 CMOS 竞争工艺相比，其噪声指数较低、功率效率较高，而且在其他方面旗鼓相当或者更胜一筹（详见表 1）。

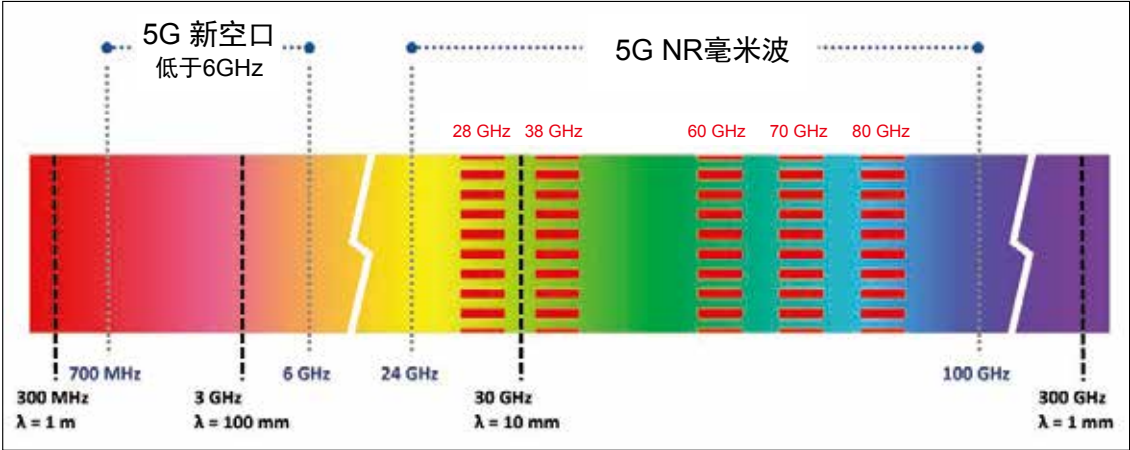
DUV 步进式光刻机的优势

用于实现栅长为 0.15 μm （或更小）的 pHEMT 的传统方法是电子束光刻工艺。不过，这种方法的缺点是产量低、成本高，因而不利于大批量生产。

为了克服这些不足，我们在 WAVETEK MICROELECTRONICS CORPORATION (UMC 的一家子公司，简称 WTK) 的团队采用了我们母公司 UMC 的先进光刻工艺。利用这一点，使得我们成为使用深紫外 (DUV) 步进式光刻机的领先商业 GaAs 晶圆代工厂。我们用此方法来制造大批量生产环境中增强型 (E-mode) pHEMT 的 0.15 μm 栅极。这使得我们的 pHEMT 技术（在生产中使用 KrF 248 nm 步进式光刻机）成为面向未来 5G 毫米波的单片式微波集成电路 (MMIC) 的少许可行候选方案之一，而此类 MMIC 的制造必须仰仗成熟、大批量、低成本的生产能力。

MBE 或 MOCVD 工艺可以用来形成 pHEMT 的异质结构，该异质结构具有一个由二维电子气

图1. 5G通信的电磁频谱。



Items		22FDX	ED15-01
Vds [V]		0.8	5
BVgd [V]		-	12
f _T [GHz]	n-FET	347	100
	p-FET	275	
f _{MAX} [GHz]	n-FET	371	320
	p-FET	299	

表1. 0.15μm E-pHEMT (ED15-01) 和 22nm SOI CMOS (22FDX) 的主要参数比较。数据来自 Hoentschel 等所撰 ISTE OpenScience, pp.6, London, UK, 2019。

体形成的高迁移率传导沟道。在这些外延片上，我们增添了漏极 / 源极欧姆接触（由一种 AuGeNi 合金形成）和一个蘑菇形的肖特基栅（也被称为 T 形栅，见图 2）。这个在源漏整体蚀刻槽 (recess-etched trough) 的顶部生成的栅是形成高质量、增强型 pHEMT 的关键。必须对凹入的栅区进行精密的蚀刻，以确保在晶圆上实现均匀的阈值电压分布，并控制晶圆至晶圆再现性。

在化合物半导体器件生产中，转向使用步进式光刻机技术的公司，我们并不是第一家。对于长度 $\geq 0.25\mu\text{m}$ 的栅极，i-line 光学步进式光刻

机已经使用了几十年。但是，这种形式的步进式光刻机不能生产 $0.15\mu\text{m}$ 及更小尺寸的栅极，传统上与此领域相关联的只有直写式电子束光刻工艺。这种方法能够在多种产品之间切换，因而提供了灵活性，但是仅限于小批量生产。

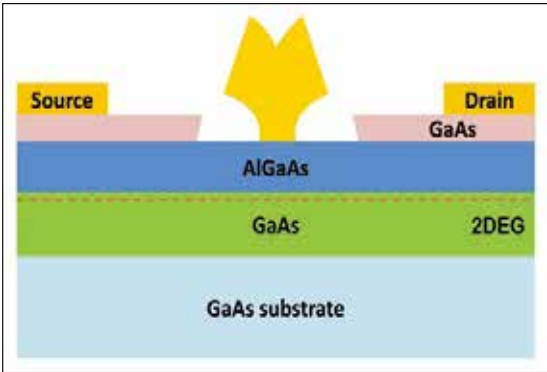


图2. 典型的 E-mode pHEMT。

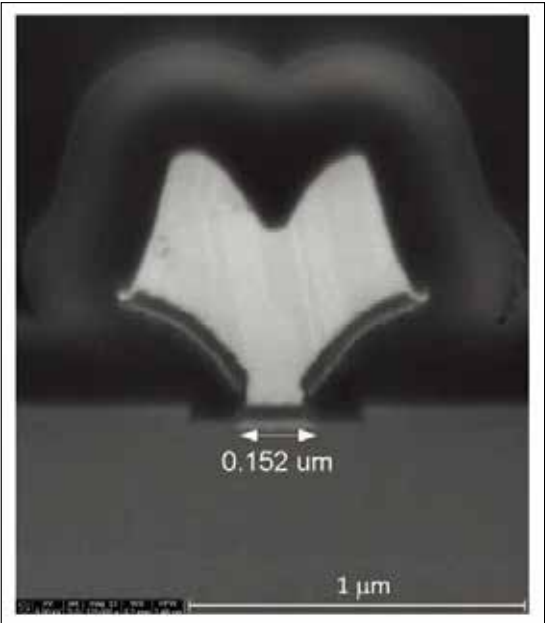


图3. 通过DUV步进式光刻机光刻工艺制作的 $0.15\mu\text{m}$ 栅的扫描电子显微镜横断面图像。

为了在 6 英寸 GaAs 晶圆代工厂内运用 0.15 μm pHEMT 技术实现 MMIC 的成本效益型批量生产, 我们已转向采用 DUV 步进式光刻机 (图 3 展示了一款利用扫描电子显微镜成像的典型器件)。大批量生产始于 2018 年, 在 2019 年 IMS 会议上, 我们在向同行展示这种可随时投产的技术时, 引起了极大的关注。

所有 pHEMT 的一个重要特性是其阈值电压。就我们的增强型器件而言, 阈值电压约为 0.3 V。为了确定均匀度, 我们使用探针对一片经过加工的晶圆进行了映射。结果显示: 标准偏差仅为 13mV (见图 4), 该数值与我们采用标准 i-line 光学步进式光刻机生产的 0.25 μm pHEMT 技术不相上下。高均匀度凸显了我们的 DUV 步进式光刻机光刻工艺和栅蚀刻工艺出色的栅阈值电压可控性。

广泛的评估

为了评估运用我们的新工艺所取得的良率改善, 我们使用实验机掩模 (test vehicle mask) 由一片 6 英寸晶圆制作了 20 多万个分立的耗尽型 pHEMT。芯片探查测试表明: 漏极漏电流的分布处于严格受控状态 (见图 5)。这些测量是在耗尽型 (D-mode) pHEMT 上进行的, 此类 pHEMT 具有 -0.7 V 的中值夹断电压 (在 4 V 漏电压和 -1.3 V 栅电压下), 这深入到亚阈值区达 0.6 V。非常小的亚阈值漏电流变化突出显示了严格受控的阈值电压。通过采用该新工艺, 晶圆良率超过了 98%。

在我们具有 75 μm 栅叉指 (gate fingers) 的 E-mode pHEMT 上进行的测量表明: 在 0.9 V 的栅源电压下, 漏源电流为 400 mA/mm, 而最大外征跨导在 0.72 V 栅源电压下为 880 mS/mm (见图 6)。额外的考察研究显示: 漏栅击穿电压超过 12V, 典型截止频率为 100 GHz, 而最大振荡频率高于 300 GHz。

我们绘制了最大振荡频率与不同漏偏置值下的栅电压的函数关系图 (见图 7)。

能够在高击穿电压条件下实现高的最大振荡频率, 这突显了我们的技术在 5G 微波通信中发挥效用 (一直到高达 43 GHz 的频率) 的巨大潜力, 即使在采用 5 V 电源的情况下也不例外。

对于接收端的低噪声放大器来说, 一项关键的要求是低噪声指数。我们进行了一次频率扫描,

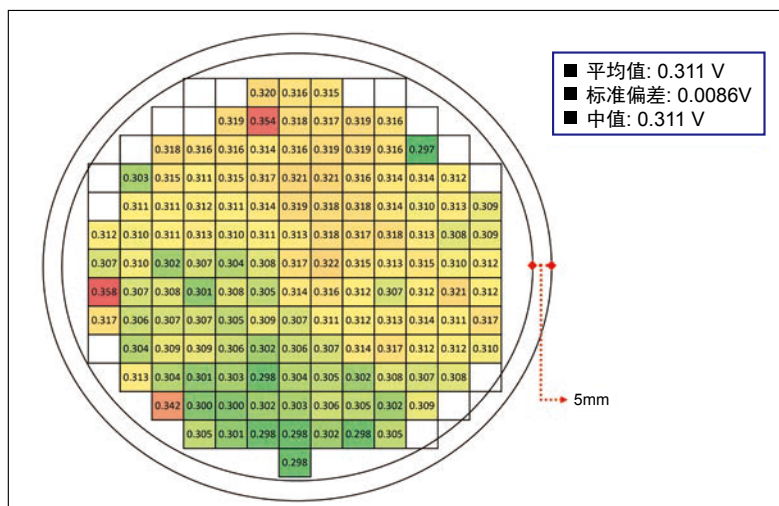


图 4. 典型 0.15 μm E-pHEMT 器件在 6 英寸晶圆上的阈值电压晶圆映射。

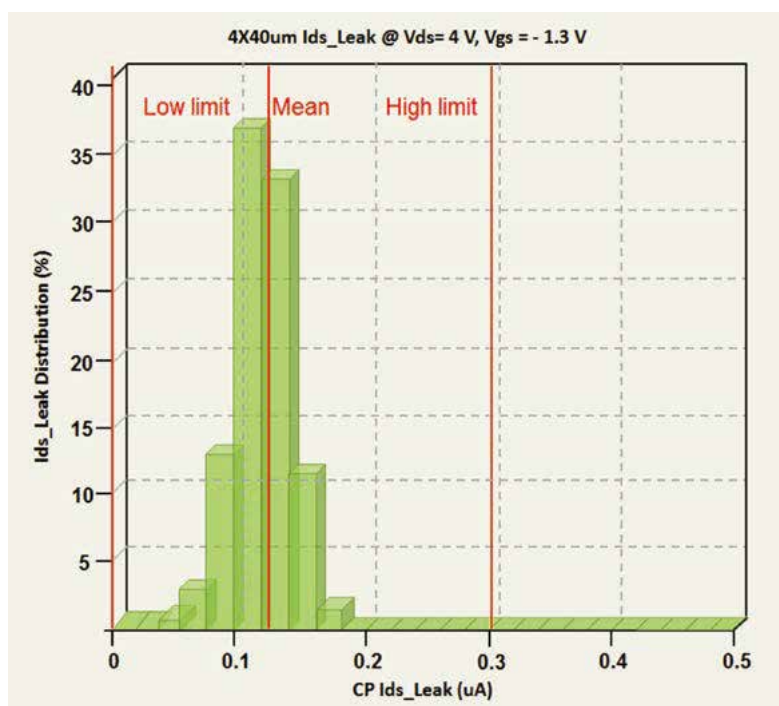


图 5. WTK 公司在技术开发中使用的 0.15 μm D-pHEMT 器件中严格受控的亚阈值漏电流 (I_{ds_Leak}) 的直方图。

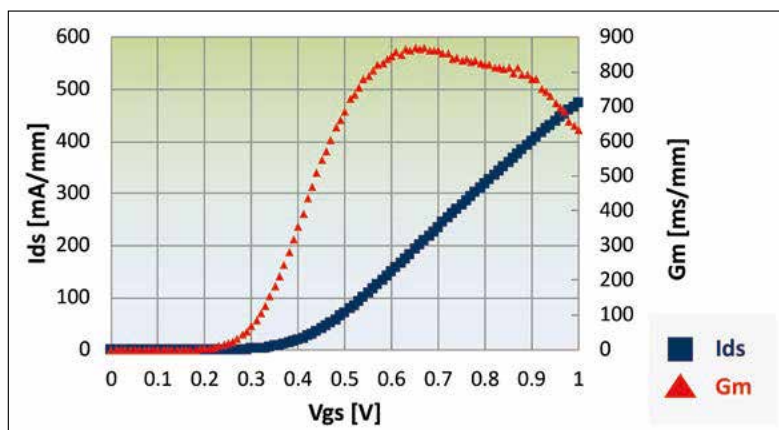


图 6. WTK 公司具有 4 个 75 μm 栅叉指的 0.15 μm E-pHEMT 的 DC 传输曲线。

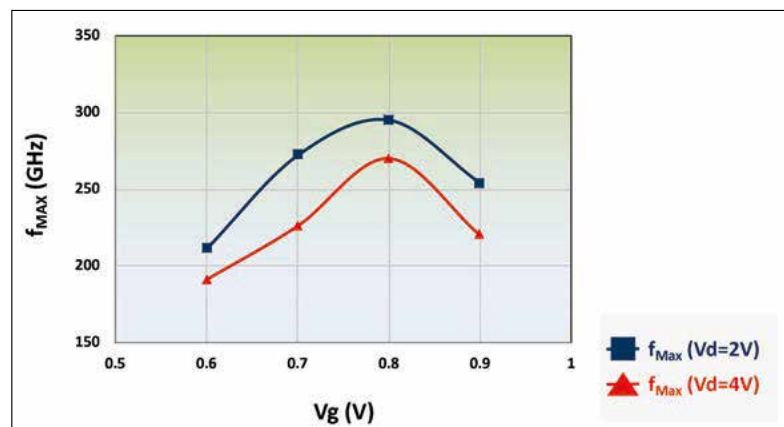


图7. WTK公司的 0.15 μm E-pHEMT 在不同 V_{ds} 条件下典型 f_{MAX} 与 V_{g} 的关系曲线图。

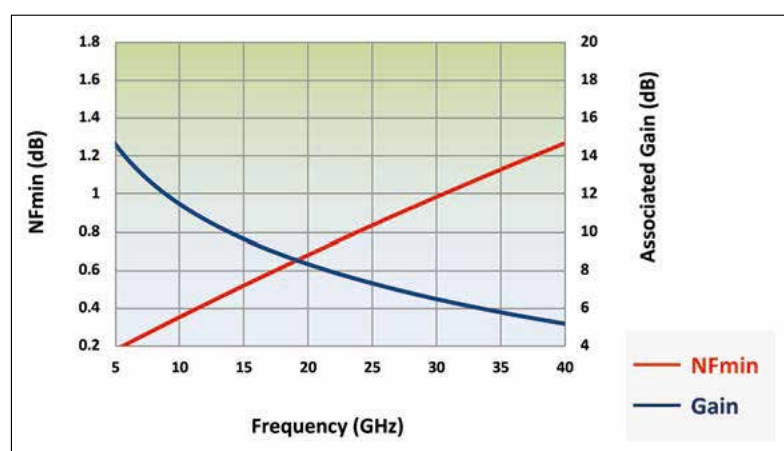


图8. WTK公司的 0.15 μm E-pHEMT 噪声特性的频率扫描。

找出了具有 4 个 75 μm 栅叉指的 E-mode 器件的噪声指数。在 12GHz 频率下进行的测试（在 3 V 漏源偏置和 10.8 mA 漏源电流的条件下）显示：噪声最小值仅为 0.42 dB，关联增益为 10.5 dB（见图 8）。将频率增至 40 GHz 使噪声增加到 1.27 dB，并把关联增益削减至 5.18 dB。需注意的是，当漏源电压为 3 V 和电流密度为 36 mA/mm 时，在 28GHz 频率下噪声低于 1 dB。

为了验证我们采用 DUV 步进式光刻机加工的 0.15 μm E-mode pHEMT 的 RF 功率性能，我们设计并制作了一款单级共源功率放大器。该放大器具有一个带 4 个 75 μm 栅叉指的晶体管（以提供放大作用），以及若干串联和并联传输线（以匹配输入和输出网络）。为隔直流和旁路网络采用了电容器。

当采用 5 V 电源电压时，我们的功率放大器消耗 60 mA 的静态 DC 电流。功率扫描显示：饱和输出功率为 22.2 dBm，峰值功率附加效率在 30GHz 频率下达到 50%。功率密度超过 553 mW/mm，从而进一步证明：我们的 0.15 μm 技术能够为要求苛刻的毫米波电路设计提供优良的平台。

现今，所有的 5G 毫米波手机 PA 均采用先进的 CMOS 技术，这得益于它与 CMOS RF 前端和控制器电路在一种自适应阵列配置中实现了较高的集成度。然而，在该频率下运行所需的节点具有低击穿电压，并且需要采用一种包含三个以上层次的堆叠方法，以构成具有足够输出的 PA。

遗憾的是，堆叠方法是存在缺点的。有效最大振荡频率下降，因而限制了主要的高频性能特征，比如：功率密度和功率附加效率。结果是功耗的大幅攀升和功率性能的急剧下降，造成手机的工作距离受到限制。为了解决这些问题，我们主张采用一种混杂集成方法，就是将一个 CMOS 前端芯片与一个控制器和一个高效率、高功率密度 pHEMT PA 芯片相整合。说到选择 PA，我们认为自己的 0.15 μm E-mode pHEMT 技术是非常有竞争力的。它采用 DUV 步进式光刻机生产，提供了一款具有经济适用性、高功率密度、高功率附加效率的解决方案，可满足未来 5G 通信在毫米波频段中的要求。

扩展阅读

1. J. Hoentschel et al. ISTE OpenScience, pp. 6, London, UK, 2019
2. C-M. Chang et al. 2019 International Conference on Compound Semiconductor Manufacturing Technology Digest, pp. 333-336, May 2019.
3. T. Lodhi et al. Compound Semiconductor IC Symposium, 2006
4. M. F. O' Keefe et al. IEEE Trans Semicond. Manuf. 16 (2003)
5. M. M. Abdin et al. 2017 IEEE 18th Wireless and Microwave Technology Conference, 2017

彩色的芯片级 microLED 显示

针对富铟 InGaN 量子阱外延晶圆的图案化，可以制造出单片全彩的显示器件。

Hoi Wai Choi, Wai Yuen Fu, Hao Lyu, 香港大学

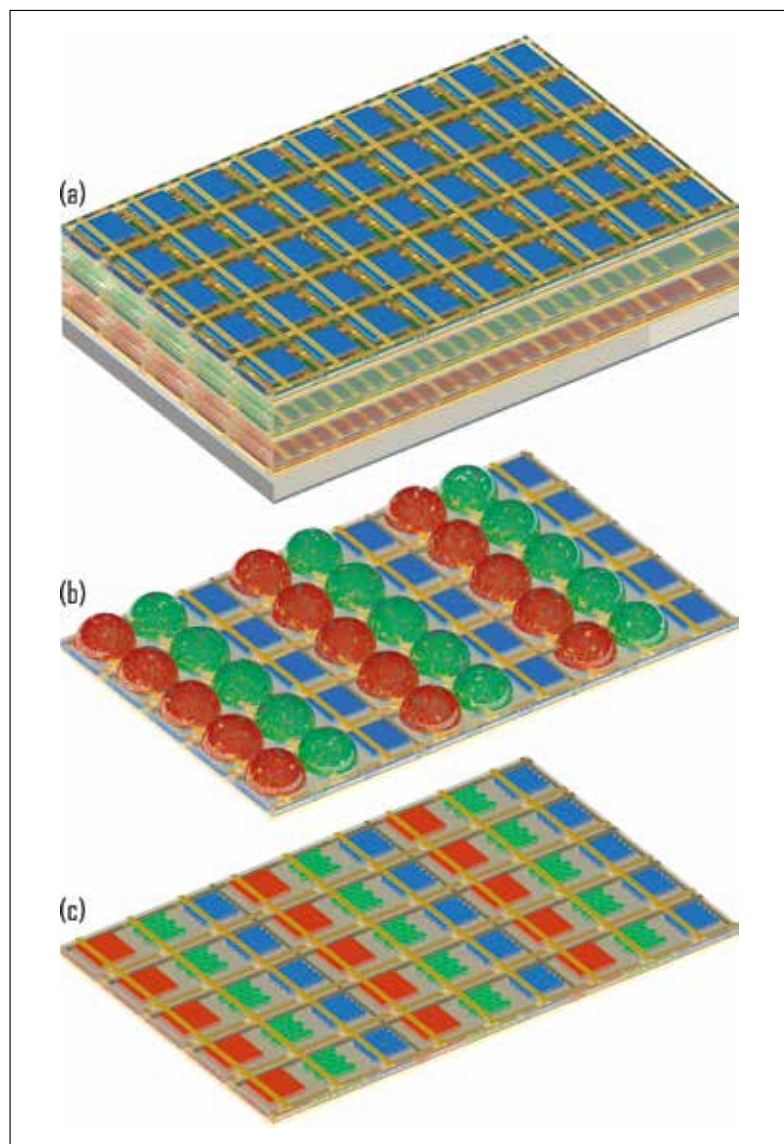


图1. 全色microLED显示器方案示意图: (a) 堆叠红色、绿色和蓝色microLED阵列, (b) 在单色蓝色microLED上进行选择性荧光粉涂敷 (例如喷墨印刷方式), 形成红色和绿色像素阵列, (c) 在同一芯片上单片集成红色、绿色和蓝色像素。

III 族氮化物家族为我们提供了许多出色的器件。由于有了这种材料体系，我们才有了：用于固态照明的蓝光 LED；紫色激光器成为蓝光数据存储系统的核心器件；以及非常适合大功率和高频应用的 HEMT。接下来会是什么呢？很有可能是 microLED 显示。

之所以有很大的可能性，是因为 GaN LED 已用于大型户外彩色显示器，通过毫米尺寸的红色、绿色和蓝色 LED 模块组装而实现。这些模块的尺寸太大，使得难以减小面板的整体尺寸，或者进一步减小像素之间的间距。但是，如果能够做到这一点的话，这些器件将可以瞄准室内显示的巨大市场。这其中就包括电视和监视器，目前这些还主要基于 LCD 面板。为了在这个市场上有

竞争力，每个像素的尺寸必须等于或者甚至小于 $100\ \mu\text{m}$ 。这就进入了 microLED 的领域。

基于 microLED 的电视具有广阔的前景。原型已经有了，例如索尼在 CES2012 上展出的 55 英寸 Crystal-LED，以及在 CES2019 上成为亮点的三星电视墙 (The Wall)。这种基于 LED 的技术，其优点在于它是可自行发光的显示屏，因此不同于基于液晶的显示器，它不需要背光源。通过选择性关闭 microLED 像素，这种显示屏还可以实现更好的黑色，这是获得极高对比度的关键。这是和 OLED 显示屏一样的共有的特征。但是，microLED 的开关速度更快，成本更低，功耗更低，并且从长远来看有望更加可靠。

原型投入生产表明，microLED 显示屏的市场化已经近在眼前。但是，鉴于尚未就如何构建它们达成共识，因此可能也并非一定如此。通常，红色、绿色和蓝色的 microLED 首先通过晶圆级制造实现，之后使用几种技术之一将其转移到显示屏底板上。其中最流行的两种是“拾放”和“巨量转移”。

采用这种方法生产显示屏非常麻烦，因为必须转移大量的红色、绿色和蓝色 LED 才能形成显示器。全高清显示屏需要 600 万个 LED 芯片，而制作 4k 显示屏则需要这个数量的四倍。这些数字与 1990 年代后期的 Pentium III 微处理器上的晶体管数量相当，是非常庞大的数字。但是，有一个关键的区别：微处理器是使用 IC 技术构建的，那些晶体管是使用 CMOS 工艺单片集成到单个芯片中的。

组装数百万个单独的 LED，进而制造微型显示屏带来了许多的挑战。目标产品必须满足良率，产量，放置精度，性能均匀性和制造效率。这些要求对于手持设备的高分辨率显示器而言，尤其具有挑战性，因为 microLED 的尺寸仅为几个微米尺度。

制造 microLED 显示屏最困难的要求之一，就是以经济有效的方式消除像素坏点。乍一看，其 99.99% 的转移良率已经非常好了，但这仍然相当于 4k 显示屏上超过 2000 个坏点。这是完全无法接受的，当前的 LCD 显示屏几乎是零像素坏点。人们正在开发识别和替换坏点的技术，但这会增加制造成本，从而降低了 microLED 在竞争激烈的显示器市场上获得成功的机会。此外，巨量转移工艺给出了 LED 管芯尺寸的下限，这最终将限

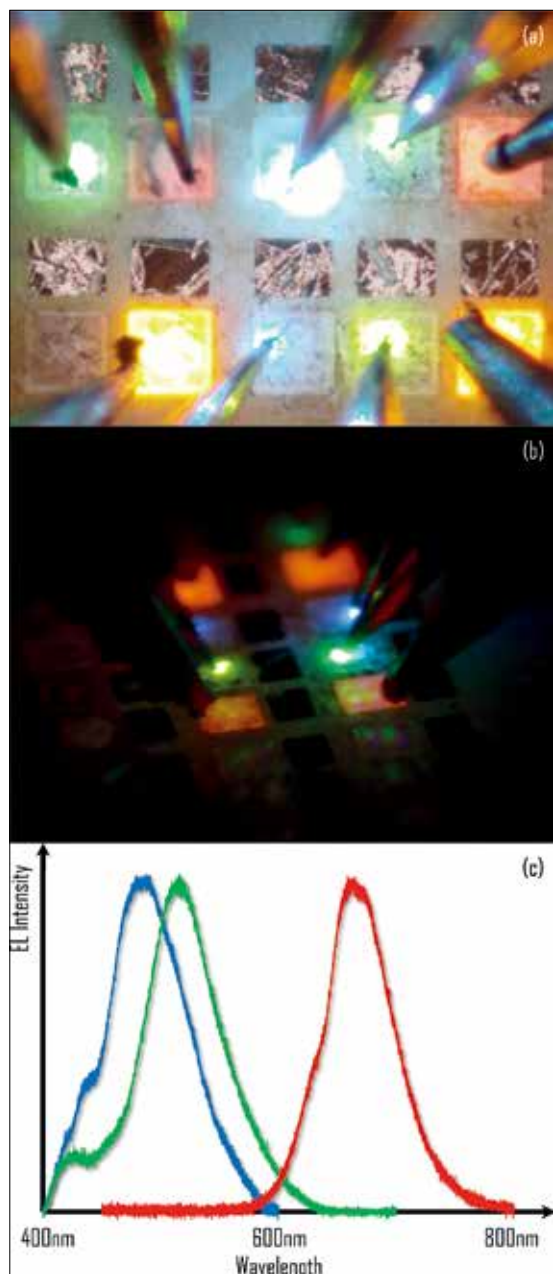


图2. 在同一GaN基LED晶圆上单片集成的红、绿和蓝LED原型的
(a) 平面图 (b) 等距照片 (c) 从器件上获得的相应电致发光光谱。

制微型显示器的分辨率。

所有这些问题，都凸显了需要完全不同的生产工艺，也就是基于使用 IC 技术制造高分辨率 GaN 基 microLED 显示屏。采用这种方法，将允许在单个晶圆上批量制造大量的器件和复杂的电路，从而显著降低成本，并提高良率和可靠性。正如硅集成电路产业的成功所说明了一切。

如果研究人员今天采用这种方法，他们可以借鉴 1990 年代末期 microLED 显示屏的开发经验。当时，几个研究小组开发了 GaN microLED 和 microLED 显示屏。这些团队通过形成微米级

LED 元件的单片阵列来制造发光的微型显示器，其像素可以单独寻址，也可以通过矩阵寻址。由于是单片的，所以这种微型显示器全部是单色的显示器。

当时，单色微型显示器可能已经能够被很好地接受了，因为那个时代的移动电话通常也都是单色 LCD 显示屏。但现在这就是完全不同的了。实际上，消费者不仅在追求彩色显示器，而且是在追求具有宽色域，高对比度，快速响应时间和高亮度的高质量显示器。由于许多屏幕都安装在移动手持设备上，因此在低功耗方面也有要求。

为此，我们香港大学的团队正在为此努力。我们已经基于异构集成开发了各种技术，可以提供全彩显示。我们的想法之一是将红色，绿色和蓝色的微型显示芯片彼此堆叠，以形成全彩色的微型显示器（参见图 1 (a)）；我们的另一个设想是使用例如喷墨印刷的方法，在单色单片微显示屏中选择性地覆盖像素（参见图 1 (b)）。但是，这两种设计都需要复杂的制造工艺。因此，它们仅比巨量转移方法更可行一点点。

为了实现全彩色单片显示，最大的挑战是集成来自单个晶圆的多色发光器件。使用各种“自下而上”生长技术，已经有晶圆级多色发光的零星报告出现。它们包括在同一晶圆内生长不同颜色发光的多组多量子阱，以及以不同尺寸或在不同晶面上生长出各种颜色的纳米结构。

我们尝试从相反的方向来解决这些制造问题，采用“自上而下”的方法。我们的起点是常规的蓝宝石平面 GaN-LED 晶片，它与常规的晶圆工艺流程相兼容。在此基础上，我们实现了能够产生光谱移动的纳米结构。这使我们能够生成与多量子阱发光不同的颜色。最终，它使我们能够制造出红色，绿色和蓝色发光器件，而这些发光器件是单片集成到同一芯片或晶圆之上的。

我们起始的原生 LED 晶圆产生的是单色发光，因为多量子阱结构在整个晶圆上是均匀的，并且这些阱的发光波长不可调节。但是，由于在 C 面蓝宝石上生长的 InGaN/GaN 阱的高度应变特性，有可能来进行带隙的调节。这些层状结构的生长过程中存在着晶格失配和热失配，从而引起量子限制的斯塔克效应，这在提供较长波长发光的富镓量子阱中尤为普遍。通过缩小单个发光器件的尺寸，通过应变松弛可以使发光蓝移。这可以带来巨大的变化空间：通过形成尺寸小于

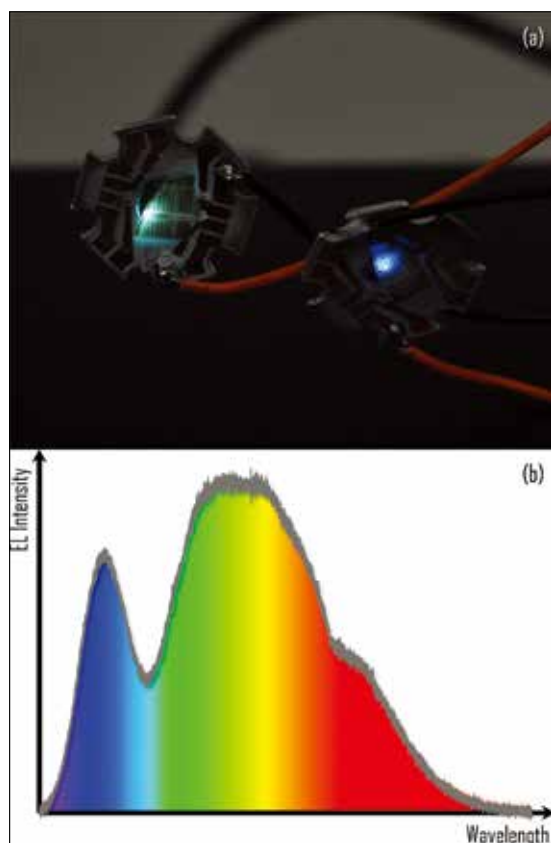


图3. (a) 无荧光粉白光InGaN LED的照片 (b) 相应的电致发光光谱。

100 纳米的纳米结构发光器件，我们产生了超过 100 纳米的光谱蓝移。

我们的策略是通过对富铟、发红光的 InGaN 量子阱 LED 晶圆进行图形化，从而形成微型的红色、绿色和蓝色像素。红色像素不进行结构化，因此它们以晶圆生长的波长来发光。同时，通过形成密集堆积的蚀刻纳米结构阵列，以此来提供应变弛豫，从而实现绿色和蓝色像素。对于发蓝光的结构，其尺寸大约比发绿光的同类尺寸小一

个数量级（参见图 1 (c)）。为了加快原型加工速度，我们使用选择性纳米球光刻技术对绿色和蓝色像素进行了图形化。这涉及采用旋涂或喷墨印刷，将二氧化硅纳米球沉积到光刻定义好的光刻胶孔上。晶圆级加工是有可能实现的，这需要采用纳米压印光刻技术。

我们采用通过二氧化硅纳米球的干法蚀刻，来形成我们的纳米结构。这种方法可以制作出纳米柱，随后使用旋涂玻璃将其钝化和平面化。这些柱子中的量子阱经历了应变弛豫，从而使得可以实现短得多的发光波长。通过以矩阵可寻址形式互连红色、绿色和蓝色像素，我们能够实现晶圆级构建全色的 microLED 显示（图 2 (a) 和 (b)）。这种方法对尺寸的大小没有任何限制。

通过绘制我们晶圆的发光光谱，可以看到由蓝色、绿色和红色像素分别产生的在 487nm, 516nm 和 667nm 处的三个发光峰（见图 2 (c)）。单片集成的红色、绿色和蓝色发光器件的成功演示，充分展示和验证了我们用于全色 microLED 显示芯片规模制造方法的可行性。

我们还使用类似的方法开发了无荧光粉白光 LED。我们没有将红色、绿色和蓝色发光器件组合为单个像素，而是将它们随机分布在 LED 的发光区域中，从而来实现白光源（参见图 3）。通过形成不需要荧光粉的白光，该光源避免了使用荧光粉涂层，这些涂层也是影响当今 LED 灯泡效率和寿命的因素之一。

当然，我们所提出的方法并非没有缺点。当今的富铟 InGaN 外延晶圆只有很低的量子效率，从而严重制约了器件的性能。但是，我们认为，未来几年，其效率会有所提高。这将支持基于单片方法的全色 microLED 显示器的成功商业化，单片方法有望显著提高良率并缩短工艺时间。

我们开发的单片集成技术还可以服务于很多其他的应用。例如，它可以用于片上通信的 GaN 光子平台，在该平台上，以多种波长工作的高速 microLED 和光电探测器可以大大提高数据速率。使用先进的多路复用方法，可以将其推动到更高的速率。microLED 及其相应的单片集成平台的开发所带来的众多功能和性能增强，带来了诸如此类的机会，这让我们感到非常的兴奋。

扩展阅读

1. H. W. Choi et al. IEEE Electron Device Letters 25 277 (2004)
2. “Semiconductor color-tunable broadband light sources and full-color microdisplays”, PCT Patent 2010/037274
3. “Method of making white light LEDs and continuously color tunable LEDs”, China Patent 101496188
4. C. Feng et al. ACS Photonics 3 1294 (2016)
5. “White nanoLED Without Requiring Color Conversion”, US Patent 9,401,453

新型热原子层刻蚀技术制造创纪录性能的极小型 InGaAs FinFET

Wenjie Lu, Younghee Lee, Jesús Del Alamo, Steven George; 麻省理工学院和科罗拉多大学博尔德分校

过去的五十年，硅基 CMOS 的尺度缩小驱动着微电子技术的革命。随着器件尺寸的缩小，晶体管的性能不断提高，很好地维持了摩尔定律。目前的问题是，这种情况还能持续多久？

整个 20 世纪，CMOS 技术的进步来自于平面晶体管尺寸的缩小。但最近，CMOS 的设计思路已发生了改变。三维结构的引入给生产带来了严峻的新挑战，特别是在最新的 FinFET 的硅基多栅极晶体管的制造中，新挑战的解决显得尤为重要。这类新型晶体管的尺寸大小已经达到了低于 10 nm 的水平——例如，最新的 Intel 10 nm FinFET 的鳍片仅具有 7 nm 宽。

如此小型化是人类在技术发展上的非凡一步，这甚至在十年前都是无法想象的。这不仅是简单地减小 FinFET 宽度——同时为了满足高电流密度需求，鳍片还必须足够高，如此虽然可以满足性能指标，但结构非常脆弱。

现代 FinFET 器件的另一个特性是其表面积决定了其性能，要确保其正常工作，就必须具有

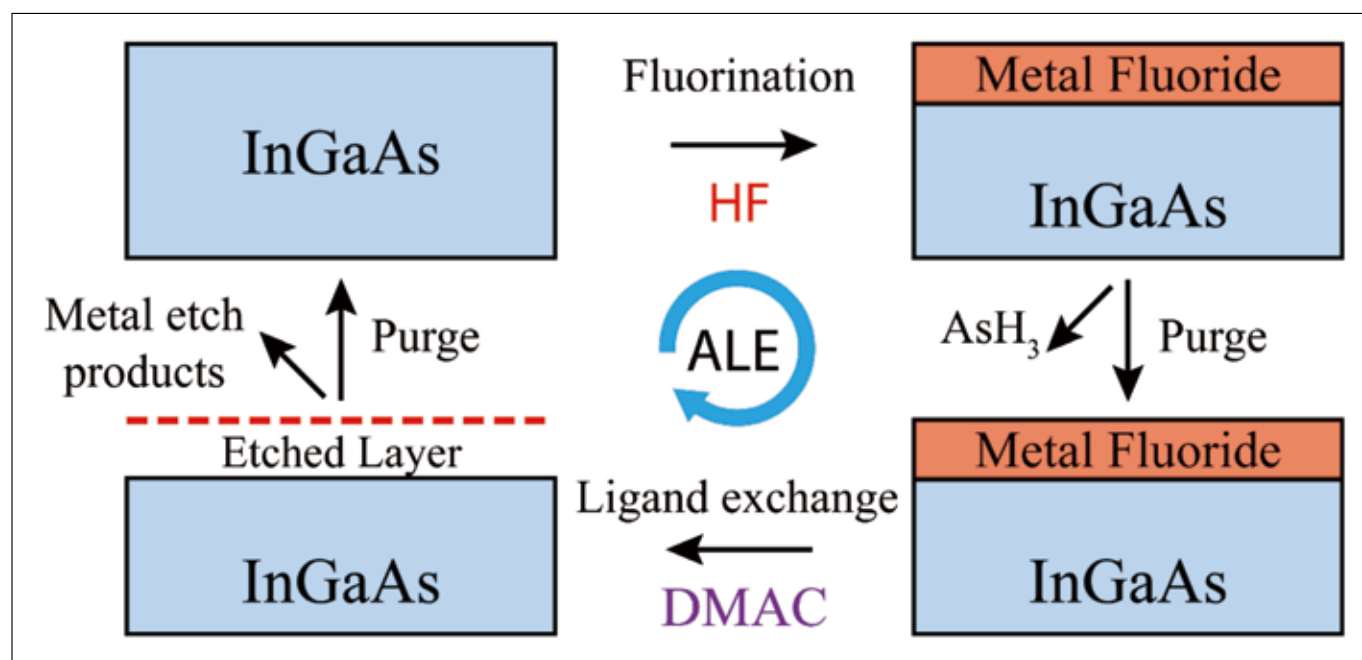
高质量的 MOS 接口。为了实现伴随尺度持续缩小的这个需求，刻蚀技术必须能够支持亚纳米级的精度和准确度，同时又能制备高度完美的界面，这是当今主流刻蚀方法无法企及的。

热原子层刻蚀

在硅晶圆厂中，图案化微米级和纳米级结构的最常见方法是等离子刻蚀。自 1970 年代开始使用以来，CMOS 制造中的这一基本制造技术，已经发展得越来越完善。但是，这项技术也只是止步于此。新的刻蚀技术需要具有更高的环境友好性和多功能性，同时能实现亚单层刻蚀控制，以满足晶圆厂生产 10 纳米以下的 3D 结构晶圆的需求。

近来，一种新刻蚀技术引起了人们的广泛关注。原子层刻蚀技术，或简称为 ALE，是当今最先进的刻蚀技术。该技术实质上是原子层沉积 (ALD) 的逆过程，基于两个自限性过程：通过反应物质修改器件表面；然后，选择性地刻蚀修改过的表面，保留下面未接触的基底。

图1. InGaAs热原子层刻蚀的完整循环示意图。在第一个半周期中，对 InGaAs 表面进行氟化处理，并形成金属氟化物。在第二个半循环中，通过配位体交换过程去除了金属氟化物。每个半周期内形成的挥发性刻蚀产物都会被除去。



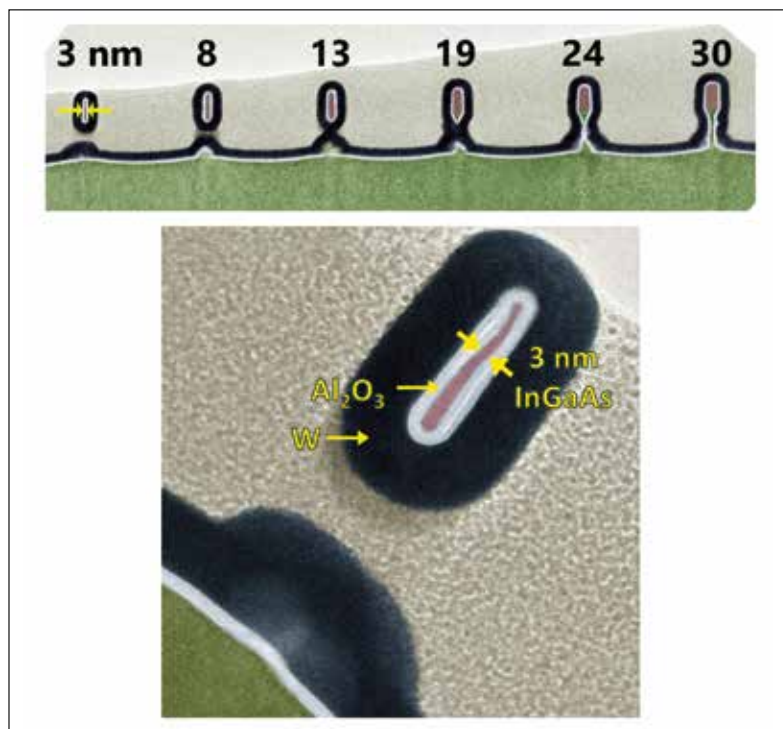


图2. 通过ALE-ALD复合工艺制造的（顶部）InGaAs鳍片（鳍宽度为3 nm至30 nm）和（底部）最小的被隔离的InGaAs鳍片（横截面为3 nm）的横截面透射电子显微镜图像

ALE 可以细分为两种类型。一种通常熟知的等离子体原子层刻蚀技术，在过去几年已经取得了很大的进展，涉及利用反应性等离子体例如 Cl_2 等离子体对表面进行修改，然后将高能的离子或中性粒子例如氩等离子体引入腔室来进行刻蚀。这种刻蚀技术是各向异性的——即有方向性——在很多图案转移的应用中是很实用的属性。

另一种是热原子层刻蚀技术。它不用等离子

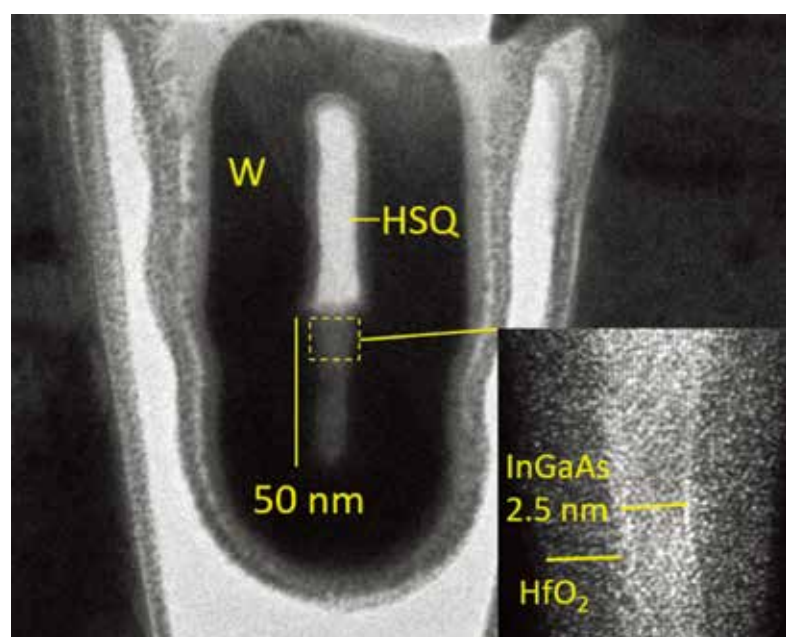


图3. 鳍片宽度为2.5 nm，长度为50nm的InGaAs FinFET的横截面透射电子显微镜图像。（鳍片上部的特写照片。）

体，而是替代性地通过化学配体交换过程去除材料。其反应过程非常相似于原子层沉积，即通过将化学前体脉冲引入反应器中以完成两个独立的自限步骤。与 ALD 技术相似，热原子层刻蚀是各向同性的过程。热 ALE 技术比等离子 ALE 技术要年轻得多，2015 年被首次提出，被用于刻蚀 Al_2O_3 薄膜。从提出至今，该技术的大多数报道都局限于刻蚀电介质、金属和氮化物薄膜等材料。没有器件级的阐述。

III-V 型化合物半导体刻蚀

我们与 MIT-University of Colorado 的合作以弥补对这项技术研究的空缺，使用热 ALE 工艺来制造晶体管。我们最初的努力指向是开发一种热原子层刻蚀技术来刻蚀 III-V 族化合物半导体，特别是 InGaAs 材料。

我们聚焦这种三元材料，是因为它在 CMOS 逻辑和射频应用方面有应用前景。其优点包括有非常高的电子速度，在更低工作电压下比传统硅基 MOSFET 实现高性能。最近，这种器件正在迅速发展，我们 2017 年阐述了 InGaAs 基 FinFET 的鳍片宽度已经低至 7 nm。

但是，直到 2018 年前后，我们实验获得的 InGaAs FinFET 的性能仍与预想中的相去甚远，这主要是 MOS 接口质量较差造成的。

在深入探究我们的工作详情之前，我们先指出 ALD 的引入对 III-V 晶体管的性能产生了巨大影响。在十年前，这种沉积技术就已被引入 III-V 族 MOSFET 工艺。由于自清洁效应，这项技术有助于减轻氧化物 - 半导体界面处的表面费米能级钉扎问题。

从那时起，InGaAs MOSFET 的性能飞速增长。但是，问题仍然存在。制造 FinFET 需要对沟道侧壁进行激进的等离子刻蚀，而这可能是造成电子传输受损的原因，我们旨在通过热 ALE 技术解决这个问题。

经过一些实验，我们为 III-V 族材料开发了一种有效的热 ALE 工艺。前半个循环是使用气态氢氟酸的表面氟化步骤，后半循环是配体交换过程，去除了表面金属氟化物（具体过程参见图 1）。使用二甲基氯化铝去除金属氟化物，刻蚀过程中产生的易挥发性产物也会在 300 °C 高温下除去。如果我们增加刻蚀的深度，我们只需重复该循环即可。

在 300℃ 的试验中, 对于 InGaAs 和 InAlAs, 刻蚀速率分别确定为 0.2Å/ 循环和 0.6Å/ 循环。相比之下, 常规的自限制刻蚀方法例如数字刻蚀通常以 1 nm / 周期的速率刻蚀, 这表明 InGaAs 热 ALE 慢了大约 50 倍。这不是劣势而是优势, 因为当这项技术用于深纳米级器件制造时, 它可提供前所未有的刻蚀控制和精度。

更令人兴奋的是, ALE 和 ALD 存在工艺相似性使得能够在同一反应器中实现这两种工艺。这样使我们可以实施原位 ALE-ALD 复合工艺, 是在 FinFET 中形成 MOS 栅极叠层的理想工艺。我们使用以无等离子体、各向同性方式热 ALE 工艺完成刻蚀鳍片侧壁, 然后采用 ALD 工艺沉积栅极电介质和金属材料进行覆盖。

这种方法大有前景。它完全可以防止 MOS 界面暴露于空气中, 并且工艺十分灵活。决定将化学前体引入反应器之后, 可以在刻蚀和沉积之间自由切换。借助这些优势以及制程高可控性, 该工艺提供了纳米级器件制造的新方法, 有助于显著提高晶体管性能。

为了显示 ALE-ALD 复合工艺的优势, 我们

使用了这种技术来制造了一系列 InGaAs-Al₂O₃-W 环绕式栅极鳍式结构。这些器件均采用原位 ALE-ALD 复合工艺形成, 其 InGaAs 鳍片的宽度范围从 30 nm 到仅 3 nm (见图 2)。我们发现, 当鳍片宽度小于 20 nm 时, 由于 InGaAs 和 InAlAs 之间的 ALE 选择性, InGaAs 沟道被完全悬置。同时, 原位复合工艺还在 InGaAs 和 Al₂O₃ 层之间形成了非常清晰的界面, 这让我们通过热 ALE 创制第一个晶体管充满巨大的期望。

小型化 FinFET

使用原位热 ALE-ALD 复合技术, 我们制造了一系列 InGaAs FinFET, 鳍片高度为 50 nm、宽度为 18 nm 至 2.5 nm (图 3 为这些晶体管透射电子显微镜剖面)。制造这些极度缩小的 III-V FinFET 器件的关键在于热 ALE 极低的刻蚀速率。请注意, FinFET 具有 HSQ 硬掩模, 该掩模用于鳍式反应离子刻蚀, 并保留在成品晶体管中, 以及一个由 3 nm 的 HfO₂ 和 30 nm 的钨组成的叠层栅极。最小栅极长度为 60 nm。

ALE 工艺的优点不仅在于制造极小的器件,

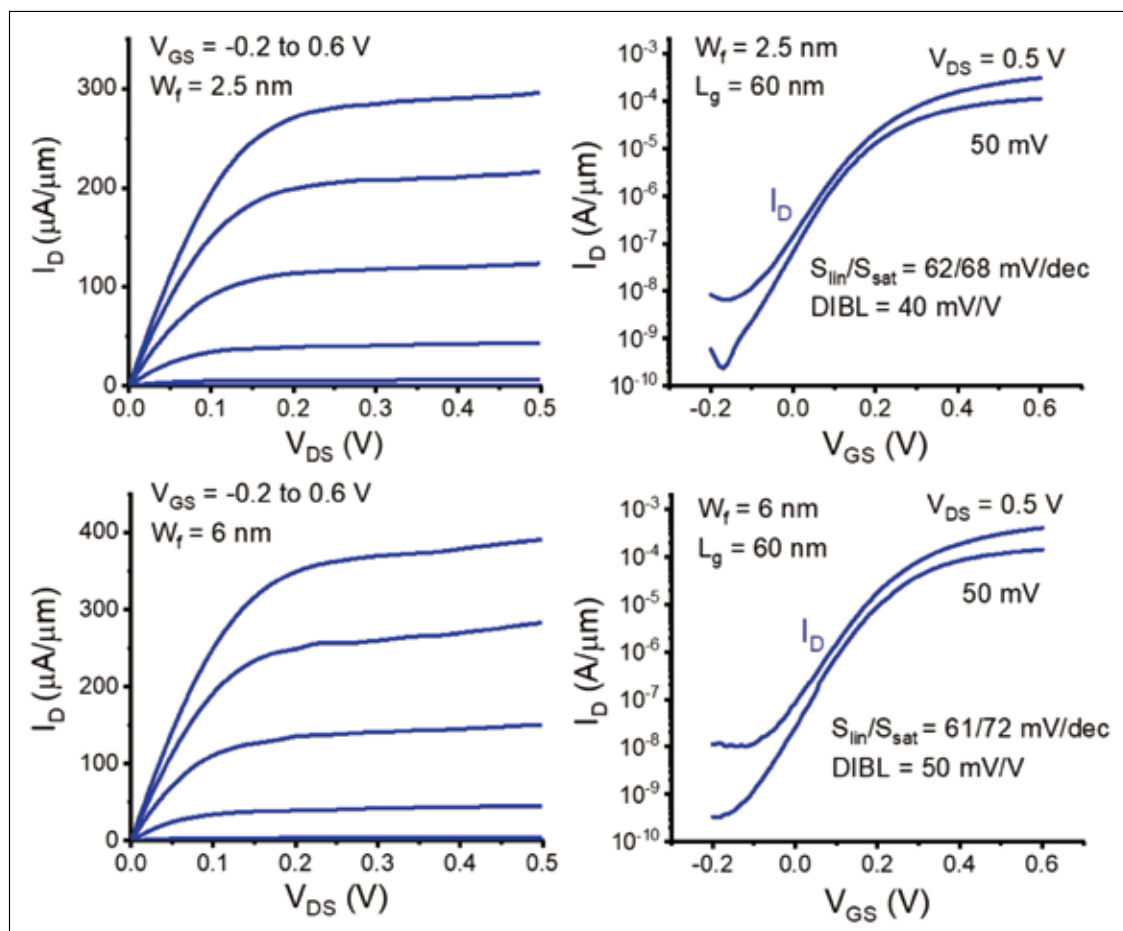
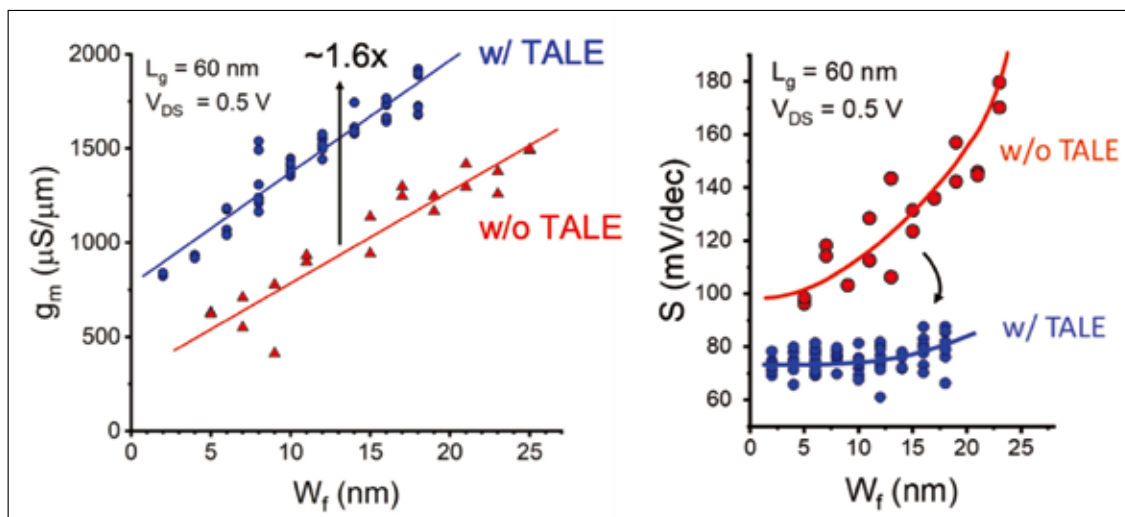


图 4. 通过原位热 ALE-ALD 工艺制造的 InGaAs FinFET 的输出和亚阈值特性。FinFET 的栅极长度为 60 nm, 鳍片宽度为 2.5 nm (顶行) 和 6 nm (底行)。所有品质因数均通过导电栅极外围进行归一化。

图 5. 在有和没有热 ALE-ALD 工艺的情况下, $V_{DS} = 0.5$ V 时 InGaAs FinFET 的跨导 (左) 和亚阈值斜率 (右) 与鳍片宽度的关系图。所有 FinFET 的栅极长度均为 60 nm。



还在于性能上的显著提高,这是由于关键氧化物半导体界面没有暴露于空气,它常出现在制造工艺中。在我们的 InGaAs FinFET 上进行的测量表明,即使对于 2.5 nm 宽的鳍片 (见图 4),晶体管的性能也很好。对于这些晶体管,在线性和饱和区域下,亚阈值斜率分别仅为 60 和 62 mV / decade。这些接近理想的数值体现了这些器件快速关断的能力,其源于高质量的 MOS 界面。

我们发现,鳍片宽度的差异会导致跨导最大值的变化,这是晶体管导通行为的一种度量。在 0.5 V 的漏源电压下,对于 2.5 nm 鳍片最大跨导为 0.85 mS / μm ,而对于 6 nm 鳍片的器件最大跨导增加到 1.2 mS / μm ——后者表现出出色的静电性能。对于所有器件,截止状态电流受栅极泄漏的限制。

为了评估该工艺的优势,我们将所制造的 FinFET 与上一代 InGaAs FinFET 的特性参数进行了比较。两组晶体管具有相同的器件设计,除了新的热 ALE 工艺外,它们的制造方式也相同。

绘制最大跨导和亚阈值斜率为关于鳍片宽度的函数,发现两种类型的 FinFET 具有相似的变化规律 (见图 5)。此外,还表明热 ALE 工艺可以使跨导整体提高 60%,并降低了饱和亚阈值斜率。对于新型 InGaAs FinFET,线性和饱和状

态下的平均亚阈值斜率分别为 70 和 74 mV / dec。相比之下,上一代器件的亚阈值斜率,在鳍片宽度为 5 nm 时略低于 100 mV,而在 25 nm 时则几乎是 5 nm 时的两倍。在采用 ALE-ALD 复合工艺制造的器件中,随着鳍片宽度的增大亚阈值斜率变化很小。

我们还观察到采用 ALE / ALD 工艺的漏致势垒降低效应持续减少,包括势垒的降低。这一发现以及最大跨导值和亚阈值斜率值,体现了静电控制的极大增强,因为热 ALE-ALD 工艺获得了高质量的 MOS 界面。

为了评估最新的 InGaAs FinFET 的性能,我们已经将它们的峰值跨导与其他最新的 InGaAs FinFET 进行对标。文献评述显示,在鳍宽度小于 20 nm,我们制造的 III-V 族 FinFET 的峰值跨导都达到了创纪录的水平。

我们还将我们的器件与商用硅 FinFET 进行了比较。对于 7 nm 鳍片宽度,对应于 14 nm 和 10 nm 节点,我们的 InGaAs FinFET 与英特尔的 14 nm 节点 FinFET 的性能相当。考虑到我们的器件具有较低工作电压——InGaAs 的 V_{DD} 为 0.5 V,而硅为 0.7 V——以及更长的栅极长度,这是一个了不起的结果。

鉴于首次使用热 ALE 工艺制造晶体管,结果是很令人鼓舞的。它们令人期待,同时强调了热 ALE 工艺可用于改进其他纳米电子器件的潜力。这项技术的用途非常广泛:可以应用于很多材料和器件结构,例如垂直纳米线;同时,这项技术为工程师提供新机会设计和制造原子级器件。正如费曼所说的:“底部有足够的空间!” (There's plenty of room at the bottom!)” 

扩展阅读

1. W. Lu et al. "First Transistor Demonstration of Thermal Atomic Layer Etching: InGaAs FinFETs with sub-5 nm Fin-width Featuring in situ ALEALD", IEEE IEDM, 2018.
2. K. J. Kanarik ACS J. Phys. Chem. Lett. 9 481(2018)
3. J. A. del Alamo Nature 479 317 (2011)

非接触电计量：削减成本和缩短时间

广泛应用于硅晶圆厂的电晕非接触 C-V 技术，现在可以应用于宽禁带半导体的测试。

Marshall Wilson, SEMILAB SDI

材料和器件的特性表征是生产化合物半导体器件研制过程中一个极其重要的步骤。为了探究材料和器件的特性，晶圆厂和芯片制造商都有专门的计量工具，提供各种各样的表征技术。其中有一项关键技术就是电容 - 电压 (C-V) 技术，它可以提供掺杂浓度、介电性和界面特性等重要信息。

标准的 C-V 测量方法已经发展得相当成熟了，但是存在明显的缺点。构建电气测试结构需要一定成本，而回馈也可能需要几个星期。当器

件正处于开发中时，会减缓进度；当 C-V 用于监控制造过程时，识别问题需要时间更长，从而影响产出。标准 C-V 法的另一个缺点是，它是一种破坏性测试，会影响监控的晶圆在后续生产中使用。为了解决这些问题，行业需要一种无损、经济的 C-V 计量方法，它可以为器件开发和制造过程的控制提供快速反馈。

可以满足所有这些要求的方法是先进的基于电晕的非接触 C-V (corona-based non-contact C-V, CnCV) 计量技术，它开发用于



用于宽禁带半导体性能测试的非接触 C-V 设备 Semilab SDI CnCV 230

宽禁带应用	测量/参数
GaN和SiC	掺杂浓度分布
AlGaN/GaN HEMT	1) 2DEG膜电荷 2) 载流子浓度分布 3) 夹断电压
电介质和界面的特性	1) 界面状态 (张力) 2) 介电电荷 3) 平带电压 4) 介电电容 5) 边界陷阱 6) 近界面氧化层陷阱
BTS的不稳定性	1) 应力诱导陷阱电荷 2) V_{TH} (阈值电压)偏移

表1. CnCV技术在宽禁带材料中的应用

宽禁带半导体、介电物质和界面的各种特性的综合计量。它以非破坏性、无需准备时间来替代标准 C-V 技术，可以削减制造成本，同时将数据反馈时间从几个星期缩短至几分钟。

CnCV 是基于已有的 corona-Kelvin 技术发展出的一项技术。自 20 世纪 90 年代以来，CnCV 技术是一种被证实、生产测试过的广泛应用于晶圆厂的方法。世界各地已经有超过 400 台设备在工作，主要用于介电特性的测定。然而，近年来这项技术的应用范围逐步扩大，开始服务于宽禁带功率器件和射频行业，测试 SiC、GaN 和 Ga_2O_3 基材料的特性。

为回应宽禁带领域逐渐增长的兴趣，我们位于美国佛罗里达州坦帕市的 Semilab SDI 团队推出了 CnCV 200 系列工具。其功能包括 GaN 和 SiC 的掺杂浓度分布分析、AlGaN/GaN HEMT (High Electron Mobility Transition) 二维电子气薄膜电荷的测定，以及电介质和宽禁带半导体之间的界面特性（更多的功能见表 1）。

为了控制半导体制造过程，工程师必须了解晶圆表面信息。这使得他们可以评估工艺的一致

性并能够识别局部缺陷。我们的工具可以帮助他们致力于此——表 1 中列出所有参数都可以在晶圆表面选定位置进行精确地测定，最后结果表示为揭示工艺一致性的轮廓图。

CnCV 原理

在 CnCV 计量技术中，偏压所需的电荷是由空气中电晕放电提供。这些电荷——可能是正电荷，也可能是负电荷，正负取决于所选择的放电极性——以熟知的充电增量缓慢地沉积在宽禁带半导体或者电介质表面。这些电荷增量引起表面电压的改变，这是用一种振动开尔文探针非接触的方法来测定的（见图 1）。非接触电容用电荷变化与电压变化的比值来进行计算的 ($C=\Delta Q/\Delta U$)。在电晕电荷偏压扫描过程中，半导体空间电荷和表面势垒电压总在积累和耗尽之间循环。采用这种方法，该技术提供了包括电压、电荷、电容和表面势垒电压在内的全套数据，以及 V-Q、C-Q 和 C-V 曲线图。这些特性参数形成了半导体、界面和介电参数的量化基础。具备这些信息，工程师就可以深入了解那些宽禁带材料和器件的性质。

CnCV 技术主要应用包括掺杂浓度测定和掺杂深度分析。示例如图 2 所示。CnCV 技术为测试外延生长的 SiC 和 GaN 提供了极好的重复性以及和汞探针的一致性（见图 3）。

表征有前景的功率器件

SiC MOSFET 是一种宽禁带功率器件，它的产量正在增长，并将持续增长。它可以在高场和高温时表现出很好性能，但是这种工作方式容易使器件易受到因偏压和温度引起的阈值电压不稳定。阈值电压变化来源于复杂界面的不稳定现象，如近界面氧化层陷阱的充电现象。

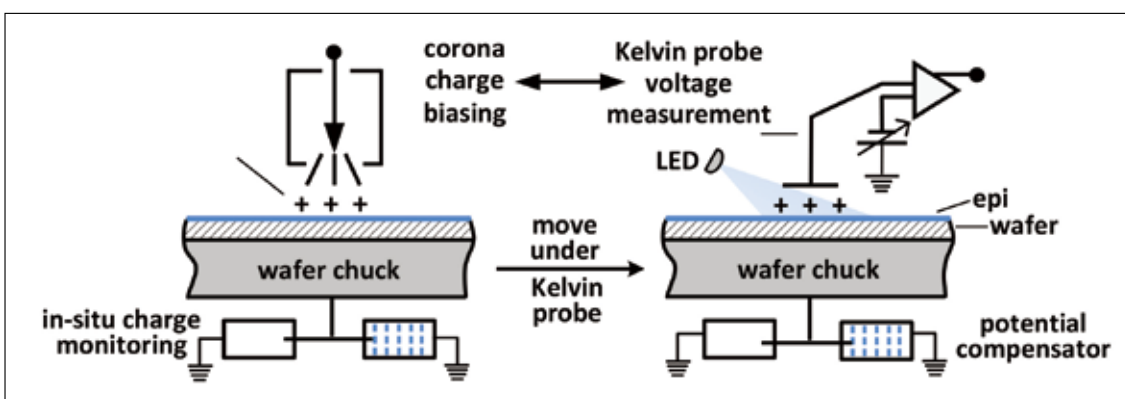


图1. CnCV技术的基本原理。

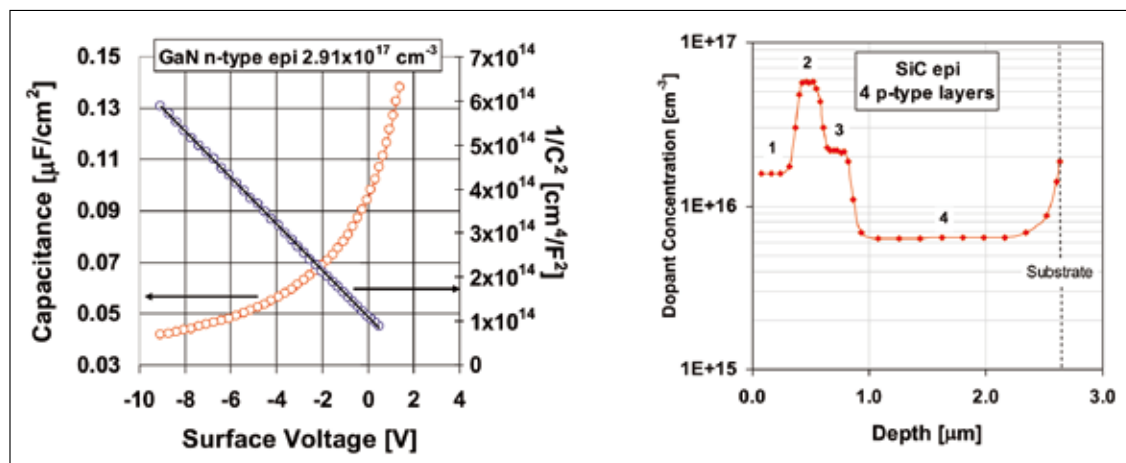


图2. 非接触电晕CnCV技术可以用来表征SiC和GaN外延层, 提供C-V和 $1/C^2$ -V特性图 (以左边的n型GaN为例); CnCV技术还可以测量多层外延样品上的掺杂分布 (以右边的4层SiC外延片为例); 左图的横轴表示表面电压, 纵轴分别表示C和 $1/C^2$, 即C-V和 $1/C^2$ -V特性图; 右图表示在不同深度下 (不同碳化硅外延层, 1-4层) 表面中的掺杂浓度。

为了表征宽禁带半导体上电介质的界面特性, 工程师现在可以使用 CnCV 技术。它可以在偏压和热应力前后对阈值电压的变化进行快速评估。这一反馈有助于旨在减轻这种不稳定性并最终提高器件可靠性的工艺变更调查。

另一类具有前景的器件是基于垂直结构的 GaN-on-GaN 功率结构。高产量, 大容量的制造需要生产许多晶圆, 每一个都具有净掺杂浓度的高度一致性。CnCV 是解决此问题的理想手段, 因为采用 CnCV 来表征这些特性是一种快速、非接触和无需准备的方法。注意使用标准 C-V 法效果明显差得多, 因为标准 C-V 法对全晶圆的表征需要许多制造成本很高的测试结构。为了阐述 CnCV 的性能, 我们绘制两个在 GaN 衬底上进行硅掺杂的 n 型 GaN-MOCVD 外延层的净掺杂浓度分布 (见图 4)。比较两幅图, 表明改进生长过程的尝试是成功的, 因为它们减少了补偿受体杂质的不一致性。

新进展

最近, CnCV 技术涌现出一些有价值的进展, 增加了 CnCV 技术对宽禁带半导体、电介质和界面表征的吸引力。这些新特征主要集中在材料特性的表征方面, 对宽禁带器件的性能和可靠性是至关重要的。

一个突破是 CnCV 技术可以独特地、直接地确定平带电压。为了对这一特性进行测定, 我们采用一系列由低强度 UV LED 激发过量载流子产生的光致表面电压脉冲。使用这种方法, 无须了解半导体或介电特性, 或者不需要对界面状态

水平进行假设就可以确定平带电压。对于标准的 MOS C-V 技术则不是这样, 它在确定平带电压的时候要假定界面状态贡献可以忽略。

得到平带电压的一个准确值是非常具有价值的, 它作为锚点可以在任意给定电荷量的前提下确定氧化层电压和表面势垒 (见图 5 的 V-Q 曲线, 上边)。接着可以计算得到电容 - 电压和电容 - 电荷特性 (见图 5 下边)。

通过了解深度耗尽状态下的表面势垒, 可以确定掺杂浓度——由此可能计算出表面电荷量。当表面电荷量已知时, 可以直接从电荷中性条件下得到浅界面陷阱电荷密度。

宽禁带材料的一个关键特点是界面陷阱与导带和价带边缘之间存在一个较大的能量分离。因此, 深度陷阱无法维持费米统计所规定的占有率, 而且它们在暗 C-V 扫描时基本上不可见。以氧化 n 型 SiC 为例, 从积累到深层耗尽进行扫描, 只有浅界面陷阱在费米能级上移动时可以进行自行

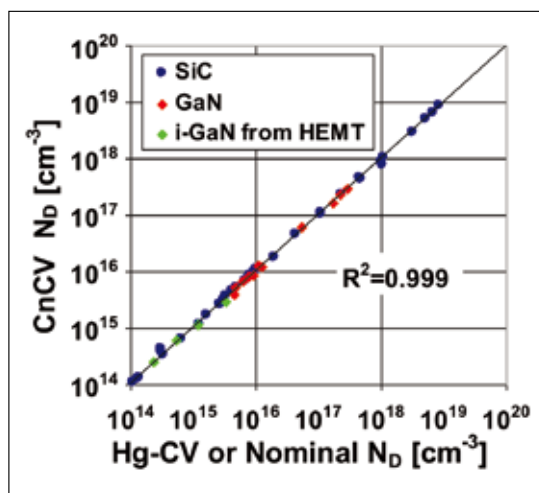


图3. 在HEMT结构中, 外延碳化硅、氮化镓和本征氮化镓的掺杂测定结果表明CnCV和标准汞C-V之间存在很高的相关性。 N_D 表示掺杂浓度, 单位为 cm^{-3} ; R^2 是表示回归效果的一个量, 在线性回归模拟中, R^2 表示横轴Hg-CV对于纵轴CnCV N_D 变化的贡献率, R^2 越接近1, 表示回归效果越好。

清空。因此，界面陷阱密度范围被限制在导带以下约 0.7eV——能量值小于能隙的 1/4。这是一个极大的障碍，因为在深层状态下，光辅助 C-V 法和电流测量会对器件的性能产生影响。

为了解决这一问题，我们在 CnCV 技术中应用了一种光辅助 C-V 的表征方法。这种方法能够协助工程师对深界面状态进行快速表征。我们还采用了表面光电压光谱法，这是 MIT 在 1960 年代发明的方法。表面光电压光谱法使用了一种具有亚带隙能量的单色光源来更深入探究深界面状态特性。

我们的技术核心就是在界面陷阱深度耗尽时的电子光电离跃迁。这个过程是用表面电压瞬变来监控。采用这种技术，我们研究了氧化的 n 型 SiC，充电至深度耗尽，并用波长为 635nm 的 LED 灯进行照射，以提供 1.95eV 的激发能量。

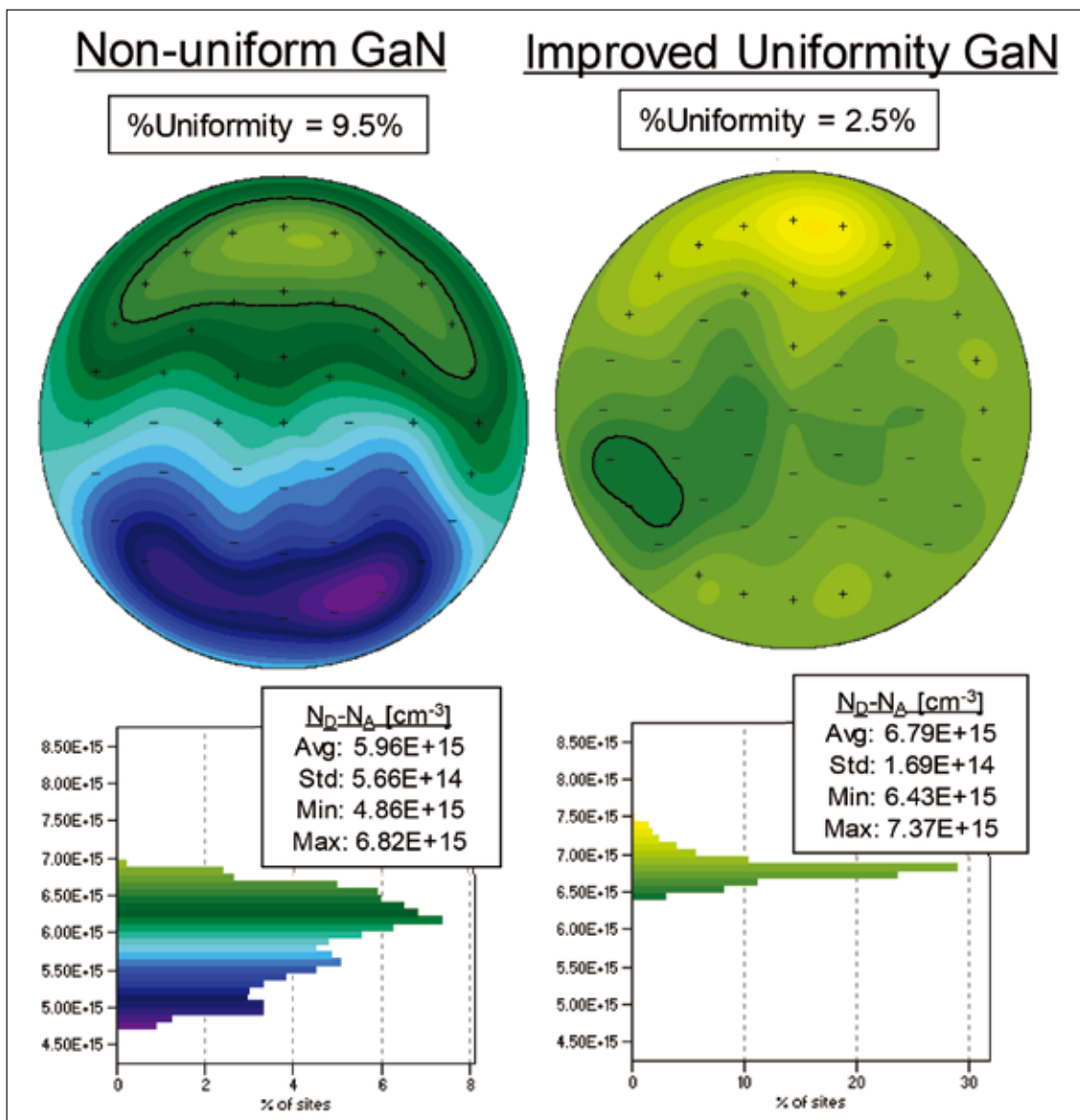
电压饱和相当于空陷阱，在关闭光源后这个状态仍然保持。

我们从 V-Q 图和 C-Q 图中可以看到光电离产生的影响（见图 5）。空陷阱会降低表面势垒，但不会影响氧化层电压和电晕电荷。能量高于光电离阈值的光子会使深界面陷阱的数量减少。当俘获界面电子密度下降时，这将会表现为表面电压瞬变（见图 6）。

使用这种方法，光致表面电压变化的幅度可以测量深界面状态的浓度。使用恒定的光照强度和波长来记录光电离衰减的时间常数，识别过程中涉及的特定界面陷阱——类似于深能级瞬态光谱（DLTS）中的热发射常数。

当深界面陷阱被光电离清空时，表面势垒高度和半导体空间电荷电容都会发生变化。后者与光照后测定的电容特性相关。与传统的 C-V 技术

图4. GaN衬底上掺硅的n型GaN-MOCVD外延层的净掺杂浓度分布的CnCV图表明工艺改进的优势，这减少了补偿受体杂质的不均匀性。Non-uniform GaN表示非均匀的GaN；Improved uniformity GaN表示经过改良均匀性的GaN； N_D 和 N_A 分别表示掺杂的施主杂质浓度和受主杂质浓度，其中D代表Donor，A代表Acceptor，单位为 cm^{-3} ；Avg、Std、Min和Max分别表示平均值、标准值、最小值和最大值。



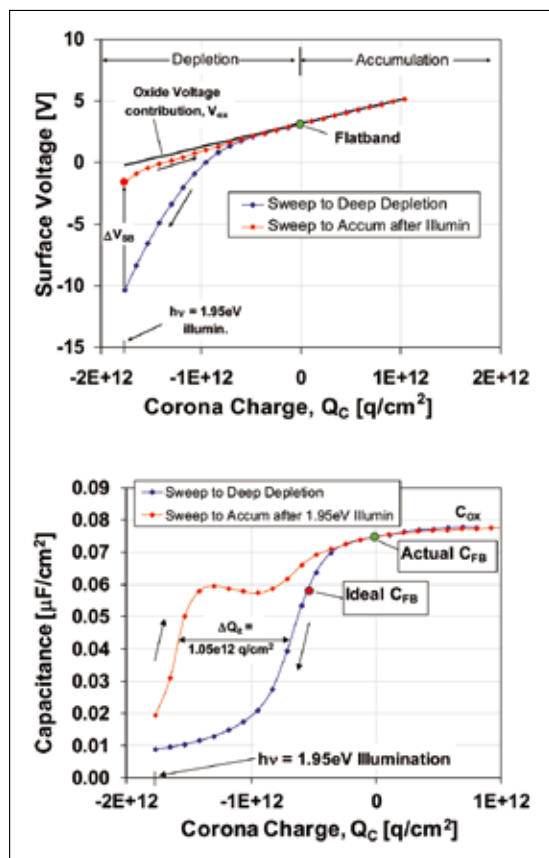


图5. 基于CnCV技术得到的45mm厚n型SiC绝缘层的V-Q (上) 和C-Q (下) 特性曲线; 光照引起界面陷阱的光电离和C-Q特性曲线的负偏移 (下); 上图中Depletion和Accumulation分别表示电晕电荷量的消耗和积累, 以 $0\text{q}/\text{cm}^2$ 为界限; Oxide voltage contribution表示氧化层电压的贡献值, 用 V_{ox} 表示; Sweep to deep depletion和Sweep to accum after illumin分别表示扫至深度耗尽和照明后扫至累积, 光照能量 $h\nu=1.95\text{eV}$ 之后两者出现压差 ΔV_{SB} ; 下图Actual C_{FB} 和Ideal C_{FB} 分别表示实际电容和理想电容, 同样也是在光照之后, 两者出现一个电荷量的差值 $\Delta Q_{it}=1.05\text{e}12\text{q}/\text{cm}^2$, 氧化层电容用 C_{ox} 表示。

不同, CnCV 技术除了可以电容 - 电压 (C-V) 特性以外, 还可以对电容 - 电荷 (C-Q) 特性进行单独的测定。当界面电荷发生变化时, C-Q 曲线会沿着电荷轴产生一个位移。与 SiC 上得到的 C-Q 曲线对比 (见图 5), 界面电荷的变化和从表面电压瞬变幅度所得到的值是一致的 (见图 6)。

展现 CnCV 技术能力的是在 850°C 、8 小时、湿法退火工艺前后对氧化的 SiC 的测定。快速反馈 CnCV 技术提供光电离前后的 C-Q 曲线, 显示出深界面状态 (图 7 左侧) 和浅界面状态 (图 7 右侧) 减少一半以上。这表明退火工艺减少了在偏置应力下导致平带电压不稳定的各种界面状态。拥有关于不同加工阶段对器件制造重要参数的影响这种快速反馈的能力, 有助于大大降低工艺开发成本和时间。

随着宽禁带功率器件的销量在未来几年乃至更长时间内会不断增长, 对 SiC、GaN 和 Ga_2O_3

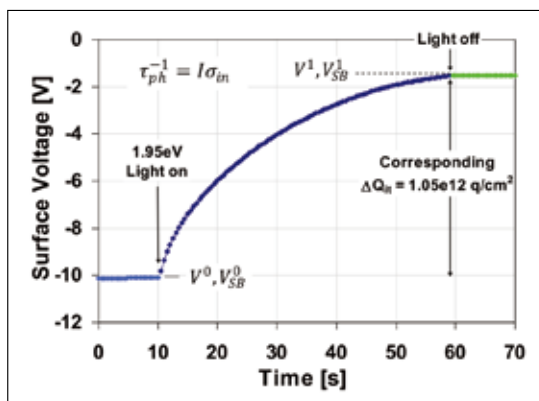


图6. 与图5的表面电压瞬变相对应, 由照明产生的1.95eV能量触发深界面陷阱的光电离; 与图5相比, 经光照1.95eV能量触发后, 在稳定之后的电荷量差值 $\Delta Q_{it}=1.05\text{e}12\text{q}/\text{cm}^2$, 结果一致。

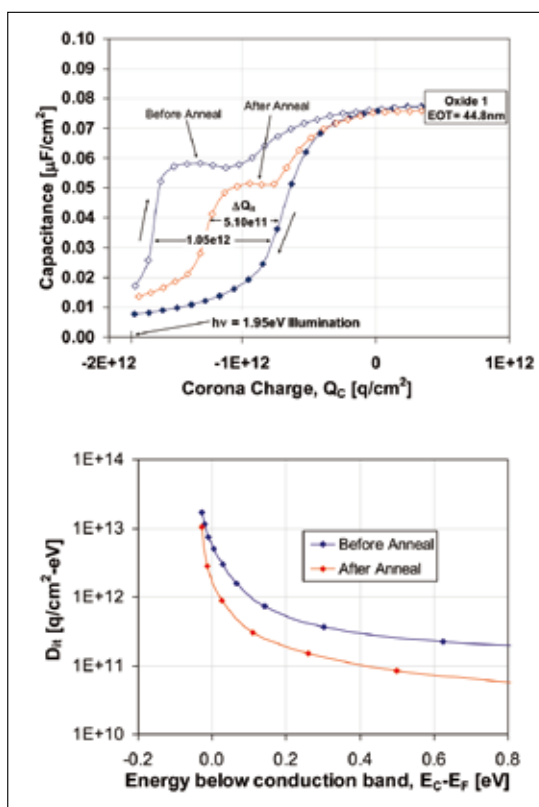


图7. 可以用独特的光辅助CnCV C-Q曲线表征使用亚带隙照明对深界面状态的光电离; 上图可以参考图5中的右边部分, 两条曲线Before anneal和After anneal分别表示退火前和退火后, Anneal既是上文中提到的CnCV技术中的 850°C 、8 小时、湿法退火工艺, 以氧化的SiC为例; 退火前与图5中理想C-Q曲线的 $\Delta Q=1.05\text{e}12\text{q}/\text{cm}^2$; 退火后与图5中理想C-Q曲线的 $\Delta Q=5.10\text{e}11\text{q}/\text{cm}^2$; EOT=44.8nm表示等效氧化物厚度 (Equivalent Oxide Thickness) 为44.8nm; 下图中横轴Energy below conduction band表示导带以下能量, E_c-E_f 表示从导带 (下标C表示Conduction) 到费米能级 (下标F表示Fermi level) 的能量, 单位是eV; D_{it} 表示界面陷阱密度 (Interface Trap Density), 单位是 $\text{q}/\text{cm}^2\cdot\text{eV}$ 。

电学性能表征的需求将会越来越大。毫无疑问, 达到这一要求的最佳途径就是采用 CnCV 技术, 它是一种可以替代标准 C-V 法和汞 C-V 法的功能强大、非常方便、非接触、非破坏性的方法。CnCV 技术在许多方面都占有优势: 节约时间; 降低成本; 拥有与标准 C-V 法所不具备的许多独特洞察力, 如 CnCV 可以直接测定平带电压和 C-Q 特性曲线。这些将会对那些正在开发宽禁带器件的人和那些正在逐步提高产量以跟上需求的人产生帮助。

扩展阅读

M. Wilson et al. ECS J. Solid State Sci. Technol. 6 S3129-S3140 (2017)
A. Savtchouk et al. Materials Science Forum 509 858 (2016)



平衡电荷以提升性能

在 SiC 肖特基势垒二极管中加入一个新的电荷平衡漂移区，为关键指标设定基准：导通电阻是失效电压的函数

Alexander Bolotnikov, Reza Ghandi, Peter Losee, Sacey Kennerly, Ravisekhar Rajtu; 通用电气公司

当前的中等电压功率转换系统存在着明显的缺陷。这些转换器安装在船舶、风力涡轮机、太阳能农场以及运输的牵引驱动上，受到最大开关频率不超过数百赫兹的限制。这一限制源于固态开关和二极管损耗，决定了变压器及转换器滤波元件非常大且重。继而导致系统及其安装成本很高，也影响了设计柔性。

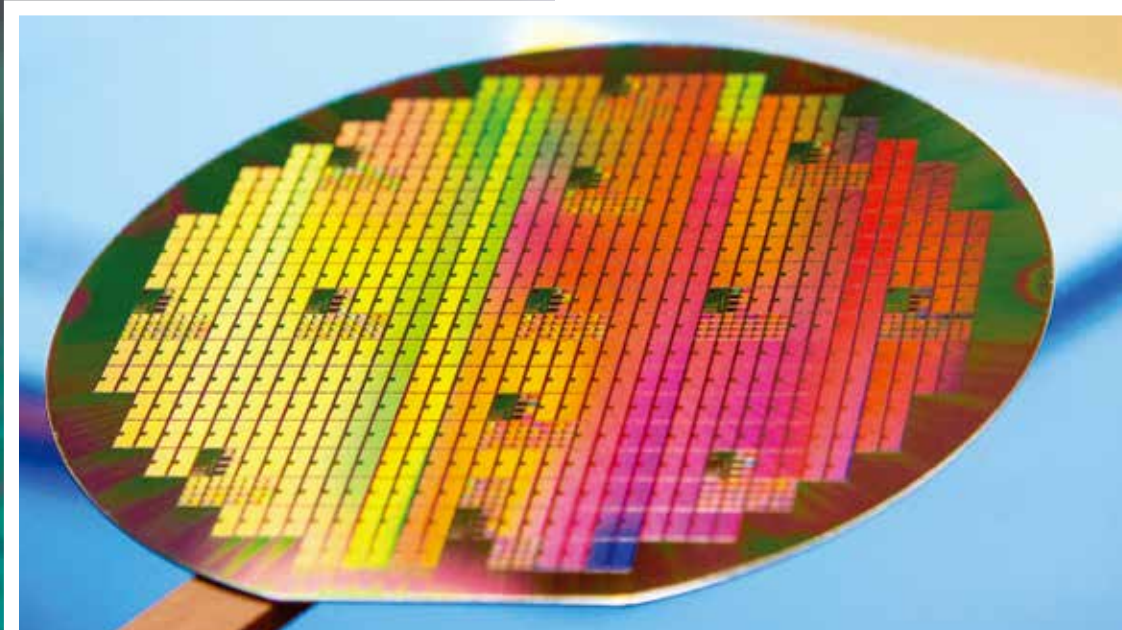
我们需要的是高效率、轻量级的电力转换系统，它可以在几千赫的开关速度下实现许多兆瓦的能量转换。如今这种转换器只是一个梦想，但如果固态器件能够将开关频率从 1 千赫兹切换到数十万赫兹，同时处理数百安培电流，它们就会成为现实。

有些研究人员正在开发这类器件，包括我们通用电气公司 (GE) 的团队。到目前为止，我们

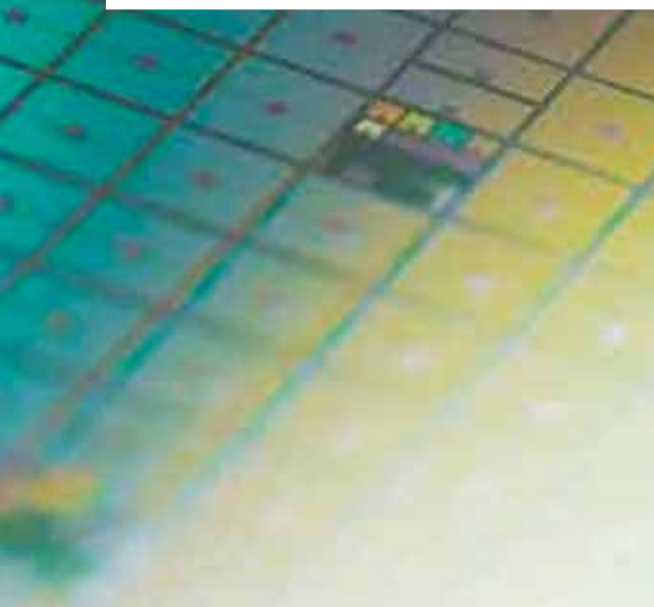
取得的成功包括：一种 SiC 结势垒二极管，它拥有一种新的电荷平衡 (charge-balanced) 结构，能够大幅减少传导损耗。

评判我们器件的标准是中压功率转换器中现有技术的应用：像 Infineon 技术公司和 ABB 公司这样的公司生产的硅绝缘栅双极晶体管 (IGBT) 和二极管。在这些双极性器件中，注入载流子存储在器件的轻掺杂阻挡层中。在导通状态下，这些载流子增加了本底载流子浓度，形成了很低的正向压降 (如图 1 所示)。在阻塞状态下，由于厚达几百微米而掺杂浓度只有 10^{13}cm^{-3} 的漂移层存在，高电压是可能的。对于硅 IGBT，这些漂移层可以导致高达 6.5kV 的阻塞电压。

即使是在仅 1kHz 的开关速度下，作为高压硅



图注：GE公司正在开发在给定工作电压下导通电阻优异的SiC肖特基势垒二极管。



所有这些问题的解决方案都指向宽带隙功率开关和二极管。在广泛的应用中，用 GaN 和 SiC 制作的器件能够保证更低开关损耗和更有效功率转换。更重要的是，对于在较低电压 650 V~2.5kV 的应用，SiC 器件也表现出更低导通损耗。

然而，当器件在典型的中压转换器应用时，SiC 当前未能发挥其潜力。其中一个问题是 SiC 单极器件漂移层的传导损耗，在升高温度的情况下，通常只是比硅 IGBT 和二极管的稍好，甚至也可能更糟糕。更复杂的是，SiC 基 IGBT 器件在所有工作电流密度下，宽带隙会带来超过 4V 的通态电压降。最后但并非不重要，SiC 基 MOSFET、IGBT 和二极管中的低电流密度导致较

功率器件中这些存储载流子的补偿是极大的损耗。例如，考虑设计一种硅 IGBT 模块，能够承载 6.5kV 的电压和 400A 的电流，它有一个 2.1J 的关断损耗，相当于在 500Hz 开关频率下有 1kW 的损耗。

值得注意的是这些模块的设计者并不只是试图将开关损耗最小化。他们的首要目标是在实现低开关损耗和低导通损耗之间找到平衡点。因此，例如，在 ABB 制造的模块中，通态电压的范围在 2.7V~5.4V 之间，远远超出了硅开通电压 0.7V 的范围。选择这种高通态电压是为了减少开关损耗，但也将电流密度限制在传统的 $30\text{A}/\text{cm}^2 \sim 60\text{A}/\text{cm}^2$ 之间。

另一个限制来源于与双极性器件 p-n 结相关的高通态压降。这降低了部分负载下的转换器效率。

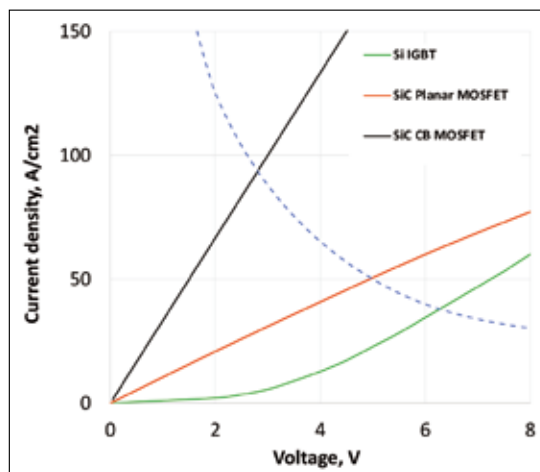
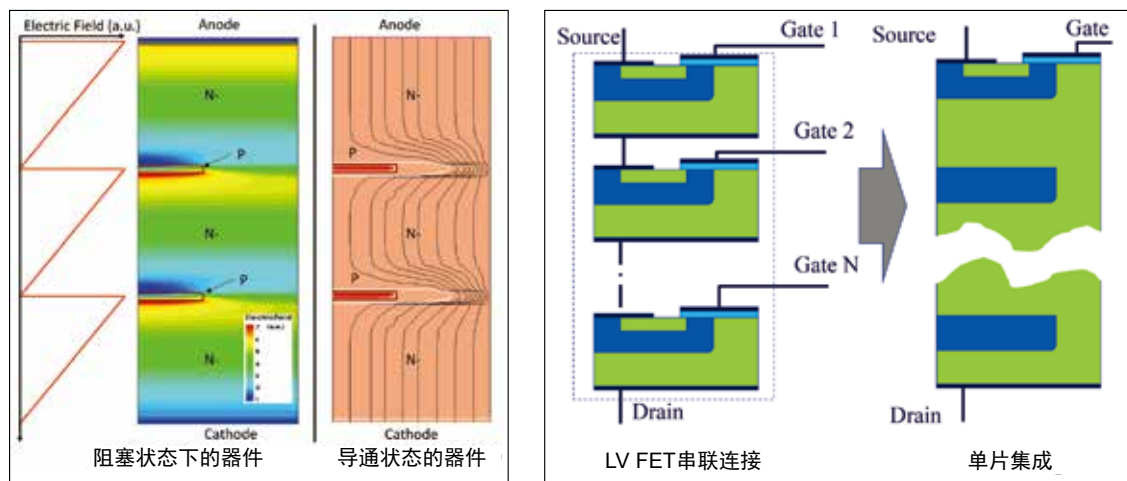


图1. 125°C 条件下，6.5kV 典型器件的正向特性的比较，给定正向电压下 SiC 电荷平衡 (charge-balanced, CB) MOSFET 有着更高的电流密度。

图2. (a) 电荷平衡器件的工作情况, (b) 电荷平衡器件的设计结构。



大的芯片面积来承载兆瓦级应用。这是个坏消息，因为它恶化了芯片成本。

解决碳化硅器件在电压升高时性能下降的两种选择是低压器件的串联和使用“超级结”技术的漂移层工程。后者是优选，因为它不需要多个器件。相反，它具有由多个交替的 n 型和 p 型掺杂柱组成的漂移区 / 阻挡区，这些区域掺杂浓度高，可以允许较高的失效电压。这与实现高阻挡电压的标准方法形成鲜明的对比：单一、低浓度和均匀掺杂的阻挡区耗尽时在漂移区形成几乎均匀分布的电场。

包括 Rensselaer 理工学院的 Paul Chow 所领导的一些研究团队在内，对碳化硅超结垂直功率器件

进行了建模。但是这些器件到现在为止仍难以实现。虽然沟槽和回填的方法获得了一些关注，但是要实现深宽比、掺杂可控性和高电压扩展性仍然充满挑战。这些障碍阻滞了全功能器件的实验验证。

我们突破了 SiC 超结器件中实现深宽比掺杂柱的关键挑战，提出了一种新的、实用的碳化硅电荷平衡漂移区结构。利用这项技术，我们生产出了有史以来第一个 SiC 结势垒肖特基二极管。

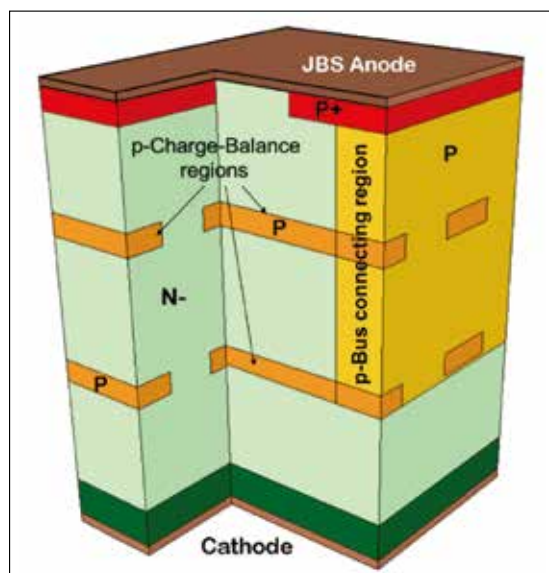
如何实现电荷平衡呢？

在器件中，埋藏的 p 型电荷平衡区补偿反向偏压下 n 漂移区较高的掺杂浓度 (见图 2)。当电荷平衡区域设计正确时，它们作为电场分割器，在给定失效电压下允许漂移区的掺杂量增加。结果是传导损耗减少。值得注意的是这一概念非常类似于串行连接的集成在同一芯片的低压器件。

这种结构的缺点是动态响应差。电荷平衡区域要求 n 型漂移层的空穴而实现阻挡到导通的转变。不幸的是，仅仅依赖于载流子的复合 - 产生速度，这种转变不能很快完成。为了缓解这一瓶颈，我们的设计还采用 p-Bus 方式连接平面器件的高掺杂的 p 型区域与每个电荷平衡区域 (见图 3)。这种精细化允许空穴在器件开关时进出电荷平衡区。

这种结构面临的挑战是要求 p-Bus 连接区域足够窄，并且掺杂浓度足够低，以尽量减少电荷平衡漂移区电场的变化；但要使这个区域具有足够的导

图3. 通用电气的工程师正在开发的SiC电荷平衡肖特基势垒二极管，包含p电荷平衡区和p连接区域。



我们的结果表明，具有电荷平衡漂移区的SiC肖特基势垒二极管可以突破随失效电压变化的通态电阻的一维极限。这一成功将为中压级SiC单极开关铺平道路，因为它的开通损耗和动态损耗远低于其他的硅开关。

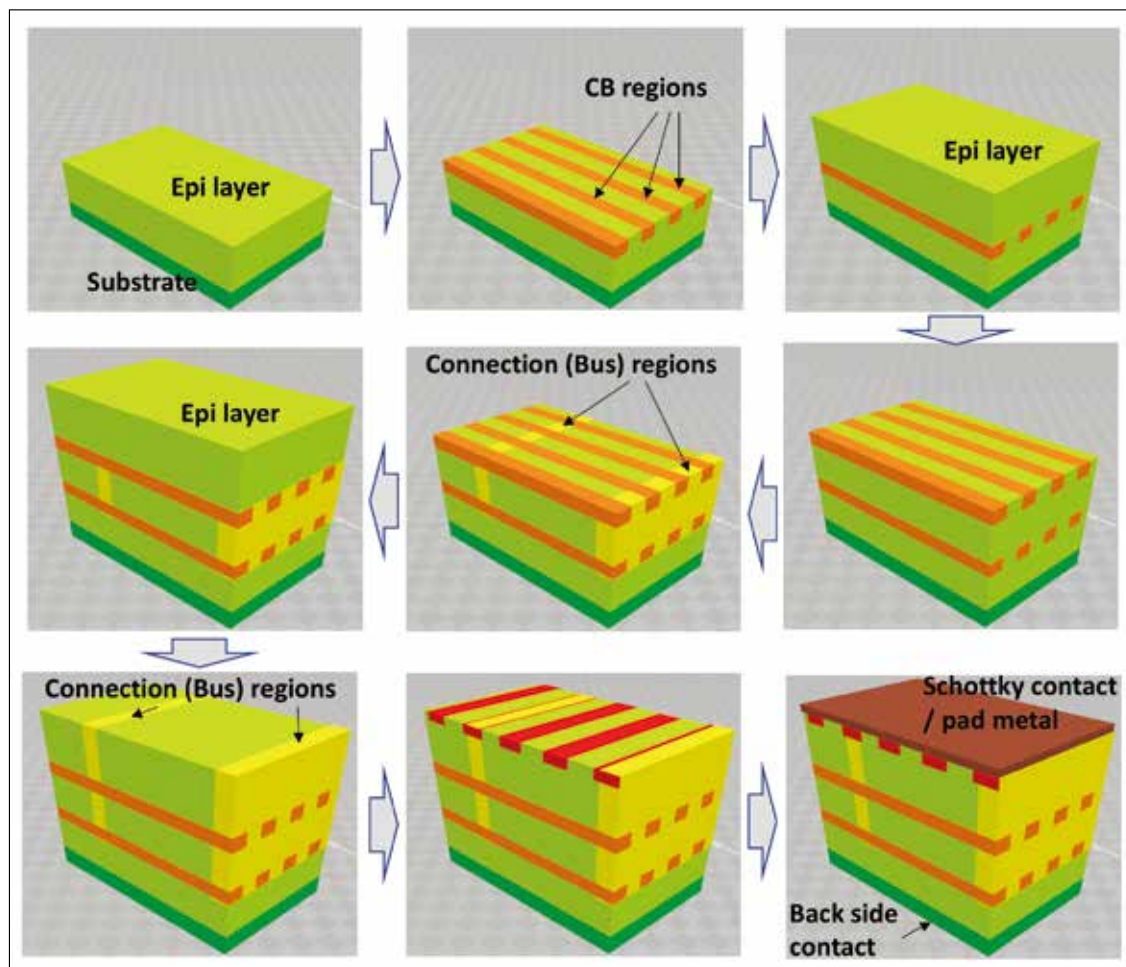


图4. 制作SiC电荷平衡肖特基结势垒二极管所需的步骤。

电性，以建立 p 型区和电荷平衡区之间的良好连接。

通过努力，我们已经完成了 2kV 和 3kV 的 SiC 电荷平衡结势垒肖特基二极管，这些二极管是由 4H-SiC 的晶片和 10 微米厚、掺杂浓度 $1 \times 10^{16} \text{cm}^{-3}$ 的外延层制成的。我们的制备工艺从铝离子注入法制备的 p 型电荷平衡区开始。此后，我们进行了额外外延生长，然后通过高能铝离子注入形成 p 连接区，使用的是美国 Brookhaven 国家实验室的 Tandem Van de Graaff 设备。

2kV 二极管具有两个 10 微米厚的外延层和一个电荷平衡区，而 3kV 的同级二极管共有三个 10 微米厚的外延层和两个电荷平衡区。由于这些不同，制作 3kV 二极管的步骤包括额外的电荷平衡区的制作，以及进一步的外延生长和 Bus 区的离子注入。在这两种情况下，器件的制作都是通过顶部表面形成一个镍基肖特基结势垒二极管，将 p⁺ 区与 p 连接区结合起来。

封装这些器件之后，我们在室温下和提高温度的情况下，测试评价了它们的静态和动态特性。

我们的二极管配有镍触点，其开启电压仅为

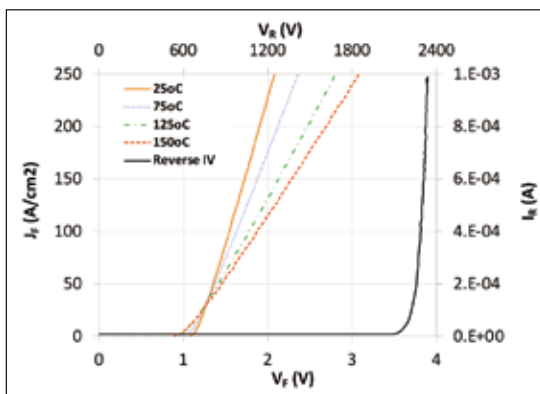


图5. 2kV的SiC电荷平衡肖特基结势垒二极管的正向和阻塞状态的V-I特性曲线。

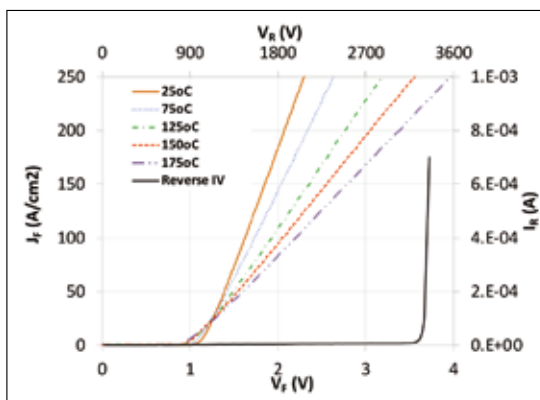


图6. 3kV的SiC电荷平衡肖特基结势垒二极管的正向和阻塞状态的V-I特性曲线。

图7. SiC FET器件和二极管的差分导通电阻与击穿电压。

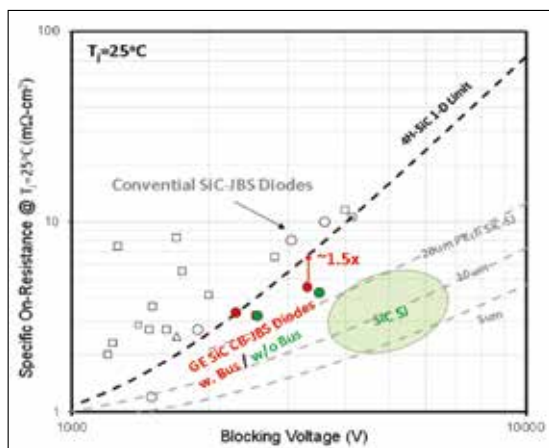
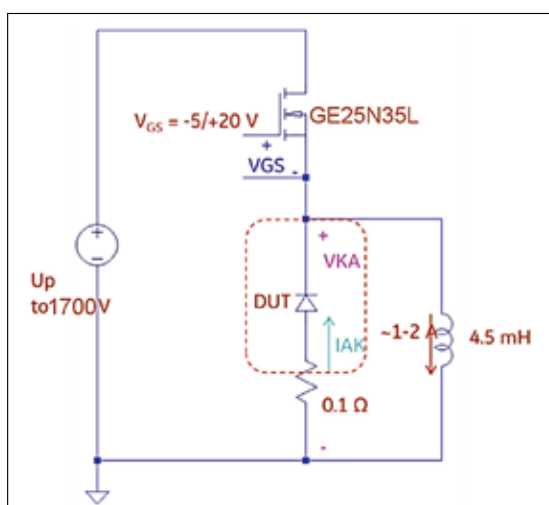


图8. 通用电气在SiC电荷平衡结势垒肖特基二极管中使用的高电压双脉冲电路，采用TO-247模块封装。



1V (见图5和图6)，而2kV和3kV二极管的差动室温通态电阻分别只有3.5 mW·cm²和4.3 mW·cm²。这些测量也发现超过2.3kV和3.3kV的尖锐失效电压。注意，这些值远远高于传统的掺杂浓度为

$1 \times 10^{16} \text{ cm}^{-3}$ 漂移层的垂直结构器件。

不管有没有连接区域，我们都把这些器件的性能与传统的SiC基MOSFET和二极管进行了比较。绘制通态电阻随阻塞电压变化的曲线，显示在超过3 kV时，我们的器件性能比理论上的一维单极器件的极限高出50%，而比商用器件的优越程度更高（参见图7）。

双脉冲开关试验用于评估二极管的开关特性，参见图8中的电路，该电路拥有一个2.5kV/35A SiC MOSFET器件，包含一个开关时间小于100 ns的有源开关。示波器上迹线显示，在有源开关开启时，电荷平衡结势垒肖特基二极管有反向恢复，有源开关关闭时接着是续流二极管的开启。

这些测量结果使我们能够估算2kV二极管的顺向恢复和反向恢复的开关损耗分别为12.91 mJ/cm²和1.9 mJ/cm²，对3kV器件来说分别为23.65 mJ/cm²和2.49 mJ/cm²。对于正向电流125 A/cm²，占空比50%，结温150℃的名义条件下，2 kV器件的额定直流电压开关损耗约为6.2 mJ/cm²，3 kV器件为12.5 mJ/cm²。假设热功率密度限制在250W/cm²内，这些发现表明二极管可以在高达20kHz的频率下工作，并因此在许多高压功率转换应用中表现破坏性效果。

结果表明，具有电荷平衡漂移区的碳化硅肖特基势垒二极管可以突破随失效电压变化的通态电阻的一维极限。这一成功将为中压级SiC单极开关铺平道路，因为它的开通损耗和动态损耗远低于其他的硅开关。然而，为了充分利用这些优

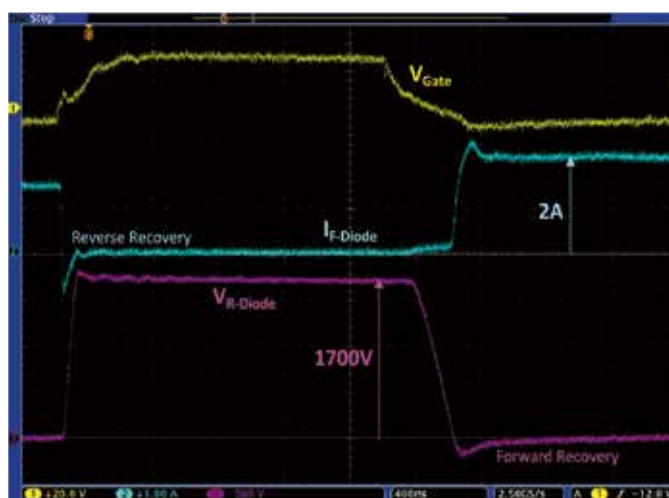
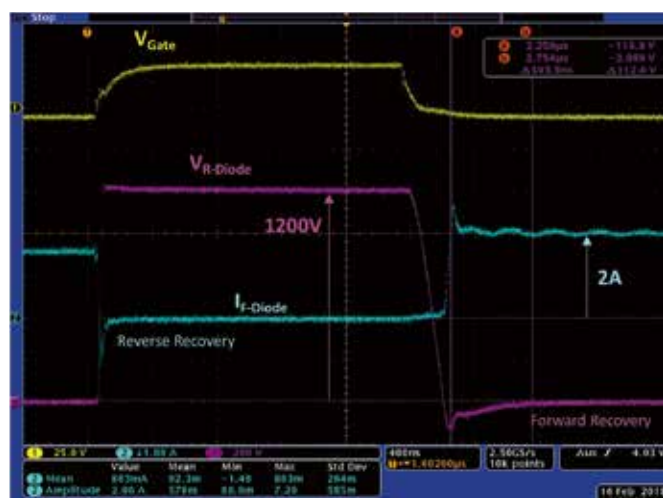


图9. 使用2kV(左)和3kV(右)电荷平衡结势垒肖特基二极管作为续流二极管的高压双脉冲、二极管箝位电感开关波形，该续流二极管的反向电压为1200V或1700V，正向电流为2A(正向电流密度为250A/cm²)。黄线代表MOSFET的栅-源电压，用于接通有源开关和在二极管电流变为0之前驱动续流二极管进入反向恢复，同时负载电流流过开关。SiC电荷平衡结势垒肖特基二极管的反向恢复阶段实际上与传统SiC肖特基二极管的反向恢复阶段不能区分。在反向恢复阶段之后，电荷平衡结势垒肖特基二极管的反向电压为1200V(左)和1700V(右)(约为额定电压的60%)。经过一段时间后，有源开关被关闭，负载电流开始在SiC电荷平衡结-势垒肖特基二极管来回流动。由于有源开关现在处于关闭状态，通过续流二极管的正向电流迅速从零上升到2A的满载电流。当SiC电荷平衡结势垒肖特基二极管从阻塞状态快速转变为导通状态时，具有明显的正向恢复阶段。波形显示二极管两端的正向电压有一个很大的峰值，然后在开启大约500ns后正向电压衰减到标称值。认为这种延迟是由于p⁺阳极通过深p-Bus区域对埋地电荷平衡区的电阻所致。这一观点与在150℃开启时损耗降低五分之一是一致的。

下转第39页

立方体 GaN：应对绿光能隙问题的解决方案？

从六方 GaN 转变为立方体 GaN 可制成压降减小且效率更高的绿光 LED

绿光 LED 效率低下的不足之处应归咎于强大的内部电场和较差的材料质量。它们的效率不到同等级别红光和蓝光 LED 的一半。

解决这个问题被称为“绿光能隙”的问题并不容易，但是，根据伊利诺伊大学香槟分校 Yi-Chia Tsai 和 Can Bayram 所做的第一性原理计算，从传统的六方相转变为立方相拥有着广阔的前景。

这些计算揭示了立方相相比于六方相所具备的优点，包括较小的带隙、较小的晶格失配和较小的有效质量。

Bayram 说：“具体而言，通过立方结构 III 族氮化物实现的绿光发射，量子阱中所需的铟含量可比六方结构 III 族氮化物低 5%。”

降低铟含量是一项重要的突破，因为这将减少晶格失配、减低缺陷率和改善材料质量。

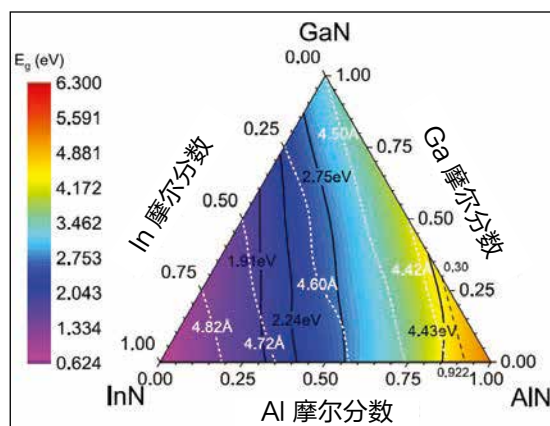
Bayram 说：“鉴于铟掺杂的指数型温度特性，因此铟含量降低 5% 是意义重大的。”他指出，这使得绿光发射量子阱的生长温度升高，从而增长了这些层中合金的均匀性。

另外，转向使用立方结构 InGa_{0.322}N_{0.678} 还是改善活性区域设计的关键所在。在传统器件中，量子阱一定不能超过仅几个纳米的厚度。这可确保在电子和空穴之间有足够的重叠（电子和空穴被内部电场拉往不同的方向）。

量子阱厚度较薄的不利之处是其在捕获载流子方面效率较低。为解决这一问题，可将多个量子阱相互叠加，但是这么做会由于载流子注入的不对称性而损害器件性能。只有较靠近 *p* 型区域的量子阱发光，这是因为电子外溢造成的。

当采用立方 LED 时，器件不受压电效应的影响，所以没有强电场将电子和空穴分开。这意味着辐射复合效率很高，即使对于增加载流子捕获的厚量子阱也不例外。更重要的是，采用这种形式的 GaN 制作的 LED 所遭受的俄歇复合（Auger recombination）较少，因此不太容易产生压降。

值得注意的是，伊利诺伊大学香槟分校的这两位研究者绝不是最早对 GaN 及其相关合金的关



图：立方氮化物大多是直接带隙。高铝含量区域中的黑虚线标记的是直接-间接跃迁。白虚线是晶格常数等值线。黑实线是共发射体的带隙等值线：红光（1.91 eV、650 nm）、绿光（2.24 eV、550nm）、蓝光（2.75 eV、450 nm）和 UV（4.43 eV、280 nm）。

键特性进行计算的人。在此之前，人们已经做了基于局部密度近似、广义梯度近似、和“ G_0W_0 ”近似的计算。据 Bayram 表示，所有这些方法的缺点是它们会产生相互矛盾的结果。例如，*h* 相 InN 的带隙值介于 0.69 eV 至 1.02 eV 和 2.0 eV 之间，而普遍接受的实验值则为 0.78 eV。

Bayram 说：“在工作中，我们运用协作和实验来验证六方结构 III 族氮化物的研究结论，然后将该理论方法应用于提取立方相参数。”据称，这种统一的方法可在量化富铟 III 族氮化物的结构和电子特性方面提供较高的准确度。

Bayram 和 Tsai 采用了局部密度近似的变种，因为标准版本低估了带隙。他们使用了一种被称为 LDA-1/2 的形式，这种形式考虑了电子的半离子化 (half-ionising)，并校正了带隙值。

当采用该方法时，研究人员发现：为了在 *h* 相中实现波长位于 550 nm 的绿光发射，需要一种 In_{0.322}Ga_{0.678}N 的成分；但是对于 *c* 相，则使用 In_{0.274}Ga_{0.726}N 来实现。

现在，研究人员将进行立方相器件的光、电和热特性仿真。☞

参考文献

Y. -C. Tsai et al. Sci. Rep. 9 6583 (2019)

重新定义钠助熔剂法

除氧可改善 GaN 种子的质量

低成本、大直径的 GaN 衬底被广泛认为是用于生产蓝光和绿光激光器以及 GaN 功率器件的最佳基板。

此类衬底的生产一直难以捉摸，但是它们现在距离被人们弄清似乎是近在咫尺了，这得益于日本大阪大学研究人员所取得的一项突破。

多年来，该研究小组一直倡导运用钠助熔剂法 (sodium-flux method) 来生长 GaN 衬底，而且他们现在能够以非常低的穿透位错密度生产材料。不过，生长过程之慢让人难以置信 - 低于 $50\mu\text{m}/\text{小时}$ ，因此，最近这些研究人员采用了一种混合方法，就是将该技术与氢化物气相外延 (HVPE) 相结合。他们的构想是，运用钠助熔剂法产生高质量的种子，然后 HVPE 以高于 $1\text{ mm}/\text{小时}$ 的生长速率使其变厚。

阻碍这一进程的是多点式种子的金字塔形侧面 (pyramidal facets) 中的高含氧量。这个问题必须解决，因为氧会引起晶格失配，从而导致材料退化，比如出现裂纹和位错。

当开始努力解决这个问题时，研究人员试图使用高温生长来消减金字塔形侧面中的氧污染。由于这并未充分地减低氧污染，他们因此意识到：有必要抑制侧面生长并促进 c 平面 (c-plane) 生长。刚刚取得的这项突破是采用沿着金字塔形 GaN 晶体形成的残留镓 - 钠熔体。这实现了富氮晶体生长。

这种最新的工艺以在蓝宝石晶圆上生长的 GaN 薄膜的

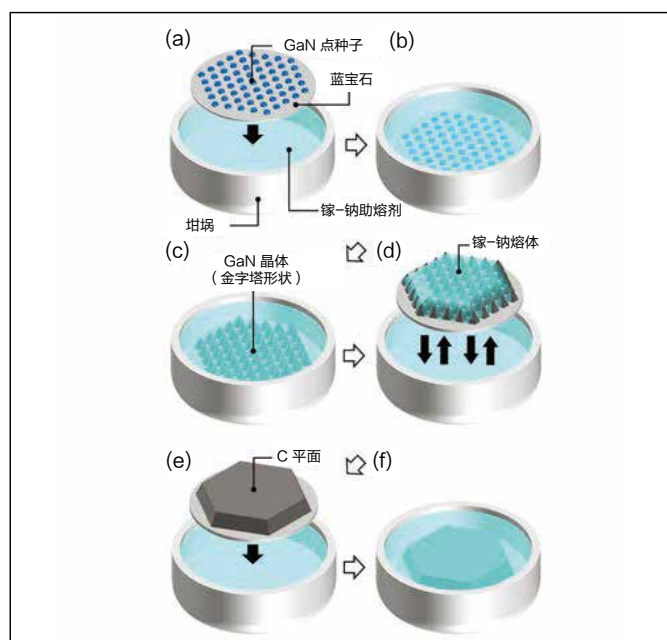


图 1. 点种子 (point seeds) 的浸渍启动了 GaN 的生长 ((a) 至 (c))，进一步浸渍将产生平面薄膜 (d)，然后使薄膜增厚 ((e) 和 (f))。

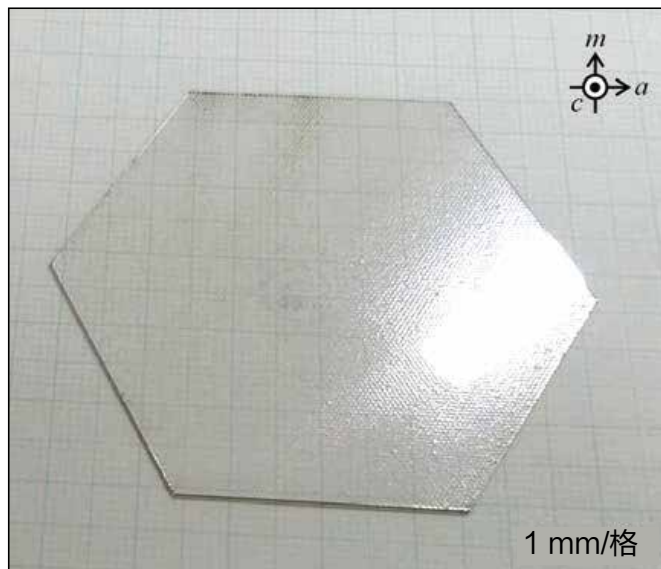


图 2. 运用精致钠助熔剂法制作的 GaN。这种经过了背面研磨和抛光处理的材料直径大于 2 英寸，并具有 10^3 cm^{-2} 至 10^5 cm^{-2} 的穿透位错密度。

图形化作为起点。在他们的论文中，研究小组描述了在 $5\mu\text{m}$ 厚的图形化 GaN 薄膜上获得的结果，此薄膜是在 3 英寸蓝宝石衬底上生长的。

作为开始，采用钠助熔剂法的生长是将图形化晶圆托住在镓 - 钠熔体的上方并持续 24 小时，直至晶圆达到氮饱和和状态为止。然后，将晶圆浸渍在熔体中达 30 小时 (见图 1)。抽出衬底即可显现金字塔形 GaN 晶体中间残留的助熔剂。

为了制作平面膜，反复地将图形化晶圆浸渍在熔体中，以解决稀助熔剂中钠供应量不足的问题。在 100 个小时之后，这将制成完全平坦的 c 平面薄膜。接着，出于再一次增加厚度的目的，研究人员将 GaN 在熔体中又多浸渍了 100 个小时。在冷却时，GaN 自然地与蓝宝石分离，并且不会出现裂纹 (见图 2)。

据该研究小组发言人 Masayuki Imanishi 称，由于涉及一项专利申请，所以在他们的论文中并未介绍在 GaN 上进行 HVPE 生长的相关结果，但是已经实现了 1 mm 厚薄膜的生长。

该研究小组的下一个目标包括制造直径为 100 mm 的 GaN 晶圆，以及采用 HVPE 生长厚度超过 5 mm 的 GaN 薄膜。

参考文献

M. Imanishi et al. Appl. Phys Express 12 045508 (2019)

缩小绿光激光器的线宽

分布式反馈光栅提高了基于氮的绿光激光器的光谱纯度

沙特阿拉伯阿布都拉国王科技大学的研究人员宣称，他们制作了首款基于 InGaN、并具有一个分布式反馈 (DFB) 光栅的绿光激光器。

据研究小组发言人 Boon Ooi 表示，通过增加这个光栅，可制成一种有益于传感、原子钟和水下无线光通信的单波长光源。

Ooi 说：“可使这些 DFB 绿光激光器与太阳光谱的低背景噪声线（也被称为夫琅和费谱线）相匹配，从而改善环境传感器和可见光通信的信噪比。”

据他说，通过实现基于未知原子跃迁的新设计的开发，这些绿光光源还能改善原子钟技术。

Ooi 解释说：“此外，人们还预期 DFB 绿光激光器将适合快速调制，同时与海岸和混浊水域中的极低光吸收水平相匹配。”由于具备这些优点，因此 DFB 绿光激光器是一种很有前途的水下无线光通信光源。

Ooi 和他的同事在他们手头上的一个商用激光器中插入了一个 DFB 光栅，这个激光器碰巧来自欧司朗 (Osram) 公司。Ooi 解释说：“我们使用了一个现成有售的激光二极管，结果证明可以容易地实现采用集成化 DFB 光栅的窄线宽绿光激光二极管。”

他和他的同事并未增添一个掩埋型光栅，他们认为这种做法需要晶体过度生长，往往会牺牲材料质量。作为替代方案，他们采用聚焦离子束形成一个 40 阶表面光栅。

以这种方式形成光栅对于快速实施来说是很理想的，但是并不适合大批量制造。如需批量生产 DFB 绿光激光器，Ooi 推荐采用 UV 光刻和电子束光刻等工艺。

研究人员通过给 Osram PLP520 增添一个 DFB 激光器来制作其器件，这是一款具有一个 $4\ \mu\text{m}$ 宽脊形波导管和一个 $0.9\ \text{mm}$ 长腔体的芯片。当以 $300\ \text{mA}$ 电流驱动时，该器件产生 $141\ \text{mW}$ 功率。

增添一个周期为 $4.114\ \mu\text{m}$ 的 DFB 光栅制成了一个窄波长光源。当以 $300\ \text{mA}$ 的电流驱动时，该器件具有仅 $31\ \text{pm}$ 的光谱宽度（以光线最大强度的 $1/2$ 处的谱带全宽度来定义）和 $36.9\ \text{dB}$ 的边模抑制比。据该研究小组称，就基于 InGaN 的激光器而言，这是迄今为止报道的边模抑制比的最高值。

增添一个光栅的缺点是输出功率的大幅下降。在 $300\ \text{A}$ 驱动电流下的输出功率跌至仅 $14\ \text{mW}$ 。该研究小组将输出功率的这种急剧下降、以及外部量子效率的大幅滑落（从 20.7% 降至 3.5% ）归因于光学性能的劣化。

较高的输出功率和效率应通过优化脊形宽度和长度、光栅阶次蚀刻深度、以及钝化工艺来实现。

现在，Ooi 和他的同事开始开发较低阶次的 DFB 光栅、以及晶圆规模制造，旨在缩小线宽。

Ooi 说：“另外，我们还在通信和其他应用中对我们的 DFB 激光器进行系统级测试。”

参考文献

J. A. Holguín-Lerma et al. Appl. Phys. Express 12 042007 (2019)



沙特阿拉伯国王科技大学的工程师通过给商用激光器增添表面光栅，制作了一款窄线宽绿光激光器。

上接第36页

点，需要开发出更好的低干扰电感技术、高压封装方式和变换器拓扑结构以提高热性能。这些技术必须适应更高的功率密度和磁学性能指标，它们随时间与剧烈变化的电压和电流相关。

我们将专注于把电荷平衡漂移结构器件扩展到更高的电压等级。这有望打破许多现有器件开关频率低于 $1\ \text{kHz}$ 的现状，将开关频率推到 $10\ \text{kHz}$ 以上。请注意我们计划展示的下一个器件： $4.5\ \text{kV}$ SiC 电荷平衡 MOSFET，目标室温时其比导通电阻小于 $12\ \text{mW}\cdot\text{cm}^2$ 。

本文提供的信息、数据或工作，部分受到美国能源部 Advanced Research Projects Agency-Energy (ARPAE) 资助，项目经理 Isik Kizilyalli 申请的资助编号为 DE-AR0000674。

作者在此表达的观点和意见不一定代表或着反映美国政府和其他任何机构的观点和意见。

扩展阅读

1. F. Udrea et al. IEEE Trans. on Elec. Dev. 64 3 (2011). Zhu et al. Journal of High Speed Electronics and Yu et al. IEEE TED Special Issue on SiC (2008)
2. K. Kojima et al. ECSCRM (2012)
3. L. Theolier MIEL, pp.79 - 82 (2010)
4. J. Nishio et al. IEEE Trans. on Elec. Dev. 55 1954 A.Bolotnikov US20170278924A1 (2016)
5. R. Ghandi et al. Mat. Sci. Forum 924 573 (2017)

Advertiser	广告商名称	网址	页码
AIXTRON SE	德国爱思强股份有限公司	www.aixtron.com	1
CS International Conference		www.csinternational.net/register	IBC
Evatec Ltd.		www.evatecnet.com	7
EDI CON China 2020	电子设计创新大会	www.mwjjournalchina.com/edicon	IFC

欢迎投稿

《化合物半导体》(CSC) 是针对中国化合物半导体及光电市场出版的专业杂志, 用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块 / 组件、封装技术, 及其发展趋势和相关厂务设施。与读者一起紧跟行业发展, 共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》, 翻译并编辑成形; 我们也报道全球平面显示制造商和研究机构的最新技术与资讯, 以及撰写其他与本地市场息息相关的新闻和文章; 并选编专业投稿。

本刊欢迎读者和供应商投稿, 文章一经采纳, 将在印刷版本和网上刊登。CSC 将为设计者和管理人员, 提供一个展现国内外厂商的最新成果的平台。

文章投稿指南

1. 文章主题突出、结构严谨、短小精悍, 中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格; 插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号, 编号与文中的

图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式 (邮编、地址、电话、电子邮件)。

新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍, 中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片, 照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿 (翻译稿请附英文原稿)。来稿请用电子邮件寄到: sunniez@actintl.com.hk。

如果您有什么意见或建议, 或者有什么想法同本刊编辑探讨, 请不吝赐教。



www.compoundsemiconductorchina.net

行政及销售办公室 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan,
Kowloon, Hong Kong
Tel: 852-28386298

Publisher (社长) - China
Adonis Mak (麦协林)
Adonis@actintl.com.hk

Editor in China (中国版编辑)
Sunnies Zhao (赵雪芹)
sunniesz@actintl.com.hk

UK Office (英国办公室)
Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200

Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

销售人员 Sales Offices

Asia (亚洲)

Mark Mak (麦协和)
markm@actintl.com.hk
Tel: 852-2838 6298

China (中国)

Shenzhen (深圳)
Jenny Li (李文娟)
jennyl@actintl.com.hk
Gavin Hua (华北平)
gavinh@actintl.com.hk
Tel: 86-755-2598 8571

Shanghai (上海)
Hatter Yao (姚丽莹)
hatter@actintl.com.hk
Amber Li (李歆)
amberl@actintl.com.hk

Linda Li (李承珍)
lindal@actintl.com.hk
Tel: 86-21-6251 1200

Beijing (北京)

Cecily Bian (边团芳)
cecilyb@actintl.com.hk
Tel: 86-135 5262 1310

Wuhan (武汉)

Sky Chen (陈燕)
skyc@actintl.com.hk
Tel: 86-137 2373 9991

Eva Liu (刘婷)
eval@actintl.com.hk
Tel: 86-138-8603 3073

Grace Zhu (朱婉婷)
gracez@actintl.com.hk
Tel: 86 159 1532 6267

Taiwan, Singapore, Malaysia
(台湾, 新加坡, 马来西亚)
Regional Sales Director
Mark Mak (麦协和)
markm@actintl.com.hk
Tel: 852 2838 6298

Korea (韩国)

Lucky Kim
semieri@semieri.co.kr
Tel: 82-2-574-2466

US (美国)

Janice Jenkins
jjenkins@brunmedia.com
Tel: 724-929-3550

Tom Brun
tbrun@brunmedia.com
Tel: 724-539-2404

Europe (欧洲)

Shehzad Munshi
sm@angelbcl.co.uk
Tel: +44 (0)1923 690215

Jackie Cannon
jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

3 EVENTS **2** DAYS **1** TICKET

31 March - 1 April 2020

Sheraton Brussels Airport Hotel, Belgium

One ticket gives you access to a 2 day event which will see 3 groups of device makers gathered under one roof.

Hear over 100 presentations covering the entire spectrum of the compound semiconductor, integrated photonics photonics and global sensor supply chain.

CS INTERNATIONAL
CONFERENCE

Connecting, informing
and inspiring
the compound
semiconductor industry

www.csinternational.net



**Talk to us about sponsorship NOW
as it will be another sellout**

PIC INTERNATIONAL
CONFERENCE

Creating and
strengthening
links between
chipmakers and
network builders

www.picinternational.net

SSI INTERNATIONAL
CONFERENCE

Sensor Solutions:
Market opportunities



www.sensorsinternational.net

REGISTER NOW, AND SECURE YOUR PLACE. REGISTRATION ALLOWS ACCESS TO:
CS INTERNATIONAL, PIC INTERNATIONAL AND SSI INTERNATIONAL



AN ANGEL EVENT

化合物半导体



·CHINA

《化合物半导体》中国版（CSC）于 2005 年创刊，是全球最重要和最权威的杂志 Compound Semiconductor 的“姐妹”杂志。

《化合物半导体》中国版旨在通过对于全球化合物半导体工业的深度分析、实时信息报道和评论，扩展中国地区读者的专业焦点和全球视野。《化合物半导体》中国版以简体中文按季度出版。编辑内容由 Compound Semiconductor 的专业记者提供，他们具有研究背景，其技术文章和专栏文章得到来自化合物半导体协会主要成员公司的认可。全球电子业领先的独立市场研究咨询机构 IHS IMS Research 也在杂志开设定期栏目。

除了 10,000 名经过审查认证的合格读者，我们亦会在各个地区重要业界活动中免费派发杂志，对于希望在中国市场加强影响的化合物半导体公司，《化合物半导体》中国版是最有效的平台和目标媒体。

免费索阅

化合物半导体



·CHINA

