

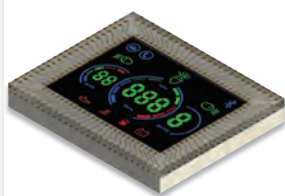
化合物半导体



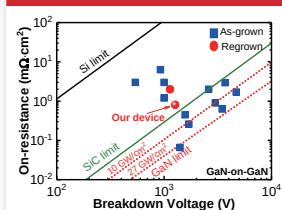
• CHINA

2020年4/5月

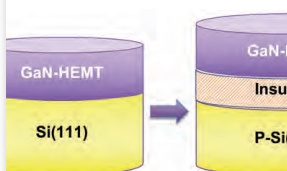
microLED显示器



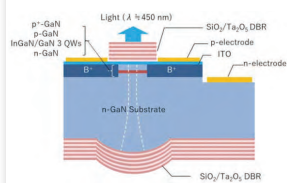
GaN 功率器件



GaN HEMT



新型VCSEL设计



面向 5G 优化 GaN 异质结构

注册已经开始了



2020

Electronic Design Innovation Conference

电子设计创新大会

2020年10月13-14日

国家会议中心，北京，中国

访问www.mwjjournalchina.com/edicon注册参会

- ▶ 5G/先进通信
- ▶ 毫米波技术
- ▶ 放大器设计
- ▶ 电磁兼容/电磁干扰
- ▶ 低功耗射频和物联网
- ▶ 前端设计
- ▶ 电源完整性
- ▶ 雷达和国防
- ▶ 射频和微波设计
- ▶ 信号完整性
- ▶ 仿真和建模
- ▶ 测试和测量



www.mwjjournalchina.com/edicon

your

EPITAXIAL GROWTH

partner

InGaN InAlN AlGaIn

GaSb InSb InP InGaP

InAlGaIn GaAs AlGaAs

Enabling advanced technologies



- World leading technology
- Complete materials range
- MOCVD, MBE, CVD
- Advanced semiconductor wafer products
- Advanced R&D capabilities
- Multiple, manufacturing sites (Europe, Asia, USA)



www.iqep.com

封面故事 Cover Story

10 面向5G优化GaN异质结构
Optimising GaN heterostructures for 5G

在生产GaN HEMT时，重要的决定是衬底的选择。选择半绝缘SiC可以满足最苛刻应用中对最终功率水平的需求，而选择硅的优势则是在低成本、大直径和大规模生产方面。为了在高端射频应用中使GaN-on-Si与GaN-on-SiC能够直接竞争，必须克服一些技术障碍。无论选择哪种衬底，将AlN或InAlN势垒与SiN钝化层结合使用，都可以为GaN 射频器件带来出色的性能。

- Markus Behet, Joff Derluyn, Stefan Degroote, Marianne Germain; Epigan/Soitec

编辑话 Editor's Note

04 明日之星microLED
Rising star microLEDs

- 赵雪芹

业界动态 Industry

05 科锐新型650V碳化硅MOSFET助力新一代应用创新
Cree's new 650V SiC MOSFETs to enable the next generation of application innovations05 三安集成强化光电制造代工服务
Sanan IC expands optoelectronic foundry services06 Plessey与Facebook达成独家授权合作
Plessey reached an exclusive licensing deal with Facebook08 EV集团成立异质集成能力中心
EVG opens Heterogeneous Integration Centre08 Power Integrations的氮化镓技术可将高效率显示器电源的输出功率提高到75 W
Power Integrations' GaN technology increases output power of high-efficiency display PSUs to 75 W09 北方华创交付氮化硅LPCVD设备
Naura's silicon nitride LPCVD equipment delivered

关于《化合物半导体》

《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。

About Compound Semiconductor China

Compound Semiconductor China (CSC) is the 'sister' title to Compound Semiconductor - the world's most respected and authoritative publication. It is also the unique and authoritative publication dedicated to the Compound Semiconductor industry in China, introduce advanced global technology information and manufacturing experience, support the growth of the industry in the China market. Our content covers the technology development of crystal characteristic, design of IC structure, and materials, equipment, software, metrology, facilities for manufacturing, as well as market analysis & trends.



扫一扫
免费下载电子书

技术Technology

- 16 microLED：硅基氮化镓找到了自己的使命**
microLEDs: GaN-on-silicon finds its calling
- Richard Stevenson
- 22 单晶圆工艺简化SiC的生产**
Single-wafer processing streamlines SiC production
- Robert Rhoades, REVASUM
- 27 优化刻蚀以改善垂直型氮化镓功率电子器件的选区掺杂**
Better etching enhances selective area doping for vertical GaN power devices
- 付厚强, 付凯, 赵宇吉, 亚利桑那州立大学
- 31 绝缘插入层大幅提高击穿电压**
Insulating interlayer boosts the breakdown voltage
- Zhihong Liu, Hanlin Xie, Kwang Hong Lee, 新加坡-麻省理工学院研究和技术联盟;
Chuan Seng Tan, Geok Ing Ng, 南洋理工大学; Eugene Fitzgerald, 麻省理工学院

科技前沿 Research Review

- 37 钨触点改善了 GaN 二极管**
Tungsten contact improves GaN diodes
- 38 大幅降低高电压 Ga₂O₃ MOSFET 的导通电阻**
Slashing the on-resistance of high voltage Ga₂O₃ MOSFETs
- 39 在GaN VCSEL中实现单模工作**
Realising single-mode operation in GaN VCSELs

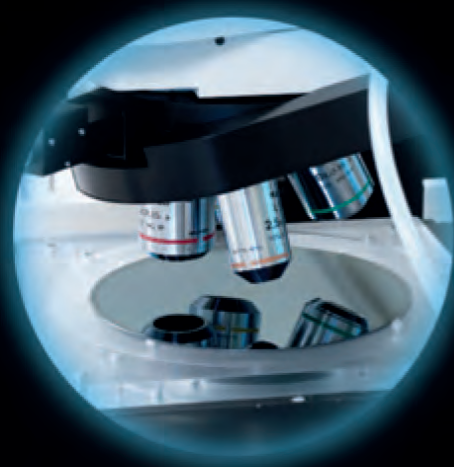
40 广告索引 Advertisement Index

关于雅时国际商讯 (ACT International)

ACT 雅时国际商讯 (ACT International) 成立于1998年, 为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司与中国企业架起了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站, 以及各种技术会议, 服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT 亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港, 在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan. www.actintl.com.hk



明日之星 microLED

科学技术的发展有时候很有意思。

当一项现有的技术受到另外一项具有更远大前景的竞争技术的威胁时，将会发生什么？人们可能会认为现有的技术会输掉这场战争。然而实际情况却是，现有技术通常会反击，在其每一分的投入上取得实质性的回报，步步为营，几乎不给后者一点机会。

这种情况在太阳能产业中确实发生过。聚光薄膜光伏（CPV）是有很好发展前景的技术，但是到目前为止，它的影响微乎其微。当 CPV 技术初露头角时，传统的晶硅太阳能面临整个行业消失的威胁，中国的晶硅太阳能电池制造商们开始降价——这是一个许多人都没有预料到的举动——接下来，后起的 CPV 行业几乎分崩离析，只能进入个别的特殊市场，影响甚微。

另一项很有前途的技术——硅基氮化镓（GaN-on-Si）LED，也曾遭遇了类似的情况。

在本世纪初，Bridgelux（普瑞光电）将硅基氮化镓 LED 作为面向大众的固态照明解决方案。但是，硅基氮化镓 LED 却未能席卷市场。相反，由于政府补贴和蓝宝石价格的大幅下降，加上更大尺寸基片的使用，以及在未充分利用的 200 毫米硅生产线上对材料进行加工，使得传统 LED 的制造成本大幅下降，中国 LED 芯片制造商以便宜得多的产品占领了市场。

这让那些使用硅基氮化镓技术的人摸不着头脑，不只 Bridgelux，还有 Plessey……他们继续探索，试图为自己的先进产品技术开拓一个新的市场。

Plessey 公司认为自己找到了答案：就是用于显示的 microLED。本期杂志所刊的技术文章“microLED：硅基氮化镓找到了自己的使命”，详细介绍了 Plessey 在 microLED 显示器方面的研究进展。

Plessey 在 microLED 技术开发中处于有利地位。它有一条装备精良的硅线，以及从 CamGaN 公司获得的先进技术。

为了争夺 microLED 显示市场的份额，许多蓝宝石基氮化镓（GaN-on-sapphire）LED 的制造商也已经展开了激烈的竞争。他们试图通过拾取和放置（picking and placing）microLED 芯片粒子实现巨量转移来形成显示器。

与这些竞争对手相比，Plessey 称其具有重要的优势：一是随着器件尺寸越来越小，硅基氮化镓 LED 的性能越来越好；二是它的整片处理方法更适合缩小 LED 尺寸和制作显示器。

Plessey 一直致力于为 AR/VR 设备开发 microLED 嵌入技术，他们的技术在 2020 CES 上引起轰动。Plessey 已经与一些合作伙伴，包括 Facebook，签署了合作协议，现在，Plessey 正在加速改进其技术，看起来硅基氮化镓 microLED 很快要在 AR/VR 等市场取得巨大的成功。尽管硅基氮化镓 LED 这项技术在它最初瞄准的市场并没有取得成功，但它似乎重新找到了自己的定位。

microLED 将是下一代显示技术的核心技术，随着越来越多的厂家投身于 microLED 行业，microLED 显示已经开始展露诱人的前景。Yole 的最新 microLED 显示器报告显示：到目前为止，全球 microLED 的累计投资已接近 48 亿美元。不仅 LED 厂商，还有许多终端设备厂和显示器制造商，包括苹果、三星、LG、Sony、友达、群创、京东方，以及很多初创公司都加入了 microLED 浪潮，microLED 的活动水平迅速增长，预计 microLED 市场将指数级增长。

赵雪芹

社长 Publisher

麦协林 Adonis Mak
adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao
sunniez@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200
Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571
Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970



科锐新型 650V 碳化硅 MOSFET 助力新一代应用创新

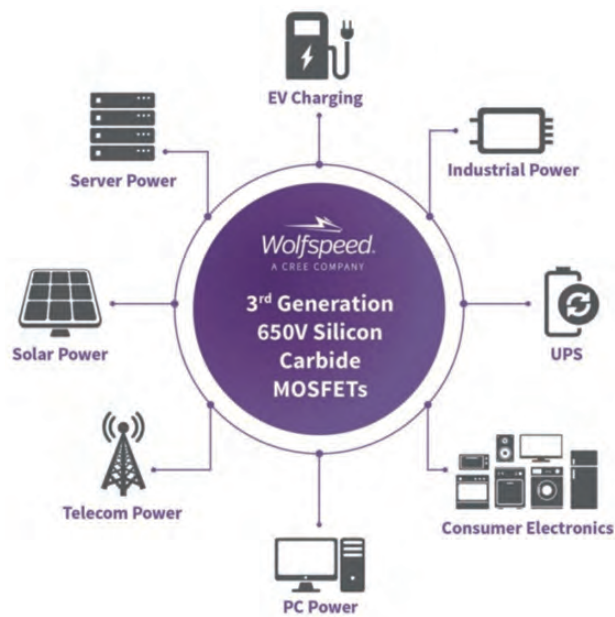
科锐公司 (Cree Inc.) 近日宣布推出 Wolfspeed 650V 碳化硅 MOSFET 产品组合, 适用于更广阔的工业应用, 助力新一代电动汽车车载充电、数据中心和其他可再生能源系统应用, 提供业界领先的功率效率。

Wolfspeed 高级副总裁兼总经理 Cengiz Balkas 表示: “科锐引领从硅向碳化硅的全球产业转型。我们的新型 650V MOSFET 系列迈进了一步, 为包括工业应用在内的更多应用领域提供高功率解决方案。650V MOSFET 所提供的优异功率效率, 助力现今最大的技术领先企业开发新一代电动汽车车载充电、数据中心、储能方案等, 帮助重塑我们的云技术和可再生能源基础设施。”

新型 15 mΩ 和 60 mΩ 650V 器件, 采用科锐业界领先的第 3 代 C3M MOSFET 技术, 比之竞品碳化硅 MOSFET, 可最高降低 20% 开关损耗, 为更高效率和更高功率密度的解决方案提供更低的导通电阻。终端用户将在各种不同应用中实现更高的功率使用效率、降低散热需求、业界领先的可靠性, 从而实现更低的总体拥有成本, 并从中获益。

与硅基方案相比较, Wolfspeed 新型 650V 碳化硅 MOSFET 能够降低 75% 开关损耗和 50% 导通损耗, 从而有望带来 300% 功率密度提升。设计工程师现在可以满足甚至超越业界极为严苛的效率标准, 这其中包括了针对服务器电源的 80 Plus® Titanium 要求。

新型 650V MOSFET 系列同样也适合于电动汽车市场的车载充电机。更高的效率和更快的开关, 帮助客户在设计更小尺寸方案时仍能获得附加性能。Wolfspeed 650V 碳化硅 MOSFET 能够助力车载充电机实现双向充电功能, 无需在



系统的尺寸、重量、复杂度等方面进行权衡妥协。与此同时, Wolfspeed 在车用 AEC-Q101 认证方面的经验, 以及业经验证的 E- 系列 MOSFET, 都为之后车用认证 650V MOSFET 铺平了道路。

其他工业应用, 比如多用途开关模式电源 (SMPS), 也可以从科锐这家全球业界领先的垂直整合碳化硅技术供应商所开发的新型 650V 碳化硅 MOSFET 优势中获益。

Wolfspeed 650V 碳化硅 MOSFET 采用业界标准插件及贴片封装, 更多产品与参考设计方案信息, 敬请浏览: www.wolfspeed.com/650v-mosfets。 

三安集成强化光电制造代工服务

——安集成电路有限公司近日宣布旗下光通讯产品线全球同步上新。使用最先进的材料和制造供应链, 三安集成将为全球光学市场提供定制化 VCSEL 及阵列的大规模代工服务, 制造符合光通讯应用的标准产品。

三安集成顺应全球光通信产业的发展趋势, LightCounting 预测光通讯收发器市场的复合年增长率在 2020-2024 年期间将达到 15%。另外, 市场调研公司 Yole 的

分析师预测, 全球的 3D 成像与传感市场估值会从 2019 年的 50 亿美元增加到 2025 年的 150 亿美元, 复合年增长率为 20%。

三安集成总经理 Raymond Cai 表示: “我们执行团队意识到在光通讯市场和消费者应用市场存在的巨大商业机遇。尖端的光学产品和代工服务对于适应汽车、大数据和 5G 无线通信技术等领域的快速部署至关重要, 而三安集成强大的



供应链和最先进的技术可以满足这种需求，这就是我们致力于推动器件和服务走向全球商业化的原因。”

三安集成可以快速、经济、高效地设计和制造大功率 VCSEL 激光器、高速 VCSEL 激光器、分布式反馈 (DFB) 激光器、雪崩光电二极管 (APD) 和监控光电二极管 (MPD)。经验丰富的工程团队和行业最先进的工艺设备使得三安集成有能力提供各种交钥匙解决方案，并保持质量和可靠性的最高标准。三安集成还具有供应链确保能力，可为砷化镓和磷化铟外延生长，以及在 2 英寸、4 英寸和 6 英寸平台上外延晶圆制造提供专用产能。

三安集成电路有限公司是中国最早生产 6 英寸化合物半导体芯片的企业，为全球的微波电子和光通企业提供服务。三安集成研发和提供砷化镓、氮化镓、砷化硅和磷酸铟生产服务，拥有国际一流的 III-V 族化合物半导体制造工厂。三安集成致力于引领化合物半导体的创新，以先进的生产技术平台，在射频微波、滤波器、功率电力电子和光通讯市场中获得了国际认可。OSc

Plessey 与 Facebook 达成独家授权合作

Facebook 与微型 LED 嵌入式技术开发商 Plessey 达成一份多年协议，双方都没有透露合作的细则和协议金额。据悉，Plessey 将继续研发用于沉浸式产品的嵌入技术，并向 Facebook 授予 IP 独家许可权，帮助团队构建用于未来 VR/AR 产品的原型和开发微型 LED 晶圆。

Plessey 一直致力于为 AR/VR 设备开发微型 LED 嵌入技术。在 2019 年 1 月，Plessey 用 Nanoco 技术将 μ LED 像素尺寸缩小到 $4\mu\text{m}$ 。他们利用现有的单片硅基氮化镓 (GaN-on-Si) 工艺来把 CFQD 量子点集成到蓝色 LED 晶圆的选定区域，从而增加红光和绿光。这使得最小的实际像素尺寸从目前的 $30\mu\text{m}$ 缩小到仅为 $4\mu\text{m}$ 。



在 2019 年 4 月初，Plessey 首次实现了晶圆到晶圆的机械键合，并在 5 月实现了完整的电气和机械键合。团队成功将其单片硅基氮化镓 (GaN-on-Si) 微型 LED 与 Jasper Display Corp 的 eSP70 硅基板技术的晶圆级键合，从而生成

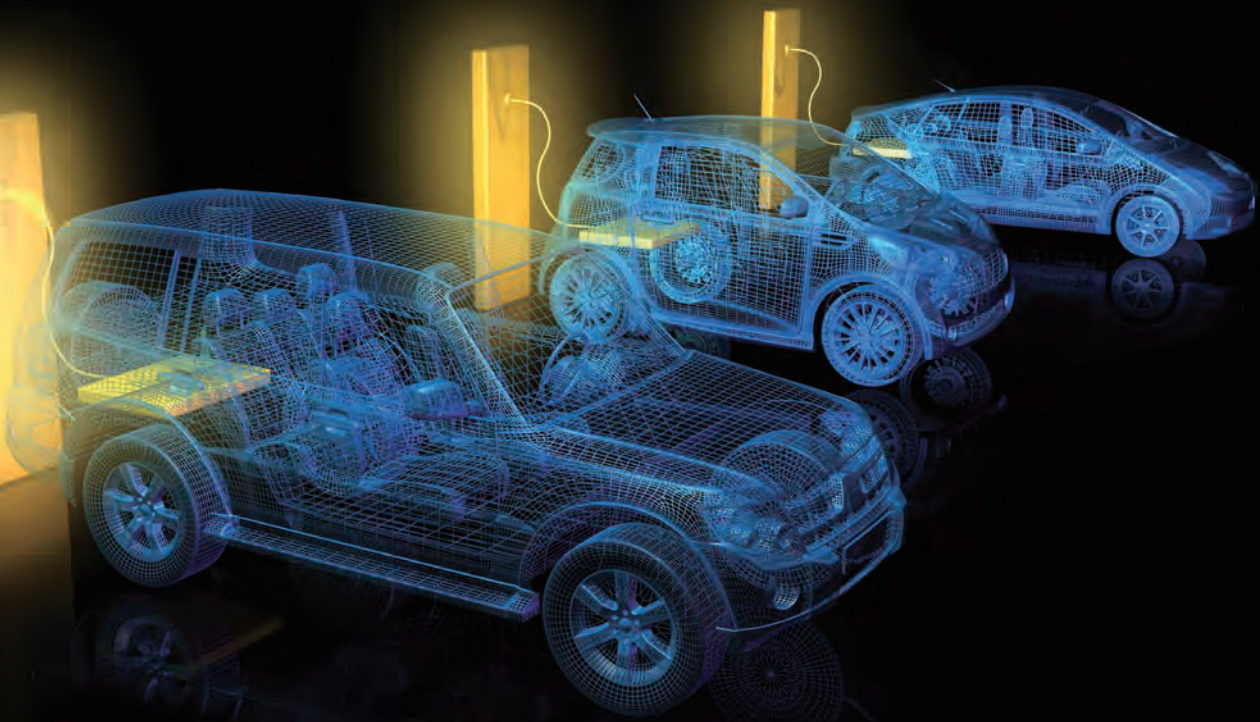
了包含可寻址 LED 的微型 LED 显示器。

在 2020 年 2 月，他们宣布与紧凑型高分辨率微型显示器面板制造商 Compound Photonics US Corporation 合作带来了用于 AR 的 0.26 英寸 1080P μ LED 显示模块。



Facebook 对这项合作评论道：“Facebook AR/VR 团队专注于构建以人为中心的下一代计算平台。对于未来的 AR 眼镜产品，我们设想的产品将允许我们与朋友、家人和周围的环境更加亲近。但这需要数年的时间。所以我们将继续在 AR/VR 领域投资关于深度技术堆栈和小尺寸显示器等组件的广泛研究……我们很高兴 Plessey 能帮助我们实现梦想。”

Plessey 首席技术官基斯·斯特里克兰 (Keith Strickland) 表示：“我们很高兴宣布与 Facebook 达成这项全新的商业协议。Plessey 一直站在微型 LED 显示屏的最前沿。这项协议是对我们近年来在相关领域取得的重大进步的认可。我们非常期待与 Facebook 合作并帮助他们实现愿景。”OSc



实现下一代碳化硅功率器件最佳的性能
为全球大趋势提供新的解决方案

AIX G5 WW C

- 电动汽车：车载充电器，逆变器
- 基础设施：充电桩
- 再生能源：太阳能和风能
- 工业应用：马达驱动器，电源
- 配电管理：HVDC

发现全新碳化硅外延量产工具
实现单片机的性能和多片机的成本



Made
in
Germany



AIXTRON

info@aixtron.com
www.aixtron.com

EV 集团成立异质集成能力中心

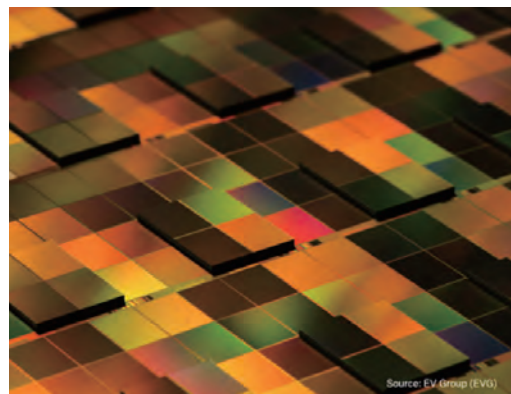
EV 集团近日在奥地利圣弗洛里安成立异质集成能力中心 (Heterogeneous Integration Competence Center)，旨在协助客户充分利用 EV 集团工艺解决方案和专业知识和专业知识，通过改进系统集成和封装技术，促进新型及增强型产品与应用的开发，包括针对高性能计算和数据中心、物联网、无人驾驶汽车、医疗和可穿戴设备、光子与高级传感器的解决方案和应用程序。

异构集成能力中心将 EV 集团顶级的晶圆键合、薄晶圆处理、光刻产品和专业知识结合在一起，位于 EV 集团奥地利总部的先进无尘室设施也将为能力中心提供试验性生产设施与服务，由 EV 集团工艺技术团队组成的全球网络为中心提供支持。EV 集团将通过该中心帮助客户通过异构集成与高级封装加速技术开发，最大程度地降低风

险，开发具有竞争优势的技术和产品，同时确保对预发行产品实施最高级别的 IP 保护标准。

EV 集团企业技术开发与 IP 总监 Markus Wimplinger 表示：“异构集成推动了新型封装架构的发展，同时也对新型制造技术提出了要求，以支持大型系统、实现设计灵活性、提高产品性能、降低系统设计成本。EV 集团新建的异构集成能力中心为微电子供应链客户与合作伙伴提供了开放式的创新孵化器，背靠集团的解决方案与工艺技术资源，帮助以异构集成为基础的新型设备应用缩短开发周期与上市时间。”

EV 集团在异构集成方面拥有深厚背景，在这一关键技术领域已深耕二十余年，致力于提供多种解决方案，包括：永久性晶圆键合（包括用于 3D 封装和



EV 集团的异构集成能力中心将集成芯片融合到晶圆混合键合的芯片。

金属键合的直接融合与混合键合)，以及用于 III-V 化合物半导体和硅集成以及高密度 3D 封装的芯片到晶圆键合（带或不带聚焦载体）；临时键合与解键合，包括机械、滑脱 / 剥离与紫外线激光辅助；薄晶圆处理；创新光刻技术，包括光刻机、涂胶机和显影机，以及无掩模曝光 / 数字光刻。OSc

Power Integrations 的氮化镓技术可将高效率显示器电源的输出功率提高到 75 W

Power Integrations 宣布其 InnoSwitch™3-MX 隔离式开关电源 IC 产品系列扩大阵容，再添三款全新 PowiGaN™ 器件。作为已采用 Power Integrations 的 InnoMux™ 控制器 IC 芯片组的一部分，新的开关电源 IC 现可支持显示器和家电电源应用，可提供

高达 75 W 的连续输出功率，并且无需无散热片。

InnoMux 芯片组采用独特的单级功率架构，与传统设计相比，可将显示器应用中的电源损耗降低 50%，从而将恒压和恒流 LED 背光驱动器设计的整体效率提高至 91%。此外，通过去掉后级调整（如降压和升压），电视机和显示器设计人员可以将元件数量减少一半，从而提高可靠性并降低制造成本。由于具有 750 V 的高击穿电压，PowiGaN InnoSwitch3-MX 元件还非常可靠耐用，能够保证电源在市电电压不稳的地区使用时耐受输入浪涌和电压骤升的冲击。

InnoSwitch3-MX 反激式开关

电源 IC 集成了初级开关、初级侧控制器、次级侧同步整流控制器和 PI 创新的 FluxLink™ 高速通信链路。InnoSwitch3-MX 从芯片组中的 InnoMux IC 接收控制指令，后者可独立测量每个输出的负载要求，并指示开关电源 IC 向每个输出提供适当的功率，从而保持电流或电压的精确调整。

Power Integrations 产品营销经理 Edward Ong 表示：“借助我们的 PowiGaN 技术，我们的产品可以拓展到采用 LED 显示屏的电视机、显示器和家电等更大功率的应用。该芯片组可显著提高效率，超出所有强制性法规的要求，并提高制造商在欧盟能效标识标准中的评级。” OSc



北方华创交付氮化硅 LPCVD 设备

2020年4月7日，北方华创 THEORIS SN302D 型 12 英寸氮化硅沉积设备搬入国内集成电路制造龙头企业。该设备的交付，意味着国产立式 LPCVD 设备在先进集成电路制造领域的应用拓展上实现重大进展。

低压化学气相沉积（LPCVD）是在低压和特定温度条件下通过气体混合发生化学反应，在硅片表面沉积一层固体膜的工艺。例如：氮化硅薄膜沉积、多晶硅薄膜沉积、非晶硅薄膜沉积、二氧化硅薄膜沉积等。在集成电路制造技术特征尺寸越来越小的趋势下，立式 LPCVD 炉管设备（300mm/200mm）的温度均匀性差、颗粒控制指标，对产品电气特性和良率将产生越来越大的影响，因而对高端 LPCVD 炉管设备的性能提出了更高的要求，包括高精度温度场控制、高精度压力控制、良好的工艺均匀性、先进的颗粒控制技术、完整的工厂自动化接口、高速的数据采集算法等。对未来技术发展而言，会出现更高均匀性、更少颗粒、更高产能、更智能控制的进一步需求，这些需求将带来对高

端 LPCVD 炉管设备进一步的挑战。

氮化硅（ Si_3N_4 ）薄膜是一种应用广泛的介质材料。作为非晶绝缘物质，氮化硅膜的介质特性优于二氧化硅膜，具有对可动离子阻挡能力强、结构致密、针孔密度小、化学稳定性好、介电常数高等优点，常用于集成电路制造中的介质绝缘、杂质掩蔽、浅沟道隔离、掩膜、外层钝化保护等工艺。作为一种性能优良的重要介质材料，在集成电路制造领域，氮化硅薄膜广泛使用 LPCVD 类型设备制备，而颗粒控制水平是设备能力的一项重要指标。

北方华创在氮化硅工艺设备 THEORIS SN302D 的开发过程中，通过整合已有产品平台技术，针对性地研发了快速升降温加热技术和炉口气流优化技术，良好地解决了氮化硅工艺过程中颗粒控制不稳的技术性难题。并在满足常规生产能力的基础上，为提升客户使用的附加价值，进一步开发了长恒温区反应腔室设计，实现了高产能的硬件技术解决方案，匹配市场的多样化需求。OSc

以半导体规格用于光电器件和 MICRO DISPLAY 的超级薄膜方案



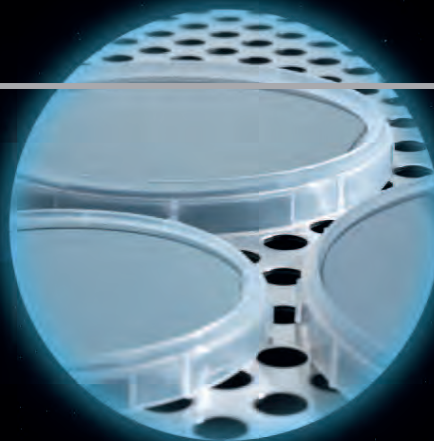
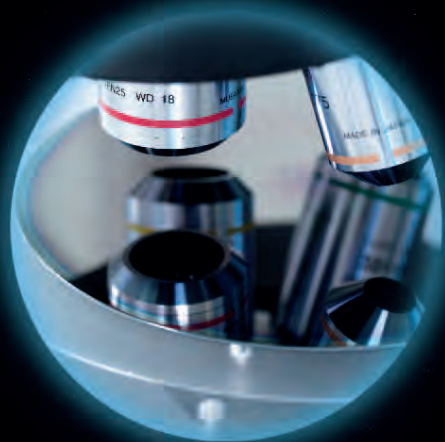
从 Micro LED 显示器到 Micro OLED 显示器: Evatec 为透明导电膜、金属膜和 DBR 提供量产验证的设备和工艺。如果你需要薄膜均匀性 <1%。请联系我们了解 Evatec 在薄膜沉积和蚀刻领域 50 年的专业知识如何帮助您制造下一代光电器件。

www.evatecnet.com/markets/optoelectronics

E-mail : infochina@evatecnet.com

意发薄膜科技（上海）有限公司 上海市长宁区红宝石路500号东银中心B栋2002A

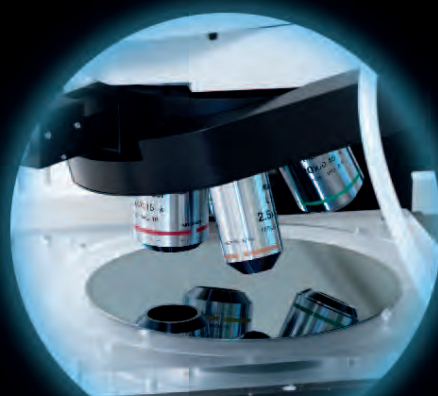
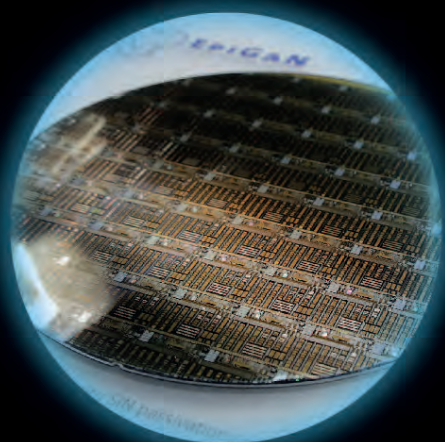
ADVANCED PACKAGING • SEMICONDUCTOR • OPTOELECTRONICS • PHOTONICS • THE THIN FILM POWERHOUSE
www.evatecnet.com



面向 5G 优化 GaN 异质结构

无论选择哪种衬底，将 AlN 或 InAlN 势垒与 SiN 钝化层结合使用，
都可以为 GaN 射频器件带来出色的性能。

Markus Behet, Joff Derluyn, Stefan Degroote,
Marianne Germain; EpiGaN/Soitec



5G 的推出对于 GaN 来说绝对是个好消息。根据法国市场分析公司 Yole Développement 的专家们预计：到 2024 年，采用这种宽禁带半导体制成的射频器件的市场规模将会超过 20 亿美元。

从 4G 到 5G 的转变应该理解为：部分演进，部分革新。最受人关注的是增强移动服务的可用性，这归根结底来自于更快的速度，超低的延迟，以及功耗的降低。但是，5G 也将为传统的机器到机器和物联网应用带来更多的投资，并在关键任务型服务（例如自动驾驶汽车、无人机和“远程医疗”）中开拓新的市场机会。有人甚至预计 5G 将成为工作流程变革的催化剂，并为竞争性的经济优势建立一套新的规则。这些变化是如此巨大，以至于 IHS Markit 预测 5G 将在 2035 年实现高达 13.2 万亿美元的全球经济产出。

随着 5G 网络的推出，宏观尺度上的设备密度将大大提高。将会出现更多基站，这些基站上的器件将以更高的功率密度运行。但这并不是唯一的变化。为了减轻宏基站的负担，还将出现较小的网络蜂窝（称为企业级小基站和节点基站或家庭基站），以增加网络容量并提供扩展的覆盖范围。

5G 部署也正在改变 RF 信号的频率以及它们的发送和接收方式。它不仅设计了用于 3GHz 以下的频谱带，这也是当今大多数移动通信都采用的频谱带。它还利用 3GHz 至 6GHz 之间的中频带（这是称为 sub-6GHz 的频谱域），以及以前人们认为不适合移动通信的新频谱带，例如 24GHz 以上的毫米波区域的高频谱带。在这两个域中，带宽均超过 100MHz。吞吐量和数据速率的进一步提高则来自标准天线架构转变为基于多信号的多输入和多输出，这被称为大规模 MIMO。而另一个进步则是基站的有源天线波束控制，从而可以最大化频谱的效率。

在 5G 推出期间，越来越多的小型蜂窝天线部署将推动对紧凑、高效 RF 器件的需求。大规模 MIMO 系统的设计人员可能会发现，管理功耗和散热比管理天线阵列的复杂性更具有挑战性。在 4G 系统中，在设计基站散热器和电源时，功率放大器的功耗是优先需要考虑的。但是现在的关注点正在转移，因为在 5G 大规模 MIMO 系统中，信号处理电子设备的功耗已接近功率放大器的功耗了。这意味着半导体的效率将成为其中的关键考虑因素。

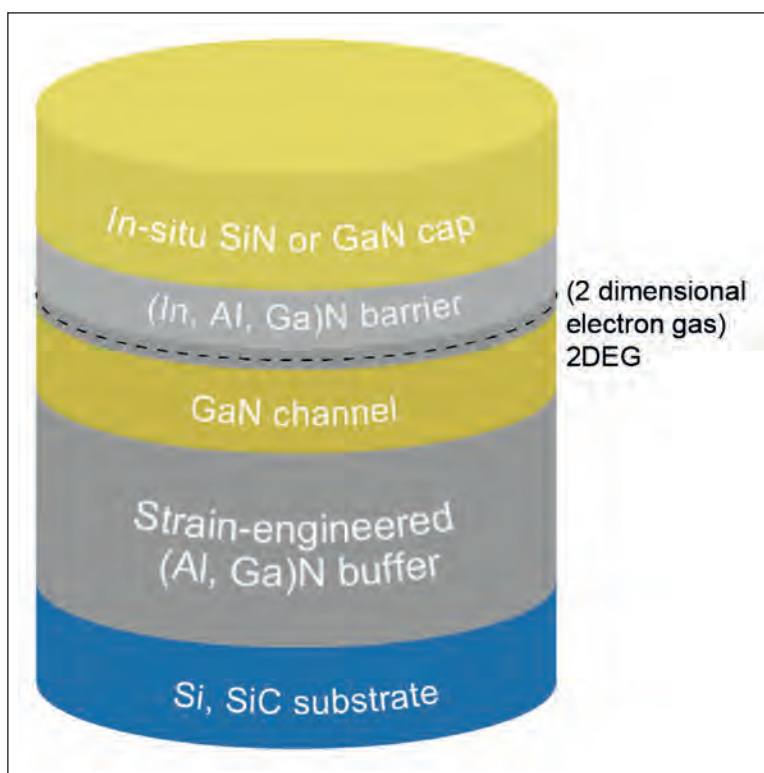
对于 5G 基础设施和手机架构，RF 半导体器件的必选属性是效率、紧凑性、低成本、高功率密度和线性度。从带宽性能、功率密度和效率的角度来看，传统技术，本质上来说就是硅 LDMOS 或 GaAs 器件，并不能与 GaN HEMT 匹配，无论它们是在硅还是 SiC 上生长都不行。正是这项 GaN 的技术满足了 5G 严格的散热规范，同时又为紧密集聚的大规模 MIMO 天线阵列保留了宝贵的 PCB 空间。在基站中，分立设计已由更节省空间的多功能 GaN MMIC 和多芯片模块所取代。

两种类型的 GaN

在生产 GaN HEMT 时，重要的决定是衬底的选择。选择半绝缘 SiC 可以满足最苛刻应用中对最终功率水平的需求，而硅的优势则是在低成本、大直径和大规模生产方面。

然而，仅仅认为衬底的选择是用来决定合算与否的想法是完全错误的。这实际上还受到势垒层的选择、钝化的质量，以及诸如晶圆的均匀性之类特征的限制。对 EpiGaN 这样的外延晶圆供应商（EpiGaN 公司现归属于 Soitec），我们将其留给客户来决定，究竟 SiC 衬底还是硅衬底是他们 RF 应用的最佳选择。我们的关注点在于通过明智地选择势垒和帽层，为每种衬底上的特定应用生产出最好的 GaN HEMT 异质结构。

图1. 典型的GaN HEMT 异质结构。



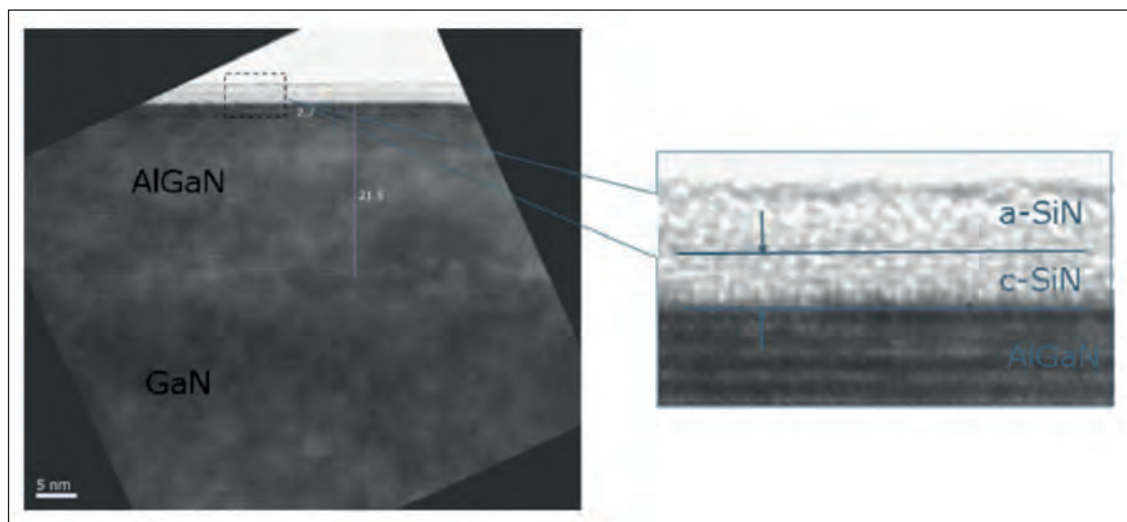


图2. 原位SiN覆盖的AlGaIn/GaN HEMT结构的透射电子显微镜，显示出SiN的性质。该材料在靠近势垒的界面处为晶体，而远离势垒层时则为非晶体。

为了在高端 RF 应用中使 GaN-on-Si 与 GaN-on-SiC 能够直接竞争，必须克服一些技术障碍。其中一些是本征的，包括硅的热导率比 SiC 低这些特性，在这种情况下，解决方案是将衬底厚度大幅度降低至 $50\ \mu\text{m}$ 。但是，还有其他方面的问题，例如在外延沉积过程中，可能在硅衬底和 III 族氮化物缓冲层之间形成导电的界面层。这种寄生的传导路径非常有害，因为它会容性地与 HEMT 的沟道相耦合。这会导致不希望的射频信号损耗，并且这种损耗会随频率的增加而增加。当在这种有损耗的衬底 / 缓冲层组合上制造晶体管时，对于增益、功率和效率而言，都无法在高频下提供良好的性能。

为了抑制这种不希望的传导路径，我们开发并优化了一种可靠的界面技术。对于高至 K_a 波段的频率，我们可以将硅上 GaN 材料上的 RF 信号损耗降低到 0.4dB/mm 以下。如此低的损耗，使得硅上氮化镓 HEMT 的射频性能非常接近其碳化硅上氮化镓器件的性能。此工艺可用于直径最大为 200mm 的高阻硅衬底，我们基于此生产了外延片，非常适合制造 5G 的 sub-6GHz 和毫米波频段的器件。

通吃型势垒？绝不可能！

如今，工作在 sub-6GHz 频段的 RF 功率放大器的主要承担者是 SiC 上 GaN HEMT，该器件具有 20nm 厚的 AlGaIn 势垒，铝组份约为 25%。该三元势垒由通常为 $2\sim 3\text{nm}$ 厚的超薄 GaN 层覆盖和保护（见图 1）。

我们的观点是，在更高要求的毫米波波段和低压应用中，这种主流的势垒有时候可能不是最佳的选择。对于这些情况，我们已经开发出新的异质结构，该异质结构将原位 SiN 保护层与二元 AlN 层或晶格匹配的 InAlN 势垒结合在一起。下面我们将概述这两种势垒选择的优点。

二元 AlN 势垒的优势之一在于，它可以使该层的厚度从大约 20nm 的典型值减小到 3nm 至 6nm 之间。这为将晶体管的栅极非常靠近电流密集的沟道打开了一扇门，进而最大化了两者之间的静电耦合，从而能够实现更好的栅极控制，并最终带来了极其出色的 RF 晶体管特性。

例如，当栅极靠近沟道时，晶体管的跨导将增加。此外，这还可以抑制短沟道寄生效应，当将晶体管栅极的栅长缩小至 $0.15\ \mu\text{m}$ 以下时，这种短沟道效应可能会损害跨导。AlN 势垒的另一个好处，是它具有很高的固有压电效应，使得晶体管的二维电子气载流子密度超过 $2 \times 10^{13}\text{cm}^{-2}$ 。只要使用适当的散热芯片布局，这就会实现功率密度的极大提高，以及芯片尺寸的显著减小。

通过使用 InAlN 而不是 AlN，可以通过使用 $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ 合金来产生晶格匹配的势垒。将这种三元化合物与 GaN 匹配已经引起了人们广泛的关注，因为这种组合具有很大的自发极化，而且不会因为是在 AlGaIn/GaN 中会产生的高应变而受到损害。这些优点使得 InAlN/GaN 的异质结构具有比 AlGaIn/GaN 更高的面载流子密度，同时又保持了良好的电子迁移率。在器件级别，这意味着 HEMT 具有更高的最大电流能力，而这对于在高

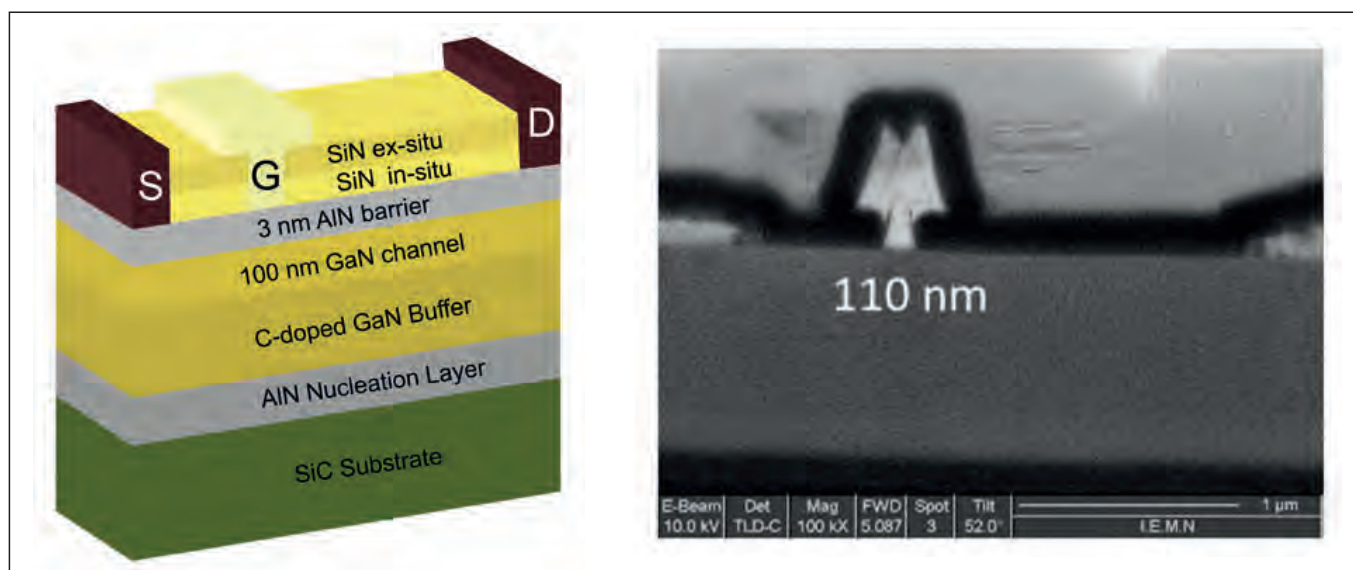


图3. 使用3nm AlN势垒覆盖10nm原位SiN的110nm栅长SiC上GaN HEMT结构；由法国里尔的IEMN的F. Medjdoub提供。

达毫米波频率下工作的大功率器件来说是至关重要的优点。

我们已经在 SiC 和硅衬底上都开发出了 InAlN/GaN 异质结构。使用晶格匹配条件，并且 InAlN 势垒厚度为 10nm 或更小，我们可以生产出典型的面电阻率为 $220\Omega/\text{sq}$ ，迁移率为 $1700\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，且面载流子密度为 $1.6 \times 10^{13}\text{cm}^{-2}$ 的材料。

在我们的外延晶圆的顶部，我们增加了通过 MOCVD 原位生长的高质量 SiN 层。由于 SiN 的前几个单层是晶体，因此界面陷阱密度非常低（请参见图 2）。该 SiN 层可以用于好几个目的。它可以提供表面钝化，在生长后直接密封 GaN 晶圆的顶部；它可以用作栅极电介质；它可以阻止应变层的弛豫；并且它可以防止 III 族氮化物层暴露于晶圆厂环境中，从而使得可以在硅 CMOS 晶圆厂中加工硅上 GaN 晶圆。

原位 SiN 帽层的另一个好处是，它可以在器件工作期间控制表面状态的填充。这可以抵抗电流崩塌，原因是与二维电子气的耗尽有关。由于增加 SiN 可以提供足够的电荷，以此中和 AlGaIn 势垒层的表面电荷，从而其表面电势不再有助于二维电子气的耗尽，因此可以避免电流崩塌。最后，当在 HEMT 中增加 SiN 层时，这些器件具有高温下出色的稳定性。

毫米波的优点

对于在 5G 毫米波段工作的器件，高频性能

是前提条件，至关重要。经过仔细检查 HEMT 的增益、功率密度和功率附加效率，揭示出由标准 AlGaIn/GaN 异质结构制成的 HEMT 并不是 K_a 波段 5G 大规模 MIMO 天线系统的最佳选择。对于这些具有挑战性的规格，更好的选择是采用超薄 AlN 或晶格匹配的 InAlN 势垒与原位 SiN 帽层结合的设计。具有这些特点的 HEMT 通过抑制短沟道效应同时实现最高的电流密度，从而可以提供出色的性能。

为了产生出色的高频性能，有必要缩小器件的尺寸，同时使用优化的异质结构来减轻高电场下的短沟道效应。通过与 IEMN-CNRS（法国科学研究中心下属的微电子和纳米技术研究所）的工程师合作，我们确实实现了这个目标。所生产的小晶体管具有 3nm 厚的 AlN 势垒，并盖有 10nm 厚的 SiN 原位层（参见图 3），获得了目前最高水平的功率附加效率。在脉冲模式下驱动时，对于高达 30V 的漏源电压，该效率在 40GHz 时约为 60%（参见图 4）。输出功率密度达到 5.4W/mm。当此电压增加到 40V 时，对于 8.3W/mm 的饱和功率密度，功率附加效率仍然超过 50%。即使在更高的频率下，也能保持这种出色的性能水平，在 94GHz 时，栅长为 110nm 的原位 SiN 帽层的 AlN/GaN 晶体管，在 20V 的漏源电压下产生了出色的 4W/mm 功率密度（参见图 5）。初步的大信号可靠性评估也产生了可喜的结果。在 24 小时的运行过程中，由于出色的原位 SiN 表面钝化能够增强表面可靠性，因此没有出现器件性能下降的

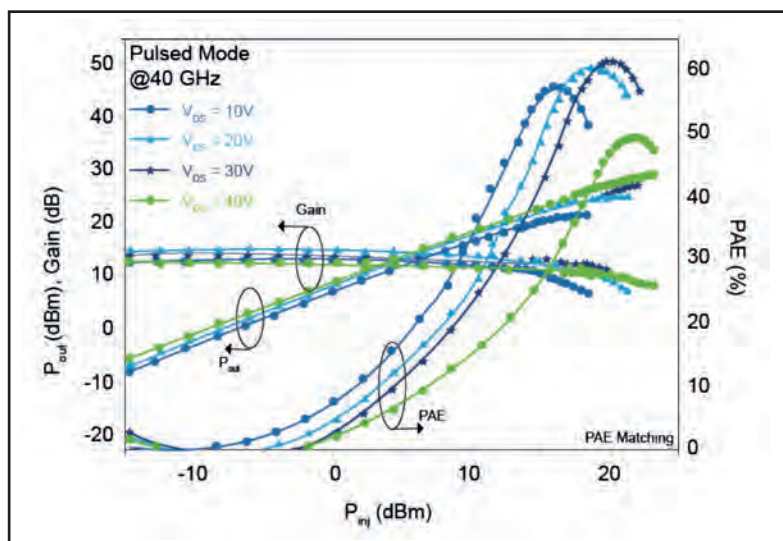


图4. $2 \times 50 \mu\text{m}$ AlN/SiN HEMT (栅长110nm, 栅漏间距为1.5 μm), 在40GHz下 V_{ds} 为10V, 20V, 30V和40V*时的脉冲功率性能, *表示仅功率匹配; 由法国里尔的IEMN的F. Medjdoub提供。

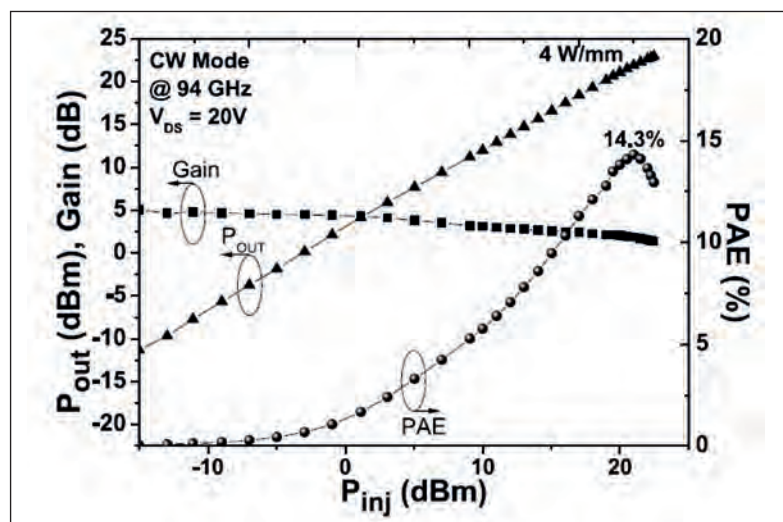


图5. 在 $V_{\text{ds}}=20\text{V}$ 时, $2 \times 25 \mu\text{m}$ AlN/SiN HEMT (栅长110 nm, 栅漏间距为0.5 μm) 在94GHz时的连续波功率性能; 由法国里尔的IEMN的F. Medjdoub提供。

任何迹象。

我们还与欧洲领先的150毫米GaN代工厂Ommic合作, 以进一步验证采用我们的材料所生产器件的性能。Ommic在我们的SiN/AlN/GaN-on-Si HEMT技术上开发了具有完整设计套件的100nm栅长, 开放式代工MMIC工艺。

Ommic工艺线上生产的器件进一步证明, 采用我们的材料所制成的GaN HEMT相比在标准工艺生产的GaAs pHEMT具有优越性。击穿电压高很多, 达到40V, 这会实现更高的 K_a 波段输出功率密度(在30GHz达到3.5W/mm), 以及在输入失配条件下更高的可靠性。

Ommic的设计人员还生产了完全集成的5G用30GHz收发器(见图6)和5G用40GHz功率放大器。30GHz硅上GaN收发器的芯片尺寸仅为11mm²。放大器和开关收发器部分的输出功率超过35.5dBm, 而低噪声放大器和开关收发器部分在接收模式下的增益超过20dB, 这是一个极好的数值(参见图7)。同时, 40GHz的硅上GaN功率放大器具有以下特性: 在9dB的功率回退下工作时, P1dB为10W, 线性增益为20dB, 功率附加效率超过20%(参见图8)。

我们与IEMN-CNRS和Ommic的合作突显了RF GaN技术在5G蜂窝网络中的强大能力。设计人员是选择SiC衬底上的GaN更好, 还是选择硅衬底上的GaN更好, 这取决于特定要求, 例如特定RF应用的成本与性能之间的权衡。SiC上GaN已经从硅LDMOS技术中抢占了4G-LTE基站射频接头的市场份额, 并且在毫米波、点对点

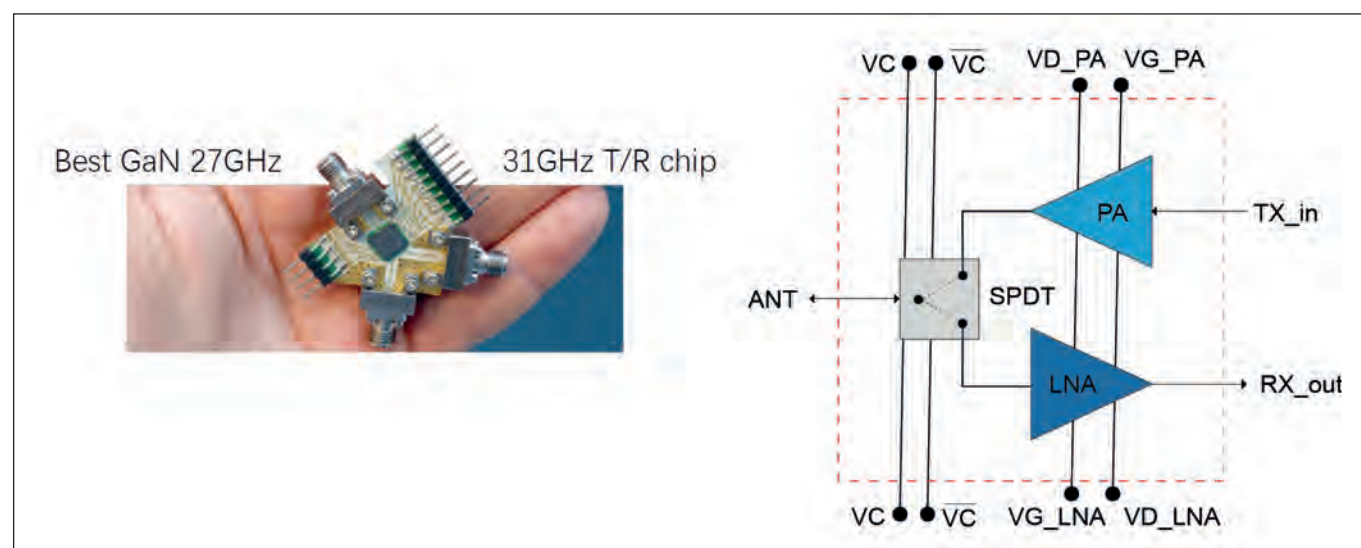


图6. 完全集成的毫米波5G用26-34GHz发送器/接收器产品, 采用了EpiGaN的硅上GaN RF HEMT外延晶圆技术; 由法国Limeil Brévannes的Ommic公司提供。

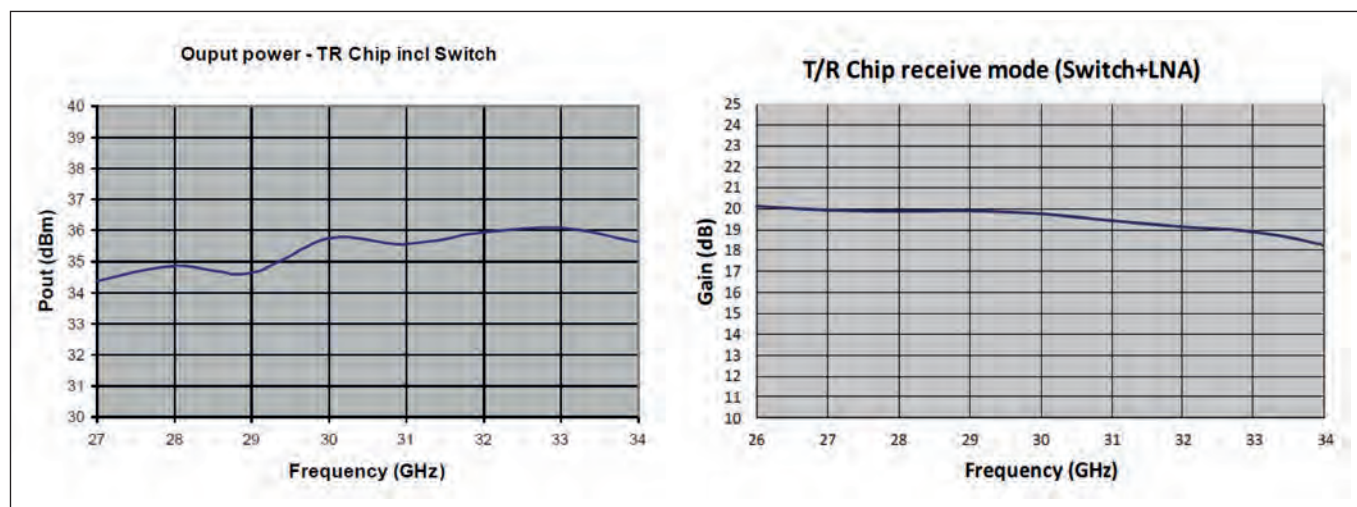


图7. 图6所示的毫米波5G硅上GaN收发器MMIC的发射器功率放大器的输出功率和接收器小信号增益；由法国Limeil Brévannes的Ommic公司提供。

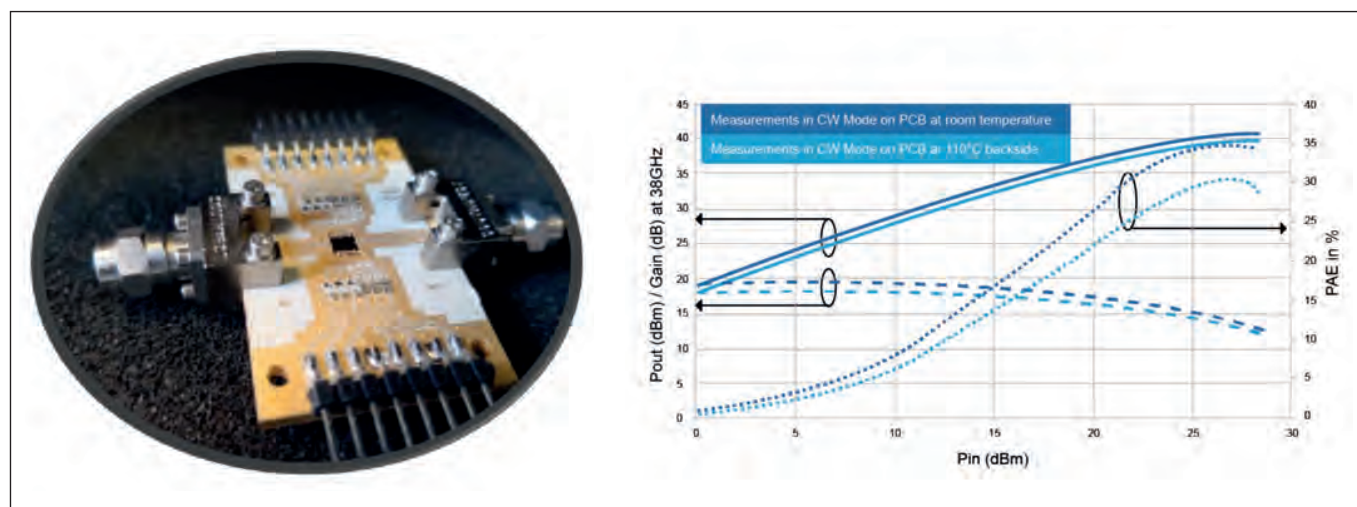


图8. 5G用40GHz硅上GaN功率放大器的输出功率、增益和功率附加效率；由法国Limeil Brévannes的Ommic公司提供。

回传系统中针对 GaAs pHEMT 技术取得了成功。

与此同时，硅上氮化镓正在迅速缩小性能差距，并且提供了一个诱人的机会来通过规模经济实现成本降低。这些正在帮助 RF GaN 技术开始在许多现有应用中实现创新。

对于任何半导体技术，要真正进入大众市场，都需要成熟的供应链。针对 5G 的 RF GaN 技术已开始形成气候。我们看到独立的器件制造商和纯粹的代工厂正在将自己重新定位，从而为 RF GaN 器件制造建立牢固的供应链。

那么如何看待智能手机这个现在所有半导体技术的圣杯呢？乍看之下，GaN 对于智能手机似

乎并不理想，因为该器件较高的电源电压（通常为 10V 或更高），不适用于通常使用 3V 至 5V 的手机。但这并不是一个致命的问题，因为可以通过器件工艺调整来弥补这一差距。一些最大的手机业务组件供应商已经在讨论用于支持 5G 毫米波智能手机的硅上氮化镓技术。

由于引入了载流子聚合以及针对多模式、多频段功率放大器不断提高的性能要求，因此标准将继续向前演化发展。这可能会发挥 RF 硅上 GaN 技术的作用，因为该技术具有扩展的内在优势，并且很快将成为 5G 移动器件的有力竞争者。CS



microLED：硅基氮化镓找到了自己的使命

通过专用的硅生产线加工硅基氮化镓（GaN-on-silicon）外延片，提供了一种极具吸引力的 microLED 显示器制造方法。

Richard Stevenson

硅基氮化镓（GaN-on-silicon）LED 始终备受世人的关注。在最近十年的初期，当 Bridgelux（普瑞光电）公司宣布该技术可减低 LED 照明的成本时，它一举成为了头条新闻。LED 芯片的制造成本将大幅下降，这得益于业界转向使用较为便宜、尺寸较大的晶圆片，以及有机会在未得到充分利用且全部折旧完毕的 200 mm 硅生产线上加工器件。然而，在政府补贴和蓝宝

Plessey的硅基氮化镓microLED技术被用于辅助现实显示器。该技术的应用机遇包括护目镜，可以让游泳者不必抬头观看墙上的时钟就能对自己的用时情况进行了如指掌。

不会取得成功呢？绝对不是。所需要的就是找到可以真正从这种形式的LED获益的应用。在现任领导层（包括于2017年加盟Plessey并引领业务和企业发展的总裁Michael Lee）的指导下，Plessey公司就是这么做的。Plessey已经确定，采用microLED制作的显示器非常适合此项技术，目前他们完全专注于这个利润丰厚的领域。

对于这类应用，较之更为常用的蓝宝石基氮化镓LED，硅基氮化镓LED拥有一项至关重要的优势，即：当发射器的尺寸减小时，它的性能将领先。这是因为它的光提取效率较高，而且压降减小（当电流增加时，效率有所下降，而这背后的难解弊端就是压降）。

硅基氮化镓LED的其他优点包括：效率非常之高，甚至当以非常低的功率，驱动器件时也不例外；具有可以调整的发射轮廓，可以通过塑造芯片的形状来创建更好的光发射器。

就作业的严苛程度而言，生产用于显示器的高质量LED要比制造照明用芯片高得多。为了缩小这种差距，Plessey耗费数年时间致力于完善其生产流程。努力的方向并不仅限于优化针对尺寸小得多的LED的光提取效率，还扩展到了减小晶圆翘曲度，增加波长均匀度，以及降低缺陷密度。

在Plessey的硅生产线（包括晶圆键合、光刻和步进式光刻机）上加工硅基氮化镓外延片，前提条件是晶圆片要具有非常低的翘曲度。在这里工作的工程师继承了一个极佳的起点，因为CamGaN的技术以最大限度减小晶圆翘曲度为专注点。但是，如需制造microLED显示器，那么Plessey的工程师必须将晶圆平坦度再提高到一个新的水平。据Lee称，此项改进提升了与光刻、步进式光刻机和晶圆键合工艺相关的良率水平。

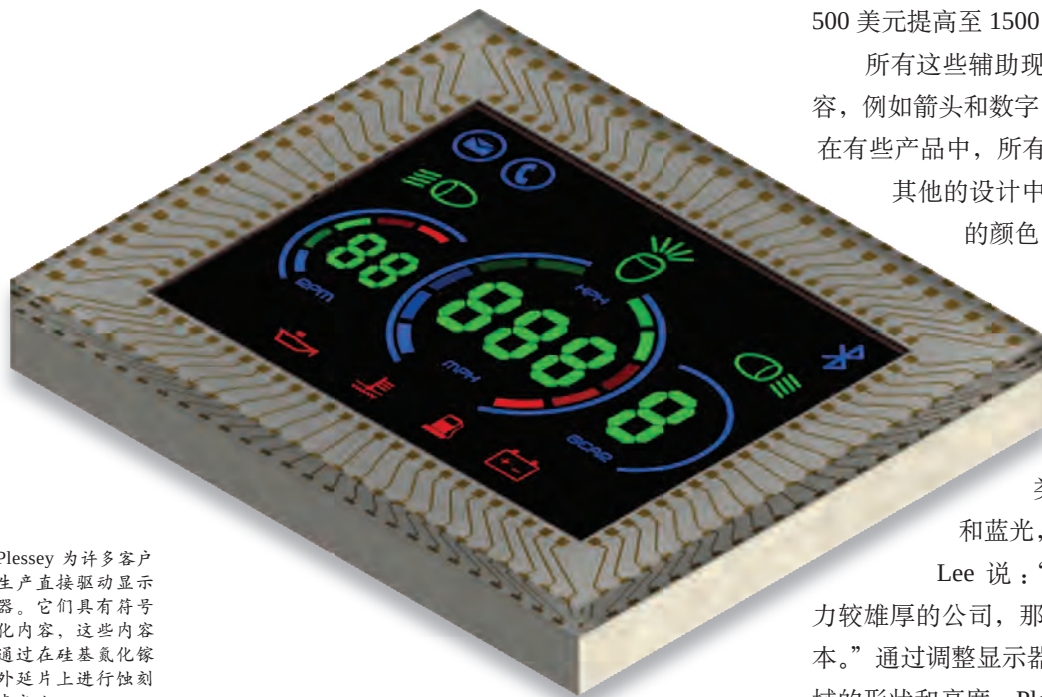
由于人眼对于色彩变化的高度敏感性，所以对于显示器的性能要求极高，因此波长均匀性是另一个重要的标准。Lee说：“甚至晶片上的波长均匀性也是至关重要的。”在过去的一年左右时间里，通过改良工艺，将晶圆片上的波长不均减低至 $10 \pm 3 \text{ nm}$ 。

另外，显示器技术还要求极低的缺陷密度。在加工过程中，即使仅有微米大小的粒子落在晶圆片的表面时，它也会摧毁显示器中几个具有非

石衬底价格大幅降低的帮助之下，通过削减传统芯片的成本，大批涌入该市场的却是中国的公司。

并非只有Bridgelux一家公司遭遇这样意料之外的转折。英国公司Plessey的希望也曾因此破灭。早在2012年，Plessey就从剑桥大学的子公司CamGaN那里购买了硅基氮化镓技术。在其位于普利茅斯的工厂里确立了该生产流程之后，Plessey花费了几年的时间试图在LED照明市场上实现盈利。该公司的工作重点是找到它有可能产生影响的利基市场。他们推出了用于聚光灯、昼夜照明和园艺应用的产品，不过这些风险项目均未获得显著的成功。

那么，这是否意味着硅基氮化镓LED永远



Plessey 为许多客户生产直接驱动显示器。它们具有符号化内容，这些内容通过在硅基氮化镓外延片上进行蚀刻来定义。

常大间距的像素，从而造成严重的破坏，因为人眼对于死像素是极其敏感的。

为了降低缺陷程度，Plessey 订购了具有极低缺陷水平的最新工具，同时采取了特殊的处理措施。

辅助现实

在经过改进的生产工艺部署就位之后，Plessey 的研究小组目前正在与一些相关公司合作，生产一系列辅助现实（assisted-reality）产品，这些产品包含一种专门的贴近人眼的信息显示器。此类产品采用电池供电驱动，可持续运行很长时间，这得益于 microLED 拥有非常高的效率。Plessey 的辅助现实产品已经开始发货，预计未来几年之内其销售将达到高峰。

一种装有潜水电脑的自携式水下呼吸器潜水面罩是此类辅助现实产品的一个例子。Lee 表示：“高空跳伞面具是另一个产品实例，借助该面具，跳伞者可以知道自己所处的高度、下降的速度和 GPS，这在跳伞时是至关重要的。” Lee 补充说，辅助现实产品还可安装在摩托车头盔中（这样驾驶员者就不再需要低头观看仪表盘）；用在游泳护目镜中（提供圈速计时器）；内置于枪支瞄准镜中（提供测距能力和风速的细节信息）。

对于所有的参与者来说，这样的机会都是非常有利可图的。Lee 说，比如，相关公司在向市场投放产品时，就可以将枪支瞄准镜的标价从

500 美元提高至 1500 美元。

所有这些辅助现实显示器均具有符号化的内容，例如箭头和数字，而不是可单独寻址的像素。在有些产品中，所有的内容使用一种颜色，而在其他的设计中，对不同的区段则采用不同的颜色。

眼下，许多公司都渴望携新产品进入上述这些市场。为帮助他们实现这一目标，Plessey 提供了交钥匙型显示器，此类显示器能发出红光、绿光和蓝光，而且不需要定制。

Lee 说：“如果他们是规模较大、财力较雄厚的公司，那么首先想要的就是定制的版本。”通过调整显示器中使用的彩色，以及发光区域的形状和亮度，Plessey 满足了这种需求。在面向夜间应用的产品中，降低亮度是必不可少的。

为了推动取得进一步的成功，Plessey 在 2020 年国际消费电子展（CES）上将推出一款开发套件。该套件现在称为 Direct Drive，它具有一个尺寸低于 5mm × 5mm 的显示器、一个允许以最高 2A 的电流驱动晶片的驱动器、一个处理器、一个超小型可再充电电池。显示器中的符号化内容是完全可定制的（采用像素特征可小至 2μm 的单色区段）。

生产流程

此类辅助现实显示器的生产流程始于将 150mm 硅 <111> 衬底装入 Aixtron Crius II MOCVD 反应器。为了创建 LED 结构，使用了一种包含 137 步工序的工艺方案，以沉积一个 GaN 层堆栈。在硅材料上进行 GaN 生长是颇具挑战性的，这是因为材料之间的热失配和晶格失配会引起外延片翘曲。为避免出现这种情况，工程师们采用了稍厚一点的衬底和一种复杂的缓冲层技术。

硅基氮化镓 LED 架构仅有的显著缺点是，从活性区域发出的光有被衬底吸收的危险。为防止发生此类状况，Plessey 的工程师的做法是先将一个反射镜沉积在外延结构的顶部，然后再将这一侧粘接至一片操作晶圆，并去除原来的硅衬底。该工艺过程提高了光输出，原因是光不会再“遁入”衬底。相反，在这个方向前进的辐射被反射回芯片，由于上表面纹理结构的缘故，所以它在

这里离开芯片的几率是很高的。

为了定义符号化内容，工程师采用了光刻和蚀刻工艺处理。之后，他们去掉操作晶圆，并将电触点涂覆到 LED 上，以完成这些用于辅助现实显示器的部件的生产制作。

Plessey 最初仅采用该工艺制作蓝光 LED。由于实施了工艺改善，因此这些 455nm 发射器的外部量子效率如今高达 25%（对于直径为 $4\mu\text{m}$ 的器件）。需要注意的是，当尺寸减小时，这个数字（外部量子效率）下降，因为未产生光发射的周边部分变得更加重要。

生产红光 LED 的选项之一是提高量子阱中的镉含量。但是，由于应力引起的位错，造成效率骤降。于是，Plessey 的工程师通过在蓝光 LED 上涂覆发红光的量子点，做成了在该光谱范围内发射的光源，而并未制作原生红光发射器。

Plessey 可以采用一种相似的方法来制造绿光 LED。但是它并没有这么做，因为使用蓝光光源泵激的发绿光量子点的发射会导致效率非常低。

而转变为使用荧光粉无助于事，原因是这种做法在解决一个问题的同时又带来了另一个问题。这个问题是，荧光粉微粒比像素大得多，而如果它们被碾碎，则会牺牲其效率。

为了避免发生所有这些问题，Plessey 的工程师制作了原生绿光 LED。其效率尚未达到同类蓝光 LED 那么高（外部量子效率约为 17%），但是，由于人眼在该谱域中的敏感度高得多，因此它们具有较高的 cd m^{-2} 数值，对于显示器来说，这是更加重要的规格指标。

增强现实

在 Plessey 第二代产品的生产中，巨量微型 LED 的制造是至关重要的工序。第二代产品将应用于增强现实头戴式耳机，可为使用者提供身临其境的完整体验。Lee 认为，硅基氮化镓是适合此类应用的理想技术，因为它的高效率延长了电池寿命，并实现了高亮度，所以在太阳光下，头戴式耳机可以在室外使用。



显示器的生产中会使用硅基氮化镓外延片的化学机械研磨工艺。为了减少发生颗粒污染的机会，在设备上使用了有机玻璃挡板。



2019年5月，Plessey推出了具有1920x1080电流驱动型单色像素（像素间距为8μm）阵列的microLED显示器。每个显示器需要200多万个单独的电粘接，以将microLED像素连接至控制背板。

该技术所拥有的功能之一是可以把图像从智能手机转到头戴式耳机上。Lee说：“这是一个规模巨大且处于成长态势的市场。”

目前有许多公司与Plessey进行合作，旨在开发其自己的头戴式耳机技术。这些合作伙伴承担一次性成本，以支付与新产品的研究、设计、开发和测试相关的费用。

为了展现其超凡技术，Plessey展示了两款显示器。2019年5月，在美国SID Display Week上，Plessey宣称其生产了世界上首款键合的且完全可寻址的硅基氮化镓高分辨率有源矩阵microLED显示器。此显示器的对角线为0.7英寸，并具有尺寸为6μm、间距为8μm的1920×1080个像素。2019年9月，Plessey推出的第二款显示器更小，它支持2k×2k的分辨率，具有2.5μm的像素间距。

显示器生产的起点是采用Aixtron G5+在200mm衬底上生长LED外延结构。与Crius II不同，Aixtron G5+是行星式反应器，故其提供了更高的波长均匀性，而且重要的是缺陷较低——尽管晶圆直径从150mm变为200mm，但是，沿着晶

片中轴并未出现波长均匀性下降的情况。

在晶圆的加工过程中（包括若干光刻和蚀刻工序），LED和台面在结构中定义。后者包含封阻材料，这样每个LED与其相邻的LED都是电和光隔离的。

下一步是将经过加工的外延片全部连接至一块背板。由于一台全高清显示器包含1920×1080个像素，因此在该工艺过程中创建了200万个单独的电粘接。

Plessey发现，要找到优良的背板供应商是件很困难的事。因为目前背板市场主要是为硅基液晶显示器制造商提供背板，液晶显示器是由电压驱动的，而microLED显示器是需要采用电流驱动的。

Jasper Display是一家可满足市场对于电流驱动型背板的需求的公司，该公司运用其获专利的eSP70硅技术来生产经过加工处理的200mm晶圆。通过与Jasper开展合作，使得Plessey能够生产其于2019年5月公布的对角线为0.7英寸的显示器。Jasper的背板可提供每个像素10位单色控制。

最近，Plessey宣布与Compound Photonics公司建立了合作伙伴关系，后者将提供用于智能眼镜的硅背板。在2020年年中之前，应能供应对角线为0.26英寸的全高清分辨率显示器样品，以及一款接受业界标准MIPI输入的驾车者用显示器。

随着显示器行业的不断发展，背板制造商将转变为300mm硅晶圆和特征尺寸较小的CMOS工艺。CMOS工艺尺寸的减小是有益的，因为它能够限制LED像素的尺寸。例如，对于2.5μm像素，CMOS工艺的最大特征尺寸为70nm。

Plessey充分做好了迎接这一最终转变的准备，这是因为其采用Crius II反应器可用于生长300mm外延片。而当它最终转移到较大的尺寸时，随之而来的应是成本的节省，原因是该迁移将降低浪费掉的晶圆面积所占的比例。

如今，Plessey开发的像素化高分辨率显示器是单色的，以蓝光或绿光发射。显然，这并不是市场想要的，市场所盼望的是全色显示器。

竞争对手采用“拾取和放置”方法来实现该目标。这需要生产三组晶圆：一组采用红光microLED，另一组采用绿光microLED，第三组则使用蓝光microLED，并将单独的芯片粒子（chiplet）转移到一块背板上，以形成RGB像素。工作重点专注于大规模并行方法的运用，旨在加

随着显示器行业的不断发展，背板制造商将转变为 300mm 硅晶圆和特征尺寸较小的 CMOS 工艺。CMOS 工艺尺寸的减小是有益的，因为它能够限制 LED 像素的尺寸。例如，对于 $2.5\ \mu\text{m}$ 像素，CMOS 工艺的最大特征尺寸为 70nm。

快工艺流程。然而，将每个 microLED 摆放在正确的位置会遇到许多难题。

Lee 和他的同事主张采用单片方法，这样，晶圆的放置和对准将受控于光刻。此项技术拥有优良的记录，已经依据摩尔定律实现了硅晶体管体积的大幅缩减。

Plessey 的解决方案之一是形成三个分离的 microLED 显示器：一个是蓝光显示器、另一个是绿光显示器、第三个则是红光显示器。为生成一幅彩色图像，将这三个显示器的输出与一种棱镜形式相结合。由此产生的图像具有 $5\ \text{W cm}^{-2}$ 的辐照度 (flux density)，该数值是电视产生的辐照度的 50 倍。需要注意的是，与并排使用红、绿、蓝像素相比，这种方法的优势是：对于相同尺寸的 microLED，图像的分辨率较高。

毫无疑问，在同一块背板上安置红、绿、蓝像素是一种比较整洁的解决方案。Plessey 已经开始朝着这个方向部署和展开工作。2019 年 10 月，Plessey 宣布能够在同一块晶圆片上制作蓝和绿像素，采取的方法是在一个 LED 结构上生长另一个 LED 结构。不过，添加原生红光 microLED 将不是一件容易的事。

Plessey 会被迎头赶上吗？

很明显，Plessey 目前处于十分有利的地位，因其手握一项吸引众多客户的新颖且性能强大的技术。但是，是否存在这样一种危险，就是短短几年之后，该公司的销售业绩会输给那些管理费用较低、运用的方法更好、抑或采用了山寨技术的竞争对手吗？

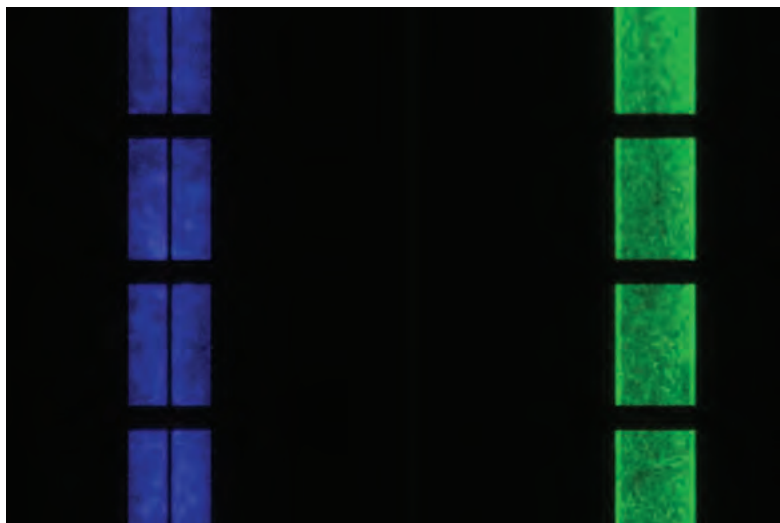
Lee 认为不会出现这种情况。他当然不担心那些试图藐视 Plessey 的知识产权和反向还原工艺流程的公司。那是因为这样做几乎是不可能的。即便是将一套成熟的工艺流程从 Aixtron Crius II 反应器转移到 G5+ 反应器这样一个相对简单的任务，Plessey 经验丰富的工程师团队也花费了大量的时间和精力。

对于竞争的另一个巨大的障碍是基础设施的成本。这不仅仅是采购 Aixtron G5+ 所需的投资。此外，还需要组建一条专用的硅生产线，这条生产线包含了步进式光刻机、蚀刻工具和一套特性分析设备。

最后，但并非不重要的一点是，Lee 认为：与任何试图复制其技术的竞争对手相比，Plessey 拥有先发优势。Lee 指出：“我们参与了每一项计划。”

在 Plessey 充满了乐观情绪，对于该公司来说，未来几年将是非常令人兴奋的。Plessey 希望签署更多的合约，在 CES 2020 大会上引起轰动，并开发先进的工艺流程以生产尺寸更小的像素。此外，该公司还在增加工作员工。Lee 说：“在 2020 年 6 月前，我们要再雇用 50 人。” Plessey 预计要增加工艺工程师、开发工程师、以及承担领导和管理职务的人员。

Plessey 所有这些努力，有望让硅基氮化镓 LED 首次尝到赢得重大商业成功的滋味。虽然它似乎曾是将 LED 照明带给大众的最好选择，但是现在很清楚，它的最佳机会是推动 microLED 显示器的广泛应用。OSc



2019 年 11 / 12 月，Plessey 宣布开发了一种在同一块晶圆片上形成绿像素和蓝像素的技术，所采取的方法是在一个 LED 结构上生长另一个 LED 结构。

单晶圆工艺简化 SiC 的生产

用单晶圆研磨和抛光代替批量研磨和抛光，可以在 SiC 衬底生产中实现可扩展，同时能改善一致性，提高良率，并降低制造成本。

Robert Rhoades, REVASUM

碳化硅 (SiC) 以生长和加工困难而广为人知。根据莫氏硬度等级，碳化硅仅低于金刚石，除了腐蚀性最强的腐蚀剂以外，它对于所有化学腐蚀都是惰性的。这些特性使 SiC 成为生产上极具挑战性的材料。但是，因为这种宽禁带半导体可以制成出色的器件，所以值得付出努力。经过几十年的发展，商用 SiC 二极管和晶体管正在将高电压、高功率和高频率性能组合在一起，从而大大超越了由硅制成的二极管和晶体管器件。随着这些器件在汽车、物联网、电源调节和 5G 市场中的部署应用，SiC 器件销售现在正以供不应求的方式快速增长（有关详细信息，请参见本文后的附文“SiC 器件的主要机遇”）。

在 SiC 的应用市场中，只要一个市场的增长就足以证实需要在未来五到十年内扩大 SiC 晶圆的产能。因此，当考虑到所有这些领域的需求增长时，我们完全可以看到 SiC 材料制造商所拥有的巨大机会。

SiC 衬底的主要供应商美国公司 Cree 最近宣布，计划在未来几年内将其产量提高 30 倍。其他公司肯定也会效仿并很快宣布自己的计划。但是，

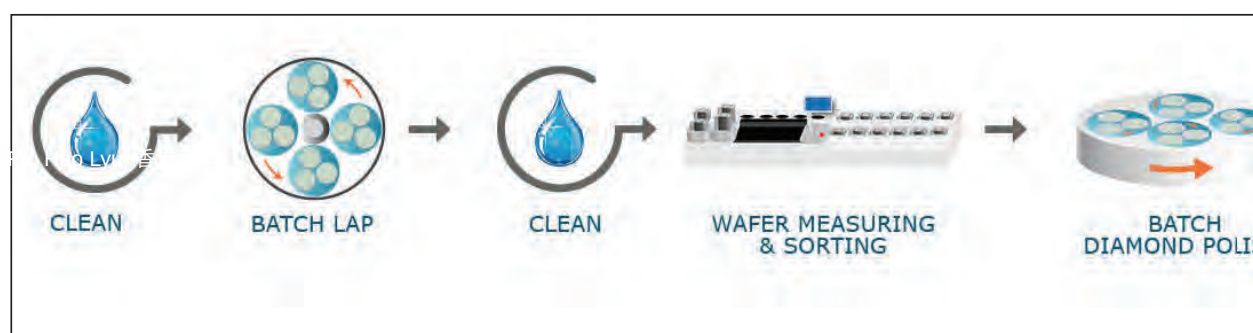
对于所有这些公司而言，提高 SiC 衬底的产量并非只是轻按一下开关那样简单。产能提升需要建造时间，还有单晶炉设备实验调试，即使对于有经验的团队，这可能也需要一年或更长的时间才能投入生产。对于刚开始生产 SiC 的公司来说，则要花长得多的时间，因为要获得最佳质量的单晶 SiC 所需的生长条件（例如最佳时间，温度和流量）是商业机密。考虑到所有这些因素和困难后，业界一些预测估计市场供不应求的情况至少会持续到 2030 年。

考虑到业界对 SiC 衬底的高需求，为确保该产业获得尽可能多的成功，至关重要的一点是以最高效的方式制造这些晶圆。传统上，人们是使用批量工艺方法来生产 SiC 的，但是这里还有一种替代方法：单晶圆工艺，具有更好的一致性，更高的良率和更低的制造成本。在美国 San Luis Obispo 的 REVASUM 公司，我们正在首先生产采用这种单晶圆工艺方法的设备。

批量工艺

如图 1 所示是具有很长历史的用于制造 SiC

图1. 典型的批量工艺生产工序需要六种工艺装备：研磨机、金刚石抛光机、胚料抛光机、精细抛光机、独立清洗机和晶圆分选机。



晶圆的批量生产工艺，从生长晶圆开始，并将其锯切或切割成为单个晶圆。然后将它们加载到批量工艺研磨系统中，以去除切割损坏，减小厚度并使其顶部和底部表面平行。在手工卸载和清洗之后，通常使用大型分拣系统，将晶圆进行测量并按厚度进行分选。

分选工艺必须进行，以便在批次中尽可能紧密地匹配厚度，因为统一的厚度可以在批量抛光工艺中使用合理的均匀压力分布。如果不进行分选，则批量抛光工艺将从较厚的晶圆上去除更多的材料，而从较薄的晶圆上去除更少的材料。对于较薄的晶圆，有些损伤则有可能会保留下来，或许需要对其进行重新加工。

分选后，使用金刚石磨料进行批量抛光，以消除研磨损伤并提供较低的表面粗糙度。这被称为钻石抛光。然后，晶圆会被卸载下来并再次清洗，之后将其送到另外的批量抛光机，使用不同的抛光垫和浆料进行胚料抛光步骤。

进行胚料抛光后，将晶圆卸下，清洗并重新装入另一个具有不同抛光垫和浆料的批量抛光机中，以进行最后一步抛光，该步骤仅去除少量材

料，通常小于 $0.5\ \mu\text{m}$ 。抛光的目的是实现外延生长所需的最终表面光洁度。

在胚料和最终抛光步骤中，通常去除的材料总量为 $1.5\ \mu\text{m}$ 至 $3.0\ \mu\text{m}$ 。确切值取决于上一步骤中所使用金刚石的大小。

此后，再次手动卸载晶圆，然后将其送至清洁系统，并在此进行测量和检查。这会确定哪些晶圆需要重新加工。由于每个批次内的差异很大，因此有可能需要对相当多的晶圆进行返工。在某些情况下，甚至有 40% 的晶圆必须经过第二组原

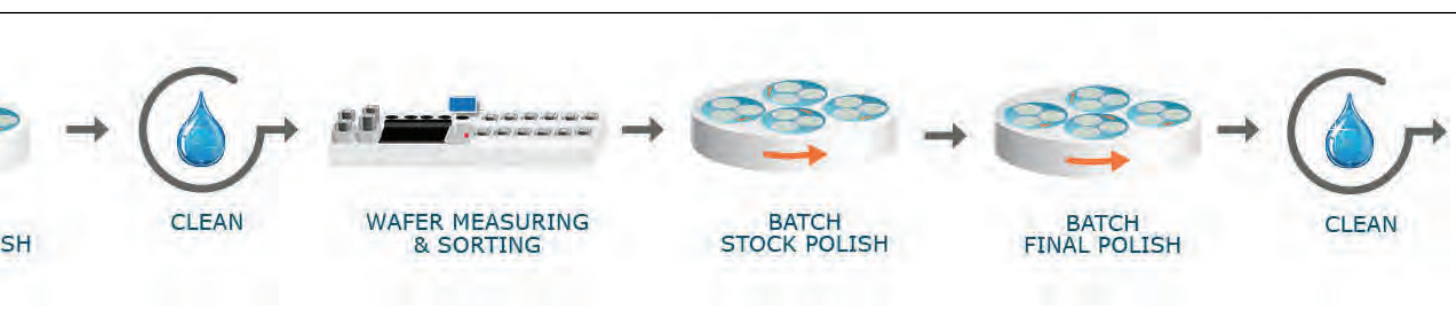




图2. 典型的单晶圆工艺序列需要研磨机和抛光机，每个机器都带有集成的清洗模块。

料和最终的抛光步骤。

返工绝不是与批量工艺相关的唯一缺点。众所周知，它非常混乱，并且存在很大的风险，比如通过戴手套的手进行装载和卸载时，晶圆有可能掉落。另一个问题是，在整个工艺结束时，需要花费较长时间才能将晶圆安全地卸载到晶圆储存罐中。因此，一些晶圆可能会干燥，其表面上可能留下颗粒和碎屑。这些污染物难以去除，并且可能是良率受损的重要原因。

批量工艺的晶圆数量取决于其尺寸，通常为16到28个。通过一次加工多个晶圆，即使SiC使用较长的工艺时间，也可以有相对较高的净产量。不过，问题在于整个批次中的所有晶圆都有可能同时处于危险之中。如果在工艺中，只要其中有一片裂纹或者破碎，实际上不可能足够快地停止机器，从而防止同一批次中的所有其他晶圆被破坏。由于SiC晶圆的单价很高，据报道每片晶圆的价格高达2000美元，那么失去整批晶圆则会非常昂贵。

最后，随着SiC产业转向更大的晶圆尺寸，批量工艺的净产量优势逐渐失去。因为对于任何给定的工具，固定的托盘表面积只能放置越来越少数目的晶圆。例如，一个可容纳30个直径为100mm晶圆的典型批量加工工具，只能容纳12个150mm的晶圆，而对于200mm的晶圆则仅能容纳9个。请注意，100毫米SiC的生产已经很成熟，150毫米的生产正在迅速爬升，而200毫米的开发已经在进行中，因此批量方法的最大价值，即多晶圆的并行工艺，正在迅速被削弱。

单晶圆解决方案

我们提倡的单晶圆工艺同样是开始于相同的

晶圆生长和切片步骤（完整的步骤序列如图2所示）。之后，晶圆会装入到自动晶圆研磨机中。可用的选择包括Revasum 7AF-HMG，这是由我们的团队制造的硬质材料研磨机。采用两步的序列，首先将晶圆的一侧研磨到目标厚度。随后，将晶圆清洗并翻转，通过另外的两步序列，将另一面研磨至较低的目标厚度，然后在无需人手接触的情况下清洗并卸载晶圆。

为了保持精度和控制，7AF-HMG配备了原位测厚仪，可在每个研磨步骤中监控晶圆的厚度。这有助于确保良好的厚度一致性。晶圆间的厚度变化小于 $1\mu\text{m}$ ，从而使得采样测量数据通常足够用于质量控制，这与批量方式中要求对每个晶圆采集数据从而分选正好相反。只要使用适当的细研磨砂轮，表面粗糙度和损伤深度就很低并且可以得到很好的控制。

使用这种方法，消除了采用金刚石逐步抛光的需求，也消除了对测量和分选的需求。相反，所有晶圆都直接装入晶圆抛光机中。此外，坯料抛光和最终抛光的总去除量仅为 $1.5\mu\text{m}$ 。

我们的6EZ自动晶圆抛光机可提供此功能。它于2019年10月发布，是第一款专为SiC衬底设计的全自动单晶圆抛光机。它能够顺序抛光和清洗50片SiC衬底的两面，而无需任何操作人员的参与。

使用我们的6EZ，客户通常开始于SiC晶圆一侧的三步抛光。之后，翻转晶圆并进行集成清洗，然后在晶圆的另一面上进行三步抛光，并再次翻转晶圆，进行第二次集成清洗，最后进行晶圆卸载。对于所有这些步骤，都是采用全自动晶圆工艺夹持以及单晶圆控制。6EZ的俯视图如图3所示，展示了进行各个步骤的位置。

单晶圆工艺的第一个显著优势是，它减少了工艺序列中的工具总数。结果带来的好处包括流程的简化，从而减少了任何给定生产水平中所需的总占地面积。不需要用于 SiC 批量工艺的六种工艺工具：研磨机，金刚石抛光机，胚料抛光机，精细抛光机，单独的清洗机器和晶圆分选机，所需的仅仅是一台研磨机和一台三步抛光机，每台机器都具有集成的清洗功能。

更重要的是，不再需要晶圆分选机了。部分原因是研磨工艺非常一致。这也是独立控制每个晶圆抛光步骤的结果，这会降低对晶圆厚度差异的敏感性。另一个优点是可以使用更少的测量工具，因为不再需要再分成多个步骤测量每个晶圆，从而可以对它们进行分选。

单晶圆工艺的第二个优势在于，它可以削减任何给定产量所需的劳动时间。其背后的原因有很多：总体工艺流程中的操作较少，消除了批量工艺中每个工具的手动装载和卸载，不再需要将晶圆分选为不同的批，并且不需要在线的数据测量。

第三个优势涉及一致性和控制性。就其本质而言，全自动单晶圆工具旨在为每个晶圆提供相同的工艺条件。不再需要担心一批次内的晶圆会相互影响。使用精心设计的控制系统和反馈机制，可以确保每次运行之间的物理条件相同。

针对我们的案例，这是通过仔细考虑了我们的工具对工艺可能产生的一切影响来实现的，从

单晶圆工艺的第二个优势在于，它可以削减任何给定产量所需的劳动时间。其背后的原因有很多：总体工艺流程中的操作较少，消除了批量工艺中每个工具的手动装载和卸载，不再需要将晶圆分选为不同的批，并且不需要在线的数据测量。

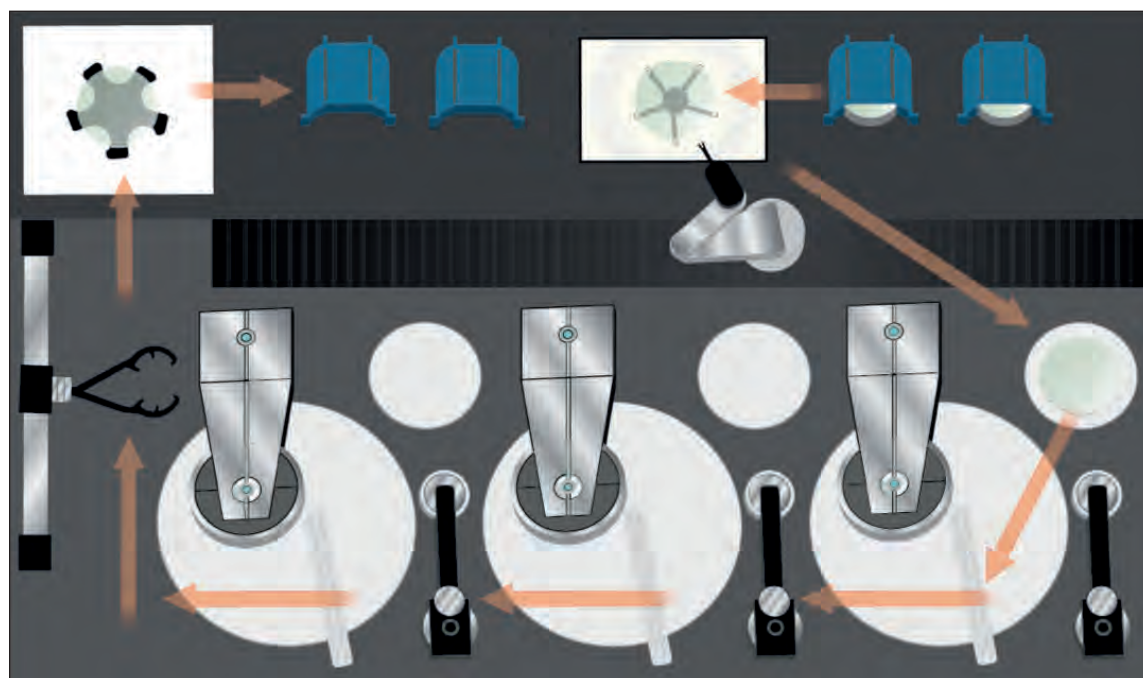


图3. Revasum 6EZ的俯视图，这是第一个专为SiC衬底设计的全自动，单晶圆抛光机。

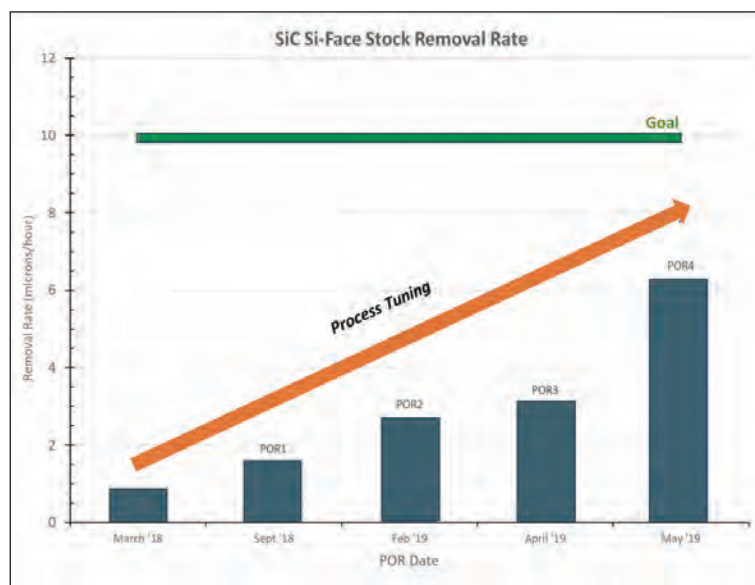


图4. 速率图（显示目标为10 μm/hr）

研磨砂轮进料速度和 7AF-HMG 的速度到 6EZ 上的抛光下压力和表速。投资购买我们工具的晶圆厂可以确信，每个晶圆均以相同的配方设置和相同的工艺条件进行了单独的工艺。这使得可以实现更高质量的晶圆，并具有更高的生产率（更少的返工）。

除了上面的三个主要优点之外，还有另一个容易忽略的优点。采用单晶圆工艺，将尺寸扩展到更大的晶圆将会有很多优点，这是产业一直以来的发展方向。由于一次加工一个晶圆，因此净

产能基本上与晶圆尺寸无关。与之形成鲜明对比的是，使用批量工艺时，净产能与每批晶圆的数量有关，这又与晶圆尺寸强关联。随着晶圆尺寸的增加，使用 100 毫米晶圆能够进行高效且具有成本效益的批量工艺，将变得效率降低，成本增加。

单晶圆工艺的最后一个是重要的优势，是它可以产生更高的良率。每个晶圆都采用单独的工艺，可以实现晶圆与晶圆之间，一天与另一天之间极好的一致性。只要正确地优化研磨和抛光工艺，在线工艺的平均良率就应该超过 95%，从而最大限度地提高生产率并降低成本。当然，除了研磨和抛光外，许多其他因素也会影响总良率，但是在每个单元工艺中，目标始终是最大程度地提高良率，同时最大程度地减少晶圆裂片的风险。

随着对 SiC 的需求逐渐旺盛，并且人们普遍预期在未来十年乃至更长时间内对 SiC 的需求将大大增加，SiC 的产能将需要大幅提高，同时要改进晶圆制造工艺，从而提高良率并降低成本。改进的一大机会是从批量研磨和抛光工艺过渡到单晶圆的研磨和抛光。当前上市的新一代工具（例如我们团队发布的工具）可扩展至 200mm 晶圆尺寸，同时具有更高的一致性，更高的良率和更低的制造成本。☞

SiC 器件的主要机遇

SiC 器件需求增长的最主要推动力之一，是电动汽车产量的增长。在接下来的十年中，几乎所有主要的汽车制造商都计划将其生产的很大一部分车辆从内燃机转移到以电力来运行。到 2030 年，电动汽车的销售额预计将从目前的 23 亿美元增长到约 160 亿美元。这一增长的门槛之一是用于功率转换模块的 SiC 组件的可用性。

推动 SiC 需求的第二大领域是功率器件和电压调节。该部分包括分立的功率器件和功率调节模块，服务的系统包括从计算机数据存储农场到有效收集替代能源（例如太阳能电网和风力涡轮机）的系统。对于许多此类应用，选择 SiC 主要是因为其功率效率更高，而功率效率更多地取决于这种半导体的低损耗特性，而不是其高电压性能。与用于数据存储系统的硅基稳压电源相比，由 SiC 组件制成的电源效率提高了约 30%。这可以同时实现两方面的节约：

运行系统所需的电力更少；SiC 芯片产生的热量更少，减少了用于室内冷却的空调系统的负载。

SiC 必将产生影响的第三个主要市场是 5G 移动通信设备。在这里，器件将用于满足功率和高频需求。转向 5G 网络更高工作频率的缺点之一，是信号在大气中的衰减更大。为了解决这个问题，将会有更多的基站更加紧密地排列在一起，现在它们通常仅覆盖一个城市的街区。这些基站将不得不处理比以往更多的信号和更多的数据包，因此它们将必须在更高的功率水平下运行。由于这些要求，SiC 设计用于功率调节和驱动器电路。虽然 5G 基站产生的大部分 RF 信号将来自 GaN HEMT，但由于缺少原生衬底，这些器件还是在 SiC 上生长的，因此又产生了 SiC 衬底的另一个增长市场。

优化刻蚀以改善垂直型氮化镓功率电子器件的选区掺杂

多步刻蚀工艺可大幅降低选区掺杂中再生长氮化镓 p-n 结的漏电流

付厚强, 付凯, 赵宇吉, 亚利桑那州立大学

氮化镓是用于制备高功率电力电子器件的绝佳材料，因为它的带隙是硅的三倍，它的临界电场是硅的十倍。由于氮化镓这些优异的材料特性，在相同材料厚度情况下，氮化镓器件可以实现比硅器件更高的击穿电压。另一种等效的表述是，在实现相同击穿电压情况下，氮化镓器件需要比硅器件更少的材料。另外，氮化镓器件还具有导电电阻低和开关速度快的优点，都体现在氮化镓的各种高优值中（见表 1）。这些优异的材料性能必须能被功率电子器件所利用，并提升它们在各种实际应用中的效率，比如电网，电动汽车，可再生能源，数据中心，无线充电，以及消费电子产品。然而，构造高性能的氮化镓器件绝非易事，关键在于使用合适的器件结构。

开始，氮化镓功率电子器件集中在水平型器件（如高电子迁移率晶体管 HEMT），它们主要生长在异质衬底上。采用这种结构，击穿电压横向保持，电流横向流动。然而，这种水平型器件并不是理想的功率电子器件。首先，表面态会导致器件性能下降，并引起可重复性和可靠性问题。此外，器件工作产生的热量集中在非常窄的沟道区域，从而引起器件温度上升。而且更高的击穿电压需要更大的芯片面积，妨碍器件的可扩展性。

为了解决这些问题，我们在亚利桑那州立大学的研究团队致力于开发高性能同质衬底上的垂直型氮化镓功率电子器件。此架构的一个优点是，它使用同质外延生长，可以显著减少材料缺陷密度，从而提升器件性能，因为材料缺陷会减小击穿电压和增加漏电流。此外，垂直型器件的几何结构还提供以下优点：更高的击穿电压和正向工

作电流，而不会增加芯片面积；更好的可扩展性和散热性；不受表面态的影响。这种垂直型器件的一个潜在劣势在于氮化镓衬底的高成本。但是，这些年来，氮化镓衬底的产量一直在稳定增长，六英寸的大尺寸衬底也开始出现，并且由于氮化镓功率电子和光电器件（例如激光二极管）的市场份额进一步扩大，氮化镓衬底的价格预计将会继续下降。

氮化镓垂直型功率电子器件的结构可以划分成四个区域：缓冲层，漂移层，沟道层和边缘终端区（见图 1）。针对每一个区域，我们都制定了

	Si	4H-SiC	GaN
E_g (eV)	1.2	3.2	3.4
ϵ	11.9	9.7	10.4
μ (cm ² /Vs)	1240	980	1000
K (W/mK)	145	370	253
V_{sat} ($\times 10^7$ cm/s)	1	2	3
E_C (MV/cm)	0.3	3.1	4.9
BFOM	1	710	3,200
BHFFOM	1	84	215
JFOM	1	20	49

表1. 硅、碳化硅和氮化镓的材料性能和功率电子器件优值。 E_g ：带隙； ϵ ：介电常数； μ ：迁移率；K：导热系数； V_{sat} ：饱和速度； E_C ：临界电场；BFOM：Baliga优值；BHFFOM：Baliga高频优值；JFOM：约翰逊优值。硅的优值被归一化到1，以便于比较。

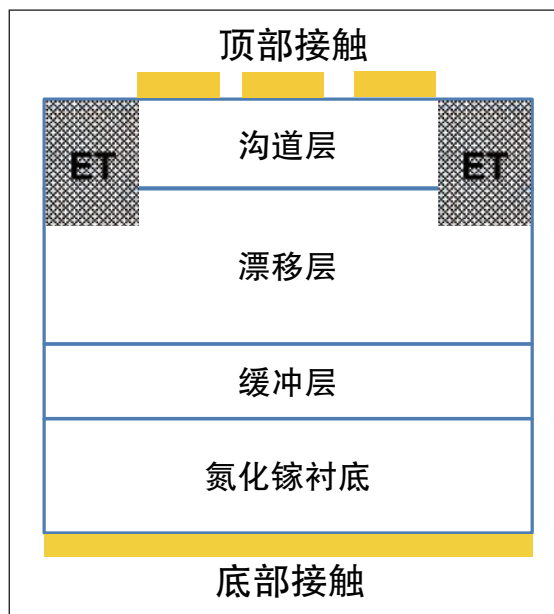


图1. 氮化镓衬底上的垂直型功率器件简化截面图。ET表示边缘终端。

相应的策略去提高器件性能。对于沟道层，我们正在研究的是选区掺杂，这是一个正在进行的研究热点。

掺杂的挑战

为了实现高性能氮化镓功率电子器件，选区掺杂是一个必须克服的巨大障碍。这种掺杂的目的是形成水平结构的 p-n 结（见图 2a），它是制造各种氮化镓功率电子器件所必须的，包括：结势垒肖特基二极管或合并 pn/肖特基二极管（见图 2b）和垂直型结场效应晶体管（见图 2c）。这些结构在硅和碳化硅中是通过离子注入产生的，但是在氮化镓中却没有被实现。

其中有两个原因可以解释为什么在氮化镓中

实现离子注入非常具有挑战性，特别是实现 p-型氮化镓。第一，离子注入后需要热退火处理，以激活注入的原子和恢复离子轰击引起的晶体损伤。为了退火，通常温度要超过 1200℃，但氮化镓在约 900℃ 就开始分解。第二，为了减轻氮化镓在高温下的分解，研究人员尝试了氮化铝覆盖层，多周期快速热退火和超高压退火等方法，但离子注入所形成的 p-型氮化镓的电导率仍然非常低，这对于功率电子器件来说是远远不够的。

为了克服这一障碍，我们利用再生长的方法去实现选区掺杂的 p-n 结。这种方法可以产生高电导率的 p-型氮化镓，而不必担心高退火温度和氮化镓分解的问题。目前该工艺仍然是实现氮化镓选区掺杂的最重要和最希望的方法之一。在再生长过程中，至关重要的事情是要确保选区掺杂的 p-n 结的反向漏电流不能过大，否则会限制功率电子器件的击穿电压和增加功率转换损耗。我们的研究揭示该漏电流的两个重要因素：再生长界面的表面污染，如杂质硅，氧和碳（由二次离子质谱法鉴定）；电感耦合等离子体刻蚀引起的刻蚀损伤 - 该刻蚀方法是氮化镓器件制造过程中广泛使用的干法刻蚀技术。

为了获得选区掺杂的 p-n 结（见图 2a），我们可以通过刻蚀选择性地除去部分 n-型氮化镓，该步骤将形成用于随后的 p-型氮化镓再生长的沟槽。然而，这个过程会令实验和分析变得复杂，因为这会使两个界面被暴露，漏电流将从两个方向上流过。而且，这种方法很耗时。为了减低实验复杂性，并获得缩短实验周期，在下面的实验中我们使用平面的再生长 p-n 结（见图 3）。这些 p-n

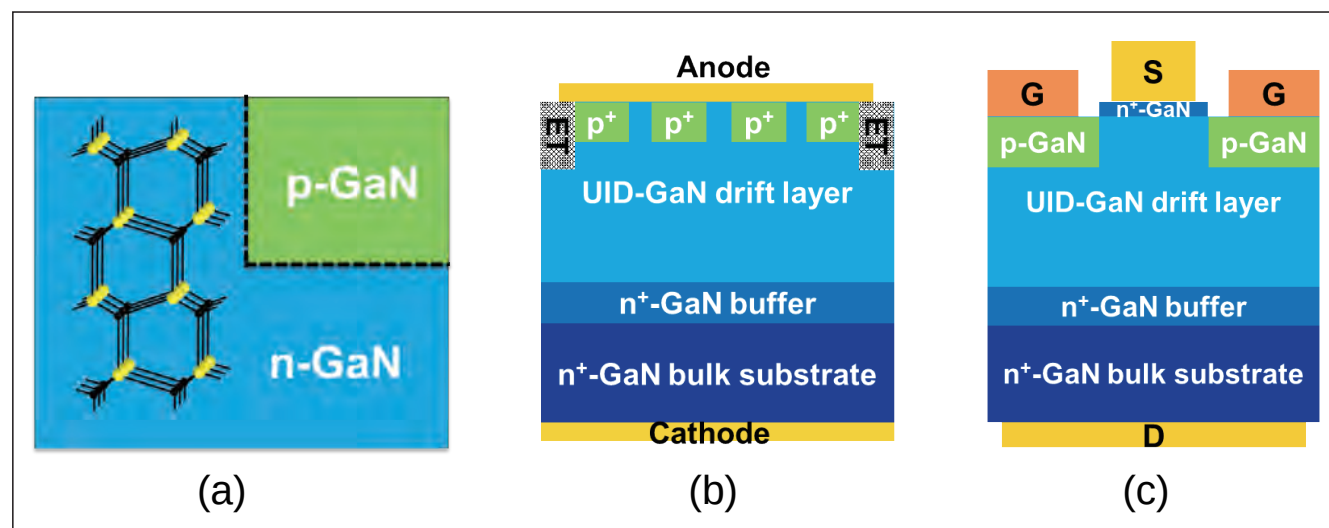


图2. (a) 选区掺杂 p-n 结示意图。(b) 结势垒肖特基二极管或合并 pn/肖特基二极管。(c) 垂直型结场效应晶体管。

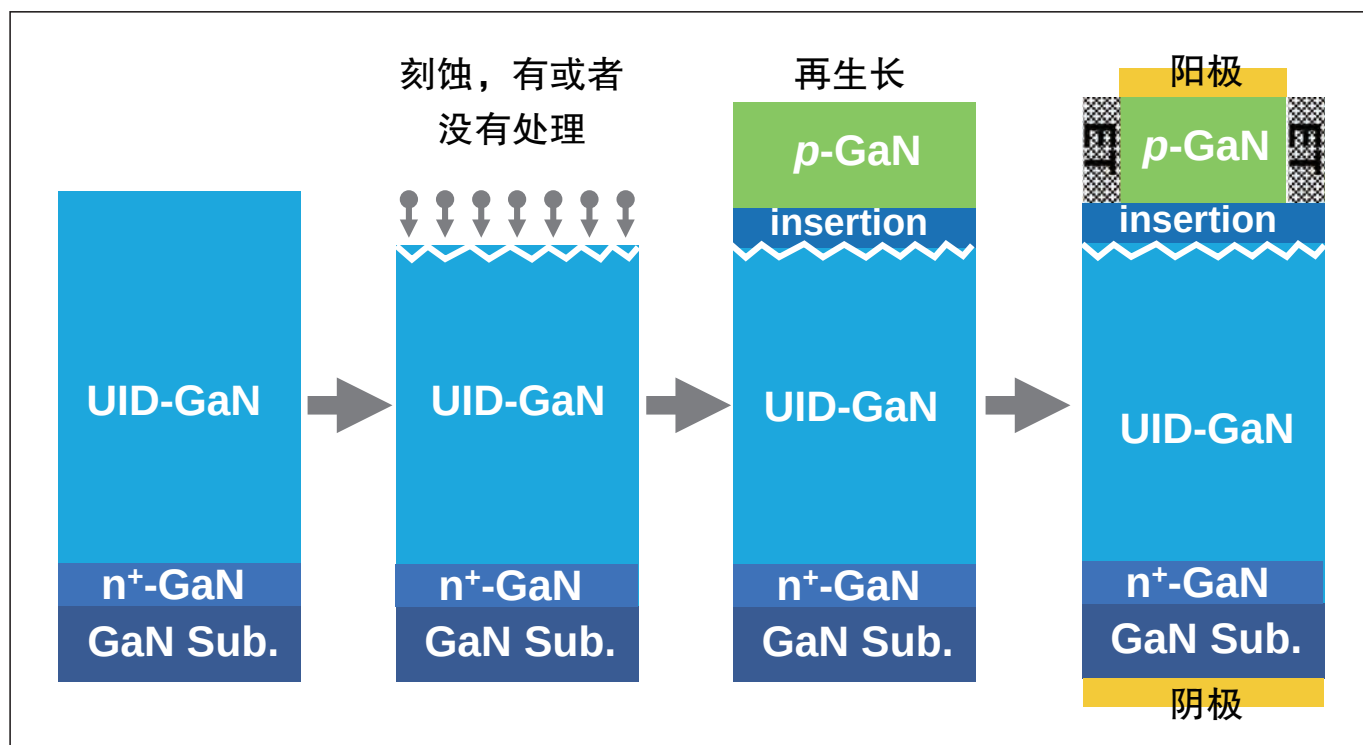


图3. 再生长的p-n结的生长和制造过程。该结构在(0001)氮化镓衬底上同质外延生长。它由重掺杂n-型氮化镓缓冲层, 非故意掺杂 (UID) 漂移层, 干法刻蚀和表面处理, 薄插入层和再生长的p-型氮化镓的组成。p-n结制备包括用于阳极和阴极金属, 台面隔离和边缘终端。

可以提供一个测试结构来获得关于再生长的基础知识, 如等离子体刻蚀和表面处理的影响。

评估刻蚀损伤

在第一组实验中, 在不进行任何表面处理的情况下, 我们将两个样品共同装载到 MOCVD 反应室进行再生长。使用这种方法, 我们将非刻蚀样品与经过 70 瓦功率的等离子体刻蚀的样品进行了比较。这两个样品都具有较大的反向泄漏电流, 这说明在再生长之前需要合适的表面处理。

为了实现这一目标, 我们将紫外线臭氧和酸表面处理相结合。前者利用强大的氧自由基氧化表面和有机残留污染物。这种处理的优点在于它是纯化学的, 因此没有等离子体放电造成的损伤。相比而言, 电感耦合等离子体刻蚀会发生离子轰击, 这可能导致材料损坏并降低器件的电学特性。经过紫外线臭氧处理后, 将两个样品均浸入氢氟酸和盐酸中, 以去除氧化物并进一步清洁表面。电化学测试结果表明非刻蚀样品的反向漏电流大幅减少, 但是, 刻蚀样品的反向漏电仍然很大 (见图 4)。我们提出一种理论去解释这种明显的差异: 在刻蚀样品中, 刻蚀损坏非常严重以致无法通过表面处理进行修复。

为了验证该理论, 我们进行了另一组实验,

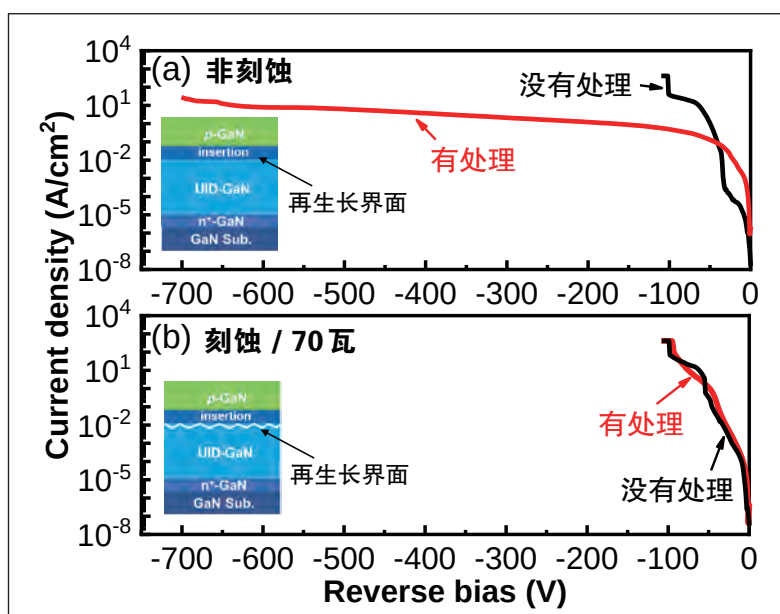


图4. 经过和未经过表面处理 (a) 非刻蚀样品和 (b) 刻蚀样品的反向电流-电压特性。再生长之前, 非刻蚀的样品未经过等离子体刻蚀, 刻蚀样品经历过70瓦功率的等离子体刻蚀。70瓦功率的刻蚀速率在200-300纳米/分钟, 对于大多数器件制造工艺来说是合理的刻蚀速率。高功率快刻蚀会导致更强的离子轰击和更严重的刻蚀损伤。

把刻蚀功率降低到仅有 5 瓦, 这会减慢刻蚀速度和降低刻蚀损伤。我们比较连续生长样品 (未被刻蚀) 和三个刻蚀样品的反向漏电流。其中两个刻蚀样品进行 5 瓦功率的刻蚀, 并分别有 25 纳米和 50 纳米的插入层, 第三个样品在 70 瓦功率下刻蚀。这三个样品都接受了上面提到的相同的表

面处理。测试结果表明低功率慢刻蚀可以显著地降低反向漏电流，并且，插入层使 p-n 结远离再

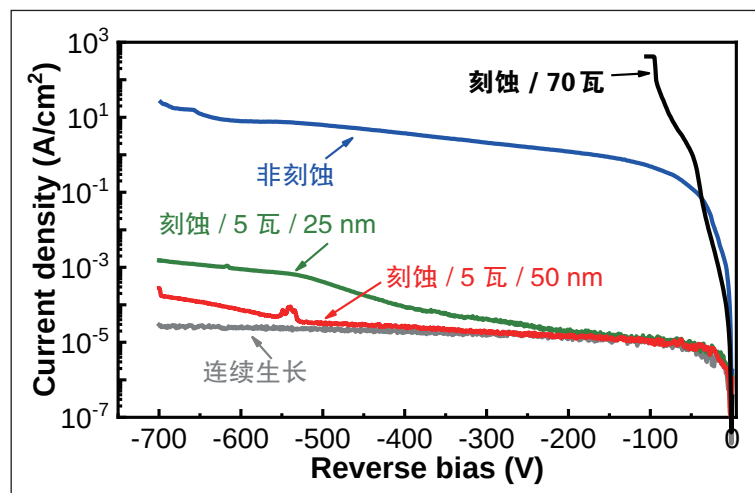


图5. 非刻蚀样品和不同刻蚀样品的反向电流-电压特性。功率表示等离子体刻蚀功率，厚度表示插入层的厚度。5瓦的刻蚀功率对应于约20纳米/分钟的刻蚀速率。

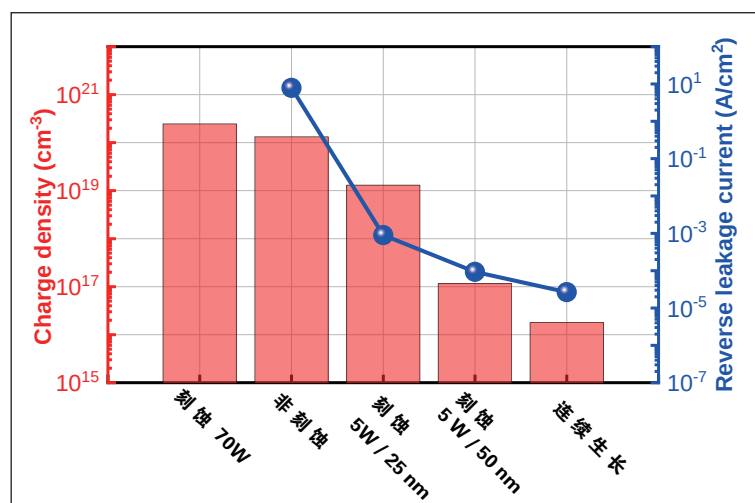


图6. 图5中测量的五个样品在-600 V时的再生长界面处的电荷密度（直方图）和反向漏电流（线形）。电荷密度是从电容-电压测量中提取的。

生长界面，从而进一步降低反向漏电流（见图5）。对于具有5瓦刻蚀功率和50纳米插入层的刻蚀样品，反向漏电流低于非刻蚀样品的反向漏电流，并且与连续生长样品相似。该系列实验的主要结论是，低功率慢刻蚀和适当的表面处理相结合对于再生长非常有效。

一个急需解答的重要问题是：什么真正导致了这些样品之间反向漏电流的差异？为了找到答案，我们必须仔细研究再生长界面。电荷密度是可以显著影响再生长界面和最终的反向漏电流的关键变量之一。测试结果表明，界面电荷密度越高，反向漏电流越大（见图6）。连续生长样品具有低的恒定电荷分布，约为 10^{16} cm^{-3} ，而再生长样品的再生界面峰值电荷密度在 10^{17} - 10^{21} cm^{-3} 的范围内。测试结果还表明，低刻蚀功率降低了再生长界面的电荷密度，并减小了漏电流。高密度的界面电荷对器件有着严重的影响，这些电荷可以在再生界面上产生一个大的电场，并帮助载流子隧穿 p-n 结中的势垒，从而大大增加漏电流。

多步刻蚀

尽管低功率慢刻蚀可提供最佳结果，但并非总是可行的，比如对于具有深沟槽和台面的某些器件结构来说是非常耗时的。为了解决这个问题，我们使用了多步刻蚀工艺，将刻蚀功率从70瓦降低到35瓦，然后降低到5瓦，最后降低到仅2瓦。这种多步刻蚀工艺也十分有效，再生长样品显示极低的反向漏电流和最高的击穿电压—超过1.2 kV（图7a），而且刻蚀速率也得到保证。这种多步刻蚀工艺的另一个好处是，它可以产生良好

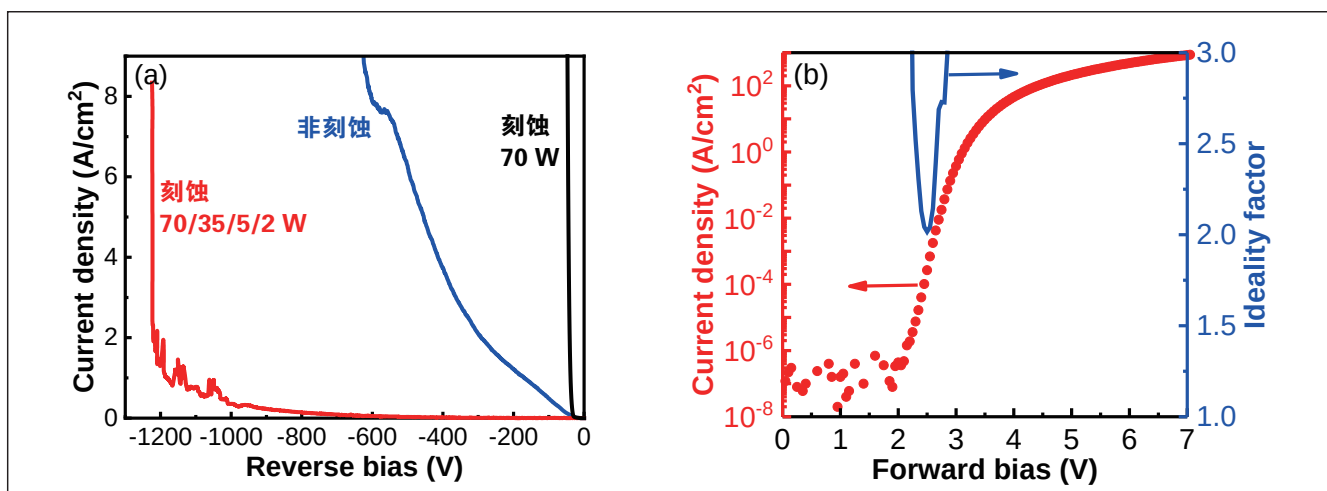


图7. (a) 非刻蚀样品，单步刻蚀样品和多步刻蚀样品的反向电流-电压特性。所有样品均经过相同的表面处理。(b) 多步刻蚀样品的正向电流-电压特性和样品的理想因子。

绝缘插入层大幅提高击穿电压

当在氮化镓和硅之间插入绝缘体时，GaN-on-silicon HEMT 可以突破外延层所能承受的击穿电压极限。

Zhihong Liu, Hanlin Xie, Kwang Hong Lee, 新加坡 - 麻省理工学院研究和技术联盟
Chuan Seng Tan, Geok Ing Ng, 南洋理工大学
Eugene Fitzgerald, 麻省理工学院

GaN 具有很多优异的特性，包括宽带隙，相当大的临界电场，以及极化诱导的高密度二维电子气。这些品质是高性能 GaN HEMT 背后的根本原因。这种晶体管的性能优于用硅制成的对标产品，并能够实现构建兼具低功耗，高功率转换效率和高工作频率的功率转换器。

为了使 GaN 功率二极管和晶体管相比基于硅的功率二极管和晶体管更具竞争力，这些产品的成本必须降低。一种有前途的选择是用 200 毫米硅基氮化镓 (GaN-on-silicon) 晶圆制造这些器件，因为这可以降低衬底成本，并在成熟的硅代工厂实现大批量生产。目前这方面已经取得了很大的进展，其中包括采用 200mm 硅基氮化镓外延晶圆进行这些宽带隙 HEMT 的商业化生产。

然而，针对现有技术，存在与晶体管的击穿电压有关的担忧。像其他横向功率器件一样，HEMT 的击穿电压随其栅极到漏极距离的增加而增加。以此为基础，松下公司的一个团队利用 125 μm 的栅极到漏极的距离，实现了超过 10kV 的击穿电压。但是，这项创纪录的壮举采用的衬底不是硅，而是蓝宝石。这是一个很好的选择，和选择 SiC 一样，因为它可以扩大栅极到漏极的距离，从而提高阻断电压。对于硅而言，情况却并非如此，这是由于 GaN 外延层的垂直击穿会导致泄漏电流流过导电的硅衬底 (参见图 1)。因此，对于这种硅基氮化镓的材料组合，最大的可获得击穿电压取决于 GaN 外延层的厚度。

为了尝试增加 GaN-on-silicon HEMT 的击穿电压，人们已经进行了很多努力来改进生长技术，

以使得硅衬底上的氮化镓缓冲层更厚。但是由于晶圆龟裂、翘曲甚至断裂等严重问题，实现这一目标绝非易事。所有这些都是由于硅衬底和 GaN 外延层之间存在较大的晶格失配和较大的热膨胀系数差异而产生。这些差异对大尺寸晶圆 (例如直径为 200mm 的晶圆) 产生了巨大的影响。对于这种尺寸的晶圆，GaN HEMT 的击穿电压直到最近都一直被限制在 1900V 以下，最好的结果来自具有 4.5 μm 的 GaN 外延层厚度的结构。

研究人员已经开发了若干种技术来尝试克服这些限制。在麻省理工学院，Tomas Palacios 的团队已经将 GaN HEMT 外延层从硅衬底转移到玻璃上，以试图提高横向器件的击穿电压。这带来了好处，将击穿电压从大约 600V 增加到了 1.5kV，并且提供了实验证明，证明硅衬底是导致栅极到漏极距离超过一定值的 HEMT 击穿电压饱和的根本原因。但是，改用玻璃不是一个很好的解决方案，玻璃的导热系数很低，并且与硅 CMOS 代工厂不兼容。

其他研究小组已通过局部去除硅衬底获得了某些成功。这个想法由 imec 的 Puneet Srivastava 及其同事提出，并由 IEMN 的 Farid Medjoub 的小组实施，实现了 3kV 的击穿电压。

同样，这个胜利也是要付出代价的。在这种情况下，对于大面积功率器件和大尺寸硅基 GaN 晶圆，去除衬底都会导致机械稳定性方面的问题。另外，热扩散也受到损害，部分硅衬底的损失限制了热扩散的路径，导致了热阻的增加。

为了避免与使用玻璃或去除衬底相关的问题，新加坡 - 麻省理工学院研究与技术联



盟 (Singapore-MIT Research and Technology Alliance), 南洋理工大学和麻省理工学院的团队正在率先开发一种不同的方法, 使用硅上绝缘体上氮化镓 (GaN-on-insulator (GNOI)-on-silicon) 的结构 (参见图 2)。我们的新颖架构在 VLSI Symposium 2019 上首次亮相, 通过使用晶圆键合在硅衬底和器件层之间插入附加的绝缘体, 避免了对厚 GaN 外延层的需求。

我们的方法具有许多优势。使用大面积的硅晶圆, 我们可以在硅代工厂中加工材料; 我们可以去除因为许多位错和较差的导热性而使性能受限的原始过渡层, 从而提高器件的可靠性和散热能力; 在高温 GaN 生长之后, 我们可以用一种具有良好硬度的新衬底, 来替换原来的易碎硅衬底, 这可以降低晶圆通过产线时破裂的可能性, 从而提高良率。

插入绝缘体

我们的新型 HEMT 的制造始于准备 200mm GaN-on-silicon (111) 晶圆和硅支撑基板。在化学机械抛光降低表面粗糙度之前, 在它们的正面都沉积 SiO₂, 然后将该氧化物致密化。之后, 清洗表面, 使用等离子活化处理, 然后键合在一起。随后使用高温退火来强化这种键合。

为了能够插入绝缘体, 去除了用于生长 GaN 外延层的原始硅 (111) 衬底。这将暴露出 GaN 外延层的背面 (在我们的情况下, 为 N 极性面), 以便可以将其键合到新的 p 型硅 (100) 衬底上。与第一次的键合工艺相似, 在经过 SiO₂ 沉积, 致密化, 化学机械抛光和表面活化之后, 将硅上 GaN 支撑晶圆和新的 p 型硅 (100) 晶圆键合在一起。最后, 去除硅支撑衬底和键合材料, 以露出 GaN 前表面 (Ga 极性面), 并实现硅上 GNOI 晶圆 (参见图 2)。

我们已经通过多种技术仔细检查了异质结构的材料质量。我们的 200mm 硅上 GNOI 晶圆的红外透射图像显示, 键合界面处没有可见的气泡 (见图 3 (a)), 扫描电子显微镜显示 GaN, SiO₂ 和硅之间存在清晰的界面。

根据霍尔测量, 材料的二维电子气的密度和迁移率分别为 $8.7 \times 10^{12} \text{cm}^{-2}$ 和 $1930 \text{cm}^2 \text{V}^{-1} \text{s}^{-1}$ 。将这些值与硅上 GaN 结构的值进行比较, 表明我们生产硅上 GaNOI 晶圆的工艺不会影响 GaN 异质结构的电学特性。

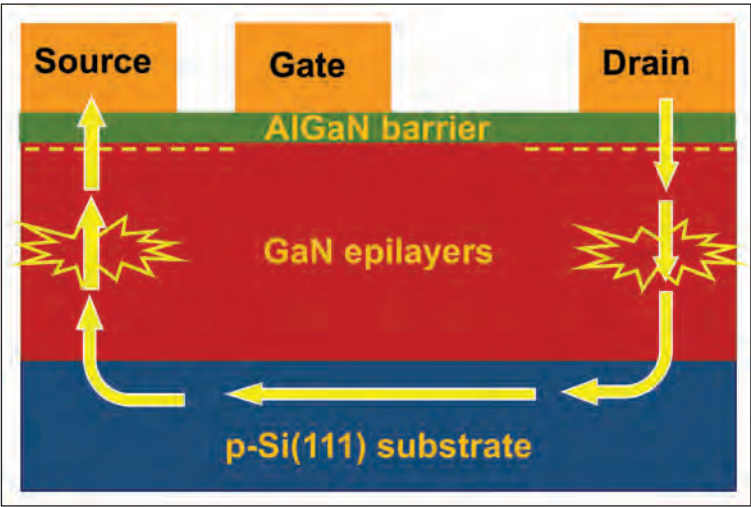


图1. 当常规的硅上 GaN HEMT 中的 GaN 外延层垂直击穿后, 电流会流过导电的硅衬底。

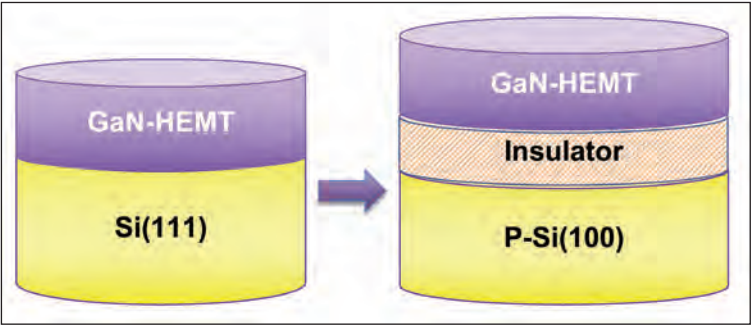


图2. 硅上绝缘体上氮化镓 (GNOI) 晶圆, 可以突破由于 GaN 外延层垂直击穿引起的击穿电压极限。这是通过在 GaN 外延层和硅衬底之间添加绝缘层, 从而提高垂直击穿电压来实现的。

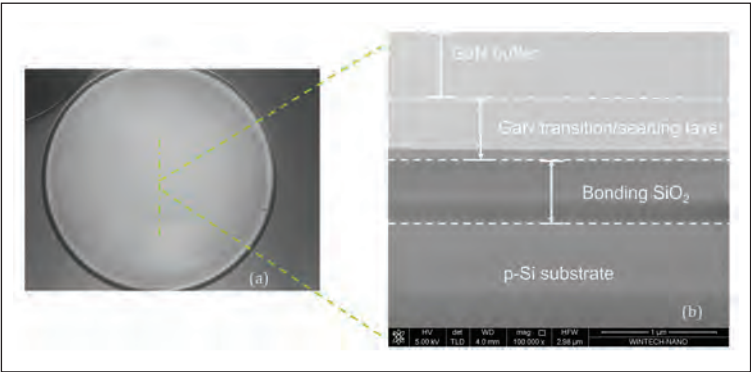


图3. (a) 所制备 GNOI 晶圆的红外透射图像。没有形成明显的气泡。 (b) GNOI 晶圆横截面的扫描电子显微镜图像。

评估性能

为了查看我们的 GNOI 架构是否能够实现期待的性能, 我们用一小块的 200mm 硅上 GaNOI 晶圆制造了 GaN HEMT (有关我们的 GaN HEMT 结构, 请参见图 4 示意图)。我们使用 GaN HEMT 的标准制造工艺流程形成了这些晶体管。在通过台面等离子体蚀刻实现器件隔离之后, 我

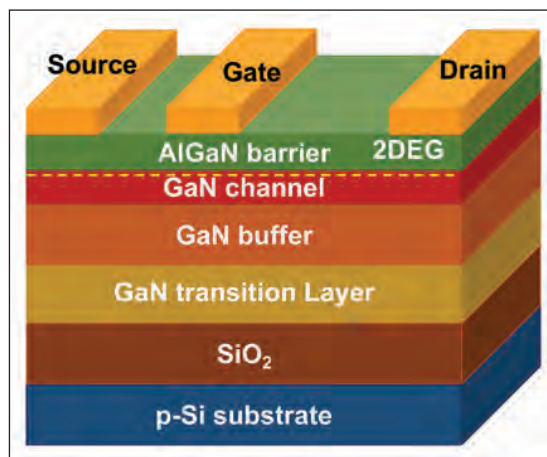


图4. 硅上GNOI晶圆上所制作的HEMT。

们使用 Ti/Al/Ni/Au 金属叠层，并在 775℃ 下进行退火，从而实现了欧姆接触。测量表明，欧姆接触电阻为 0.5-0.7Ω·mm。制造这些晶体管的最后步骤是制备肖特基栅极接触，该接触采用 Ni/Au 金属体系，并在氮气气氛中 400℃ 下进行 10 分钟的栅极后退火工艺来实现。请注意，这些器件中没有使用场板。为了对其进行基准测试，我们还用一块 200mm 的硅上 GaN 晶圆制成了 GaN HEMT，采用的是完全一样的工艺。

使用众所周知的 FET 技术进行测量，揭示了两种类型 HEMT 的 2DEG 漂移迁移率。插入绝缘体没有产生明显影响，两种类型晶体管的迁移率都在 1900-2100cm²V⁻¹s⁻¹ 范围内。

我们还测量了两种类型 HEMT 的直流特性，考虑了栅源间距为 2μm，栅长为 2μm，栅漏距离为 14μm 的器件。如图 5 所示，对于硅上 GNOI 器件，最大漏极电流为 508mA/mm，导通电阻为 8.8Ωmm，最大跨导峰值为 140mS/mm，阈值电压为 -2.85V。对于硅上 GaN 类型，数值仅略有不同，对应数字为 576mA/mm，11.0Ωmm，

147mS/mm 和 -2.37V。

将硅基板接地，并将正偏压施加到在顶部 AlGaIn/GaN 异质结构上制造欧姆接触上之后，我们测量了垂直击穿电压（参见图 6，可以看到不同偏压下的垂直泄漏电流图）。硅上 GNOI 晶圆的垂直击穿电压为 1416V，相比硅上 GaN 晶圆，这提高了约 430V。

在衬底“悬浮”的情况下，我们测量了三端

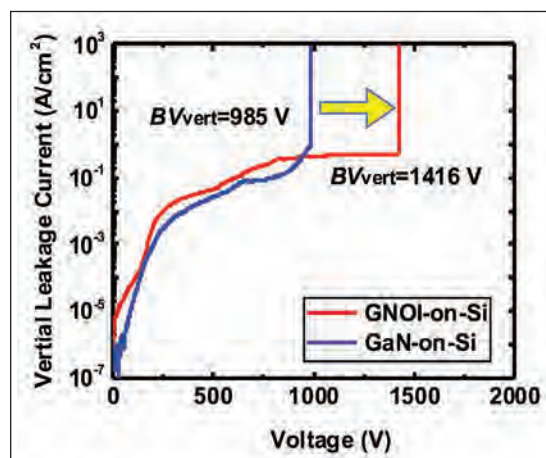
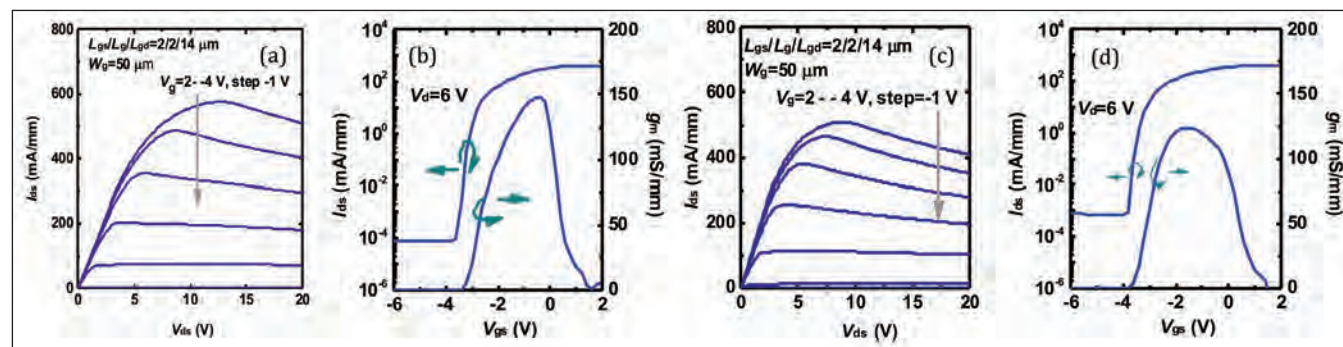


图6. 采用衬底接地，硅上GNOI和硅上GaN晶圆上欧姆接触焊盘的垂直泄露电流与偏置电压的关系。

断开状态下的击穿特性（参见图 7）。关态击穿电压定义为，在 1mA/mm 时即发生硬击穿时的值。曲线清楚地表明，随着栅极到漏极距离的增加，击穿电压首先增加，随后饱和，对于硅上 GNOI HEMT，平台开从 14 微米时开始，而对于控制器件，则从 9 微米处就开始了。失效的原因是 GaN 外延层和 / 或 SiO₂ 的垂直击穿，以及流过导电硅衬底的电流的综合作用。

将绝缘体插入 GaN 和硅衬底之间，可以大大改善击穿电压。它增加了约 700V，达到约 2kV。对于栅极至漏极距离为 35 微米的器件，最大击穿


 图5. $L_{gs}/L_g/L_{gd}=2/2/14\mu\text{m}$ 的硅衬底上 GaN HEMT 的 (a) 输出 (I_d - V_d) 和 (b) 转移 (I_d - V_g) 特性； $L_{gs}/L_g/L_{gd}=2/2/14\mu\text{m}$ 的硅衬底上 GNOI 上 HEMT 的 (c) 输出 (I_d - V_d) 和 (d) 转移 (I_d - V_g) 特性。

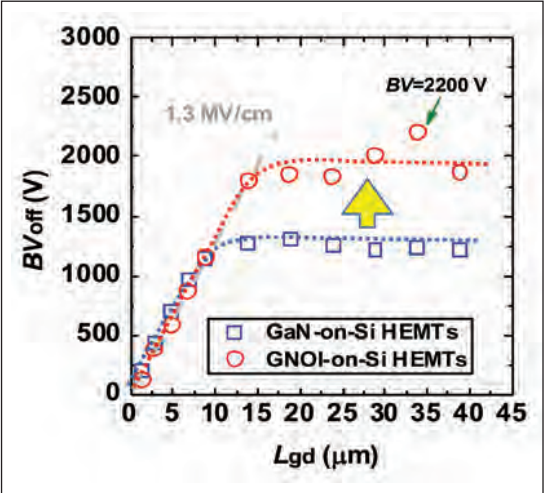


图7. (a) 硅上GaN晶圆，(b) 硅上GNOI晶圆上具有不同栅-漏长度器件的三端截止状态击穿特性。衬底是悬浮的。击穿电压 (BV_{off}) 定义为 $I_{ds}=1\text{mA/mm}$ 时。

电压可高达 2200V。

我们已经对我们的器件进行了基准测试，根据 GaN 外延层的总厚度对它们进行了比较，并与其他 200mm 硅上 GaN 晶圆制成的 HEMT 的报告进行了比较。我们最高的 2.2kV 击穿电压达到新的高度，超过了 IQE 先前报道使用了 4.5 微米 GaN 外延层的 1900V 记录（见图 8）。这些数字实际上低估了绝缘体带来的好处。比较相同外延层厚度（即 3.2 微米）的结果，使用 GNOI 结构的击穿电压就会高出 900V。

另一个重要的考虑因素是比较导电电阻及其与击穿电压的关系。同样，我们的器件正在提升可能的高度（参见图 8 (b)）。对于由 200mm 硅上 GaN 晶圆制成的 HEMT，其优值达到创纪录的 $1.87\text{GW}/\text{cm}^2$ 。

热问题的解决方案

我们的硅上 GNOI 晶圆的一个弱点，是提供晶圆键合绝缘体的 SiO_2 层的导热性差。为了评估绝缘层对器件热性能的影响，我们使用 Silvaco TCAD 工具进行了电热仿真。在这项工作中，我们对 AlGaN 势垒使用了 $0.3\text{W}/\text{cm}\cdot\text{K}$ 的热导率值，对于 GaN 缓冲层使用 $1.6 \times (300/T)^{1.4}\text{W}/\text{cm}\cdot\text{K}$ 的热导率值，对于 GaN 过渡层使用了 $0.1\text{W}/\text{cm}\cdot\text{K}$ 的热导率值， SiO_2 键合材料为 $0.012\text{W}/\text{cm}\cdot\text{K}$ ，硅衬底为 $1.48 \times (300/T)^{1.65}\text{W}/\text{cm}\cdot\text{K}$ 。

为了进一步提高硅上 GNOI 晶圆制成的 HEMT 的性能，其选择包括采用在这方面更出色的某种材料来替代低导热率的 SiO_2 键合材料。候选材料包括 AlN 和多晶金刚石。

为了评估这些材料的优势，我们进行了仿真，对于 700nm AlN 的热导率，使用 $1.13\text{W}/\text{cm}\cdot\text{K}$ 的热导率，对于 700nm 多晶金刚石，采用值为 $2.3\text{W}/\text{cm}\cdot\text{K}$ 。根据计算，加入 AlN 键合材料或多晶金刚石键合材料会将器件的热阻从 $45^\circ\text{C} (\text{W}/\text{mm})$ 减小到 $29^\circ\text{C} (\text{W}/\text{mm})$ 。

出色的热管理是获得更高功率的关键。如果沟道温度必须不能超过 150°C ，则硅上 GNOI 晶圆的允许功率从使用 SiO_2 键合材料的 $3.9\text{W}/\text{mm}$ 可以增加至使用 AlN 键合材料的 $5.3\text{W}/\text{mm}$ ，而使用多晶金刚石键合材料的则达到 $5.4\text{W}/\text{mm}$ 。这是一项重大的改进，表明可以用 AlN 或多晶金刚石解决由于 SiO_2 键合材料产生的热问题。

简而言之，很明显，将新材料引入硅上氮化镓 HEMT 可以改善这种晶体管的性能。插入 SiO_2 将击穿电压提高到新的高度，并改善了其他品质

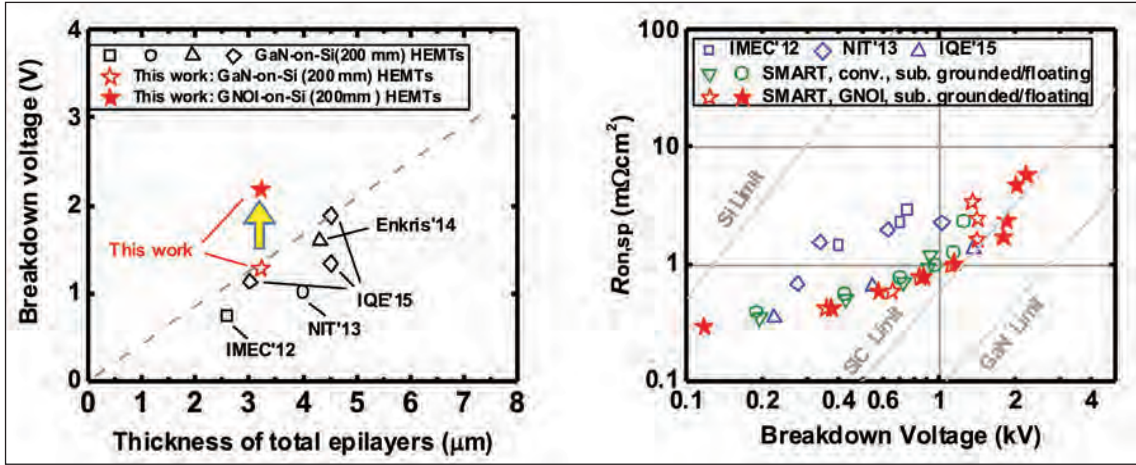


图8. (a) 最新最高的200mm硅上GaN晶圆 BV_{off} 与GaN外延层总厚度的关系。(b) 报告200mm GaN晶圆上HEMT的 $R_{on,sp}$ 作为 BV_{off} 的函数。该项工作中，FOM ($BV^2/R_{on,sp}$) 值达到了创纪录的 $1.87\text{GW}/\text{cm}^2$ 。

因数；同时添加导热率比 SiO_2 高的键合材料可防止对热管理造成任何的损害。这表明我们可以实现功率更高的 HEMT，同时又能够控制使其保持低热状态。

扩展阅读

- Z. Liu et al. Proc. of VLSI tech., 2019
B. Lu et al. IEEE Electron. Dev. Lett. 31 951 (2010)
E. A. Fitzgerald et al. ECS Trans. 75 31 (2016)
Y. Zhang et al. IEEE Tran. Electron Dev. 602224(2013)

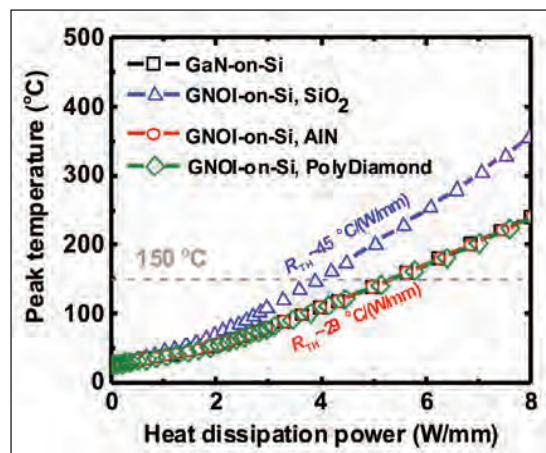


图9. 将新材料引入硅上氮化镓HEMT可以改善这种晶体管的性能。

上接第30页

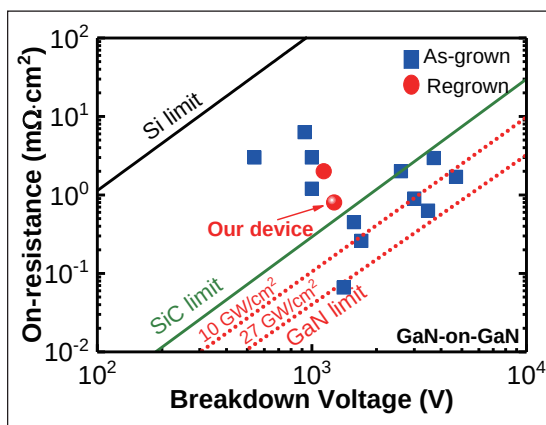


图8. 连续生长和再生长p-n结二极管的导电电阻与击穿电压的比较图。

的再生长表面。我们已经知道 70 瓦的刻蚀功率产生不理想的再生长表面。在多步刻蚀工艺中，低功率慢刻蚀可能扮演一个修复高功率刻蚀损伤的

角色。

另外，我们需要确保多步刻蚀工艺不会影响再生长 p-n 结的正向特性。测试结果表明（图 7b），该样品表现出优异的正向整流性能，开关比（on-off ratio）约为 10^{10} ，导电电阻为 $0.8 \text{ m}\Omega \cdot \text{cm}^2$ 。另一个可用于评估 p-n 结性能的参数是理想因子（ideality factor）。该样品的理想因子在 2.0 左右，与先前报告的再生长 p-n 结的值相称，并且接近连续生长样品的值，在 1.5-1.8 之间。

Baliga 优值是另一个可以用来比较再生长的 p-n 二极管性能的参数。我们这些器件的优值为 2.0 GW/cm^2 。这非常接近碳化硅的材料极限，甚至可以与某些连续生长的 p-n 结二极管相媲美（图 8）。鉴于氮化镓的选区掺杂仍处于起步阶段，该结果非常有参考和借鉴意义。等离子体刻蚀工艺，表面处理和器件制备的改进会进一步推动氮化镓再生长 p-n 结的性能接近氮化镓的材料极限。

简而言之，我们的结果表明：可以通过外延再生长产生高性能的再生长 p-n 结。下一步是将获得的再生长基础知识应用于在沟槽里的选区掺杂。这些工作将为改善氮化镓功率电子器件的性能做出重大贡献，并帮助提升社会的能源利用效率。

扩展阅读

- K. Fu et al. Appl. Phys. Lett. 113 233502 (2018)
K. Fu et al. IEEE Electron Device Lett. 40 1728 (2019)
H. Fu et al. Appl. Phys. Express 11 111003 (2018)
H. Fu et al. IEEE Electron Device Lett. 39 1018 (2018)
H. Liu et al. Appl. Phys. Lett. 114 082102 (2019)

钨触点改善了 GaN 二极管

采用钨制触点替代 GaN 肖特基势垒二极管中的传统触点可降低接通电压

通过采用钨触点，中国西安电子科技大学的研究人员能够改善具有垂直几何结构的 GaN 肖特基势垒二极管的性能。工程师们声称，对于具有 100 V 或更高击穿电压的此类二极管的变体，钨阳极使接通电压降至新低。

工程师的发言人 Shenglei Zhao 认为，该研究小组工作的另一个重要方面是识别和确定反向漏电流机理。他认为，随着反向偏置的增加，起主导作用的泄漏机理从热离子发射转变为变程跳跃。

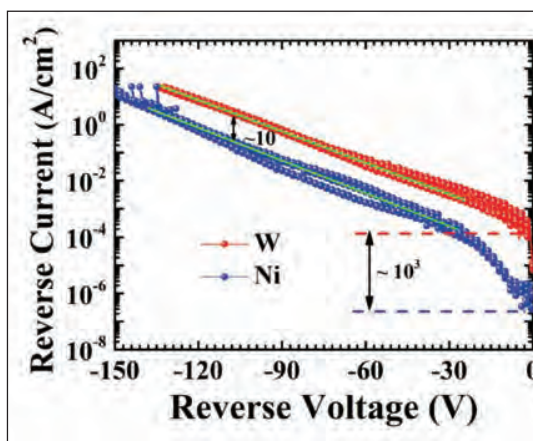
所有这些最新发现都来自于对准垂直 (quasi-vertical) 结构 GaN 肖特基势垒二极管的制作和研究，这是一种一般是在硅或蓝宝石衬底上制作，并在其正面具有阳极和阴极的器件。相比之下，完全垂直型 (fully-vertical) 器件是在 GaN 衬底上制作的，且在两面上各有一个触点。

据 Zhao 称，与其全垂直型同类器件相比，准垂直器件的两个缺点是活性区域较大和比导通电阻较高。这些不足之处源于正面阴极。

同时，与这些缺点“分庭抗礼”的是准垂直设计所具备的几项优势。Zhao 说：“蓝宝石衬底和硅衬底的成本比 GaN 衬底低得多。”他指出，在大型晶圆片上制造准垂直器件也较为容易；而且，由于两个电极位于晶圆片的同一面，因此这种架构适合设计和制作单片式电源 IC。

GaN 准垂直肖特基势垒二极管的制造流程是：首先将蓝宝石衬底装入 MOCVD 反应室，并生长一个 2 μm 厚的未掺杂 GaN 层，接着生长一个 3.5 μm 厚的重掺杂 GaN 层，最后是生长一个 1.3 μm 厚的轻掺杂 GaN 层。随后的台面刻蚀进入重掺杂层，在电子束蒸发之前增添 Ti/Al/Ni/Au 欧姆接触，通过在氮气中进行快速热退火予以改善。器件的制作完成需要采用溅射工艺，以形成一个肖特基电极。它具有 76 μm 直径，并由 50nm 厚的钨和 150nm 厚的金制成。

为了进行比较，研究人员制作了一个除电极之外其他方面完全相同的器件。控制器具有一个传统电极，由 45nm 厚的镍和 150nm 厚的金构成。在 20 个二极管（一半采用钨电极，另一半采用



图：随着反向偏置电压的增加，漏电流的主导机理从热离子发射转变为变程跳跃。

由镍制成的电极）上进行的电流 - 电压测量显示，这两种器件均具有优良的均匀性。

对于采用钨阳极的二极管，理想因子（从这些曲线图中提取）为 1.01，而对于采用镍阳极的二极管变体，理想因子则为 1.02。据该研究小组说，这些近乎理想的特性表明，肖特基接触的界面是高度均质的，且电流受热离子发射的支配。

从传统的镍接触转变为采用钨制阳极，可将接通电压从 0.60eV 减低至 0.39eV，但是，这会使开关比 (on-off ratio) 性能指标下降，从 1010 跌至 108。

研究人员发现，在零偏置条件下，热离子发射对漏电流起着主导作用。在采用钨阳极的二极管中，由于肖特基势垒高度较低，因此漏电流的数值高出三个数量级。如果加大反向偏置，则漏电流的差值降至仅为一个数量级。出现这种情况的原因是：变程跳跃接替热离子发射成为居支配地位的泄漏机理。

研究小组今后的目标包括优化 GaN 外延，旨在将击穿电压提高至 1kV 以上，同时保持低的接通电压。Zhao 表示：“我们将对其他几种阳极金属进行比较，以寻求在接通电压和漏电流之间实现更好的平衡。”

参考文献

Z. Bian et al. Appl. Phys. Express 12 084004 (2019)

大幅降低高电压 Ga_2O_3 MOSFET 的导通电阻

具有场板结构的氧化镓 MOSFET 集高击穿电压和低导通电阻于一身

氧化镓晶体管拥有巨大的潜力，有望将极高的击穿电压与高电流密度和高工作温度等特性组合在一起。

在所有这些方面均有所斩获是非常具有挑战性的，因为用于形成源极和漏极触点的旋涂玻璃 (spin-on-glass) 和离子注入法需要采用高温退火工艺，而该工艺会将缺陷引入材料。但是，根据美国纽约布法罗大学的一个工程师小组最近的研究工作成果，通过转向使用分子束外延 (MBE) 工艺在沟道的顶部生长一个高掺杂覆盖层，是可以获得成功的。

这些研究人员多年来一直在开发 Ga_2O_3 MOSFET，他们最初的工作重点是提高击穿电压。2018 年，该团队取得了成功，将击穿电压的记录从 750V 提升到 1850V。由具有 $20\mu\text{m}$ 栅长的器件创立的这个新标杆是引入场板、并在晶体管的周围添加 Flourinert 特制绝缘液体（以防止发生空气击穿）的结果。

电子束蒸发增添了 Ti/Au/Ni 源极和漏极触点，通过在 520°C 温度下进行快速热退火降低了接触电阻。反应离子刻蚀去除了覆盖层，然后提供器件台面隔离。接着是 UV 臭氧处理，随后是栅氧化层的沉积。

氧化物的沉积是采用原子层沉积 (ALD) 和紧随其后的等离子体增强化学气相沉积 (PECVD) 工艺完成的。据该研究小组的发言人 Ke Zeng 表示，ALD 用于提高顶层氧化物强度，因为它提供了更致密和质量更高的薄膜。对 MOSFET 所做的测量显示：输出电流为 20mA mm^{-1} ，导通电阻为 $520\text{m}\Omega\text{ cm}^2$ 。亚阈值摆幅为 1.5V dec^{-1} （在 $10^{-6}\text{ mA mm}^{-1}$ 条件下），这表明界面状态密度为 $2.8 \times 10^{13}\text{ cm}^{-2}\text{ eV}$ 。

虽然该团队降低了 MOSFET 的导通电阻，但是仍然大于其他研究小组报告的最佳值。Zeng 和同事们认为，这有可能是因为沟道中的掺杂较低、源极存取区的耗尽、界面状态密度高所致。

Zeng 说，他和同事们始终严重受困于界面陷阱问题，就是因为他们没有解决这个问题所需的足够时间和人力。

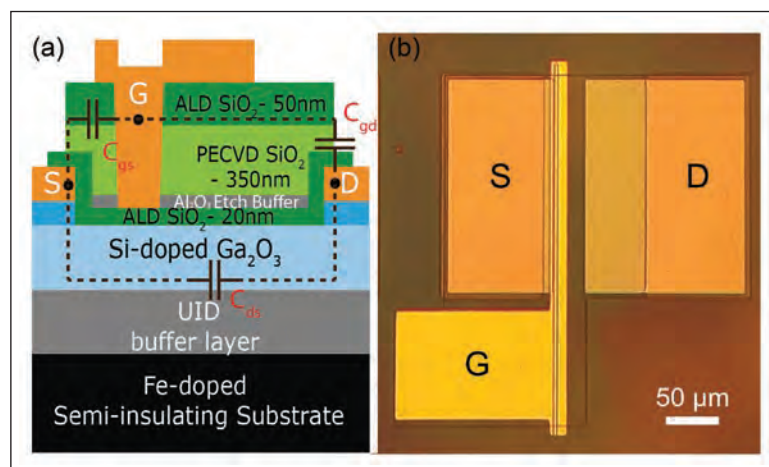
不过，他认为，通过在栅氧化层沉积之前采用某种形式的表面处理，能够解决此问题。可选方案包括富有进取心的湿法化学清洗和反应离子刻蚀，这些选项为使表面平滑进行了微调。

Zeng 相信，通过采用新的器件结构和特殊的处理方法，

他所在的研究小组开发的 MOSFET 的击穿电压会更高，而且其导通电阻可以更低。

参考文献

K Zeng et al. Appl. Phys Express 12 081003 (2019)



图：(a) 低电阻、高电压 Ga_2O_3 HEMT 的结构，(b) 制作出的器件的光学图像。

遗憾的是，这些器件具有非常高的导通电阻，而用于形成源极和漏极触点的高温旋涂玻璃在工艺中存在的可变性是造成这种情况的根源。如今，通过转为使用 MBE 工艺步骤，这个弱点已经被克服，而且并未牺牲击穿电压性能指标。这使得上述的两种触点可在低得多的温度下形成。

在 GaN VCSEL 中实现单模工作

新型具有曲面反射镜的 GaN VCSEL 设计实现单横模工作

Sony 公司的研究人员称，通过制作具有单横模工作能力的首款 GaN VCSEL，他们取得了新的突破。

他们的器件在大约 443nm 的波长发射，并不是首个以这种方式工作的 VCSEL 形式。甚至在世纪之交之前，GaAs VCSEL 就以单横模工作方式运行了。不过，在 GaAs VCSEL 中，这是通过将电流孔径减小至仅 3 μm 左右（以避免激发高次模）来实现的。但是，这种方法抑制了输出功率——对于 850nm 的常见发射波长，输出功率通常至多为 3mW。

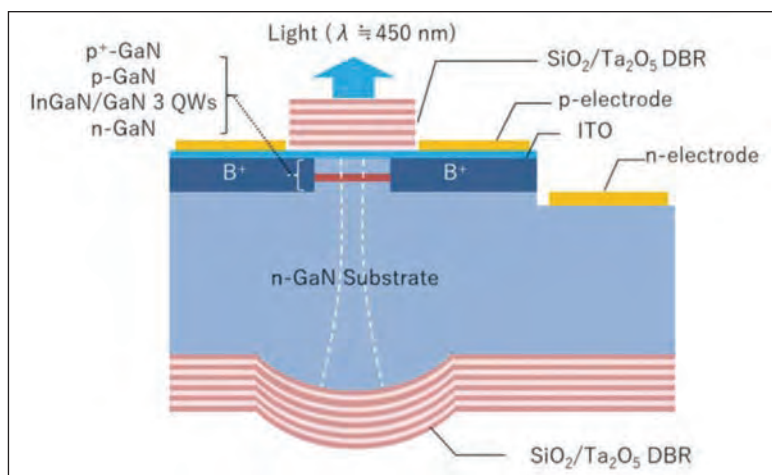
Sony 的设计克服了该局限性。底部的平面镜被一块曲面镜所替代，这一改变能够增强光约束。更重要的是，这种新型结构使得 VCSEL 能够具有一个较大的腔体，从而有助于光约束。

这个来自日本的研究团队制作了一个 GaN VCSEL 产品系列，这些激光器具有不同的镜面曲率和多种电流孔径。

GaN VCSEL 器件的制备流程是，首先将一个 n 型 GaN 衬底装入 MOCVD 反应室，并沉积一个外延堆栈，该堆栈包括一个 n 型 GaN 层，一个具有 3 个 InGaN 量子阱的活性区域，以及一个 p 型 GaN 层。接着进行的是真空沉积（添加一个氧化铟锡层），随后是一个顶端分布式布拉格反射器 (DBR)，其由 7 对 Ta_2O_5 和 SiO_2 制成。需要注意的是，这个 DBR 中的材料层数少于 Sony 以前制造的 VCSEL，旨在提高光取出效率。

工程师们使用硼离子注入来形成具有 3 μm 至 8 μm 直径的电流孔径。在对 ITO 和 n 型 GaN 均进行了选择性反应离子刻蚀之后，添加了一对由一个 Ti/Pt/Au 堆栈制成的金属触点。连接至 ITO 和 n 型 GaN 的触点分别产生了用于注入空穴和电子的电流通路。

在曲面镜形成之前，衬底的背面被抛光至 20 μm 的厚度。接着，添加成球 (ball-up) 树脂模，其在随后的反应离子刻蚀过程中充当牺牲掩模，这产生一个弯曲的表面。最后，真空沉积增加了 14 对 Ta_2O_5 和 SiO_2 ，以创建一个底端 DBR。



Sony 的工程师测量了一系列采用 p 侧向上 (p-side up) 配置安装在 TO5.6 封装中的 VCSEL 的发射特性。这些激光器在 20 $^{\circ}\text{C}$ 的温度条件下工作于连续波模式。

对具有曲率半径为 51 μm 的底部反射镜的 VCSEL 进行的研究显示，在电流孔径为 6 μm 的器件的发射光谱中存在许多由高次横模引起的峰值。将电流孔径减小至 5 μm ，而后再降至 4 μm ，导致这些高次模的强度一次又一次地减弱，而当该孔径的大小仅为 3 μm 时，则只存在与纵模相关联的峰值。

另外，研究人员还仔细检查了来自一对具有不同的曲率半径、但是电流孔径大小相同（其为 4 μm ）的 VCSEL 的发射。对于具有 31 μm 曲率半径的产品变体，在发射光谱和远场方向图中观察到了多个峰值，意味着执行的是多模横向操作。形成鲜明对比的是，对于具有 51 μm 曲率半径的 VCSEL，在高达 6mA 的电流条件下，在远场中发现了类高斯轮廓 (Gaussian-like profiles)。根据这些结果，该研究小组得出结论：反射镜的曲率半径能够控制单横模操作。

在以 6mA 电流驱动时，该 VCSEL 发射 3.2mW 的输出功率，并具有 30dB 的边模抑制比。

参考文献

H. Nakajima et al. Appl Phys. Express 12 084003 (2019)

图：Sony 的新型 VCSEL 设计，具有一个弯曲的底部反射镜，因而使得此类器件能够执行单横模工作。

Advertiser	广告商名称	网址	页码
AIXTRON SE	德国爱思强股份有限公司	www.aixtron.com	7
EDI CON China	电子设计创新大会	www.mwjournlchina.com/edicon	IFC
Evatec Ltd.		www.evatecnet.com	9
Hestia Power Inc.		www.hestia-power.com	IBC
IQE		www.iqep.com	1
Semicon China		www.semiconchina.org	BC

欢迎投稿

《化合物半导体》(CSC) 是针对中国化合物半导体及光电市场出版的专业杂志, 用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块/组件、封装技术, 及其发展趋势和相关厂务设施。与读者一起紧跟行业发展, 共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》, 翻译并编辑成形; 我们也报道全球平面显示制造商和研究机构的最新技术与资讯, 以及撰写其他与本地市场息息相关的新闻和文章; 并选编专业投稿。

本刊欢迎读者和供应商投稿, 文章一经采纳, 将在印刷版本和网上刊登。CSC 将为设计者和管理人员, 提供一个展现国内外厂商的最新成果的平台。

文章投稿指南

1. 文章主题突出、结构严谨、短小精悍, 中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格; 插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号, 编号与文中的

图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式(邮编、地址、电话、电子邮件)。

新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍, 中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片, 照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿(翻译稿请附英文原稿)。来稿请用电子邮件寄到: sunniez@actintl.com.hk。

如果您有什么意见或建议, 或者有什么想法同本刊编辑探讨, 请不吝赐教。

行政及销售办公室 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan,
Kowloon, Hong Kong
Tel: 852-28386298

Publisher (社长) - China
Adonis Mak (麦协林)
Adonis@actintl.com.hk

Editor in China (中文版编辑)
Sunnies Zhao (赵雪芹)
sunnies@actintl.com.hk

UK Office (英国办公室)
Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200

Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

销售人员 Sales Offices

Asia (亚洲)
Mark Mak (麦协和)
markm@actintl.com.hk
Tel: 852-2838 6298

China (中国)
Shenzhen (深圳)
Jenny Li (李文娟)
jennyl@actintl.com.hk
Gavin Hua (华北平)
gavinh@actintl.com.hk
Tel: 86-755-2598 8571

Shanghai (上海)
Hatter Yao (姚丽莹)
hatter@actintl.com.hk
Amber Li (李歆)
amberli@actintl.com.hk

Linda Li (李承珍)
lindali@actintl.com.hk
Tel: 86-21-6251 1200

Beijing (北京)
Cecily Bian (边团芳)
cecilyb@actintl.com.hk
Tel: 86-135 5262 1310

Wuhan (武汉)
Sky Chen (陈燕)
skyc@actintl.com.hk
Tel: 86-137 2373 9991

Eva Liu (刘婷)
eval@actintl.com.hk
Tel: 86-138-8603 3073
Grace Zhu (朱婉婷)
gracez@actintl.com.hk
Tel: 86 159 1532 6267

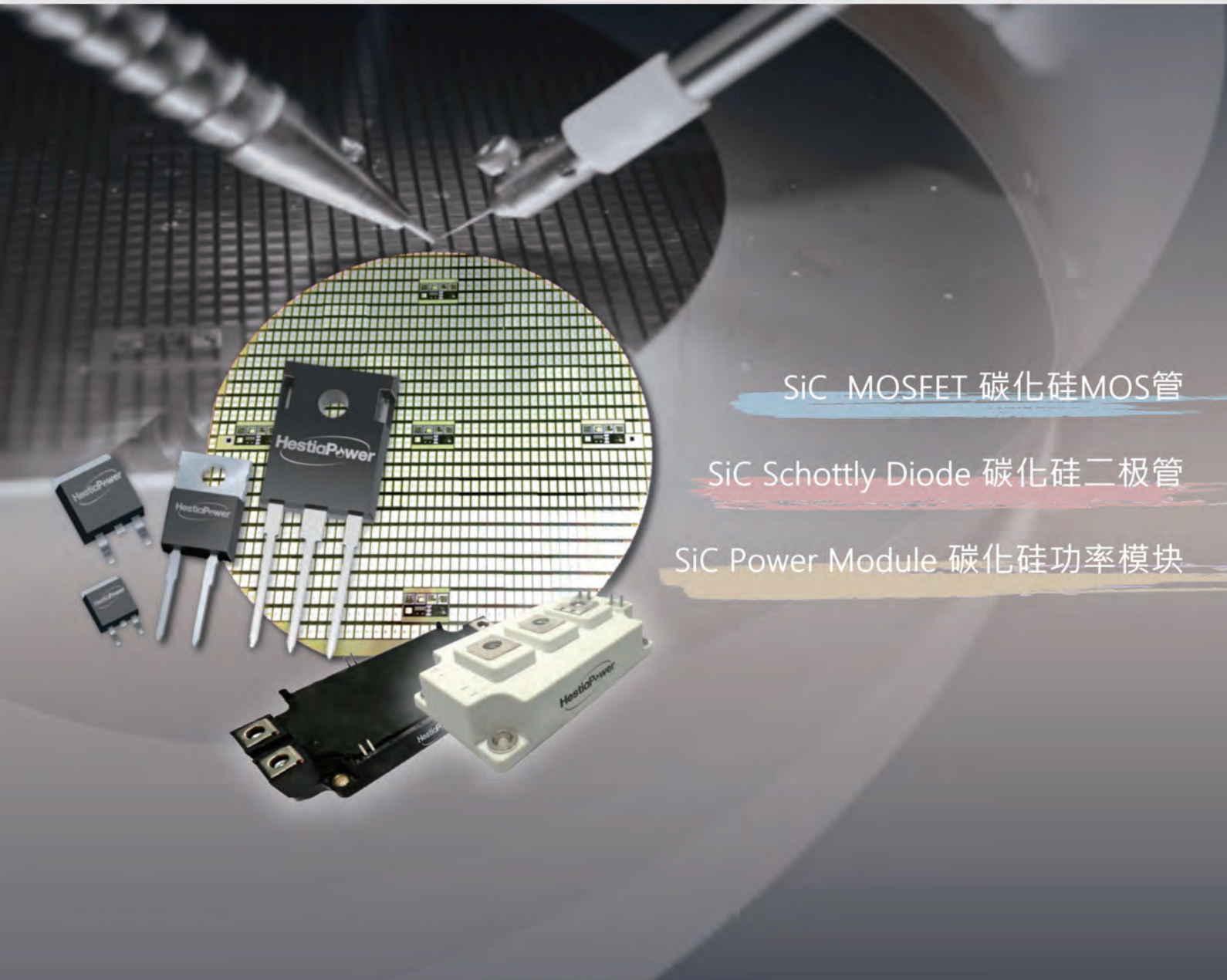
Taiwan, Singapore, Malaysia
(台湾, 新加坡, 马来西亚)
Regional Sales Director
Mark Mak (麦协和)
markm@actintl.com.hk
Tel: 852 2838 6298

Korea (韩国)
Lucky Kim
semieri@semieri.co.kr
Tel: 82-2-574-2466

US (美国)
Janice Jenkins
jjenkins@brunmedia.com
Tel: 724-929-3550

Tom Brun
tbrun@brunmedia.com
Tel: 724-539-2404

Europe (欧洲)
Shehzad Munshi
sm@angelbcl.co.uk
Tel: +44 (0)1923 690215
Jackie Cannon
jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

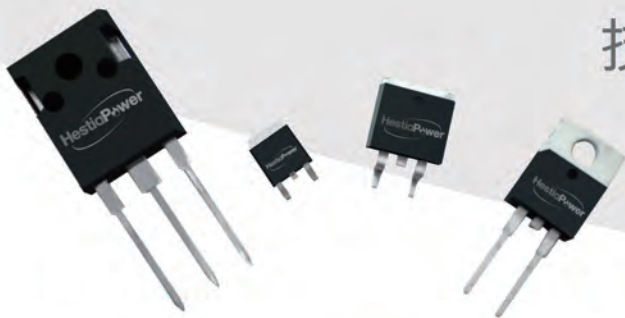


SiC MOSFET 碳化硅MOS管

SiC Schottky Diode 碳化硅二极管

SiC Power Module 碳化硅功率模块

技术创新 · 品质提升 · 客户满意



瀚薪

瀚薪科技股份有限公司

TEL: +886-3-563-5766

Mail: sales@hestia-power.com

www.hestia-power.com/



**SEMICON[®]
CHINA**

FPDCHINA



2020年6月27-29日 上海新国际博览中心



国际半导体专业展

跨界全球·心芯相联

CONNECT · COLLABORATE · INNOVATE

SEMI IS MORE

SEMI连接2200多家会员企业和全球130万专业人士来推进科学和电子制造行业进步。SEMI中国推动中外产业界的交流与合作，加强政府与企业间的互动。



扫码 注册观展赢iPad
加入SEMI社区



www.semiconchina.org
www.fpdchina.org